

高電圧直流送配電向け電力変換器の 高効率化に関する研究

2020 年 2 月

千葉大学大学院融合理工学府
基幹工学専攻電気電子工学コース

石橋 卓治

(千葉大学審査学位論文)

高電圧直流送配電向け電力変換器の 高効率化に関する研究

2020 年 2 月

千葉大学大学院融合理工学府

基幹工学専攻電気電子工学コース

石橋 卓治

目次

第 1 章 緒論.....	1
1.1. 研究背景	1
1.1.1. 再生可能エネルギーの導入動向.....	1
1.1.2. 洋上風力発電の動向	1
1.1.3. 再生可能エネルギー導入の経済的メリット	2
1.1.4. 再生可能エネルギー導入の課題.....	4
1.1.5. 洋上風力発電における課題.....	5
1.1.6. 次世代の電力系統	5
1.2. 研究目的	7
1.3. 論文構成	8
参考文献.....	10
第 2 章 高電圧直流送配電向け電力変換器.....	12
2.1. 技術背景	12
2.1.1. 高圧直流送電	12
2.1.2. HVDC 送電と HVAC 送電の比較.....	13
2.1.3. HVDC 送電用電力変換器の方式	14
2.2. 適用を想定する電力系統の構成.....	15
2.2.1. HVDC 送電用自励式変換器	15
2.2.2. 洋上風力発電における直流化の動向.....	16
2.2.3. 適用を想定する電力系統の構成.....	19
2.4. 高圧 DC/DC 変換器の回路方式	21
2.4.1. FTF 方式の先行研究.....	21
2.4.2. DAB 方式の先行研究.....	23
2.4.3. その他の方式.....	26
2.5. まとめ	28
参考文献.....	29
第 3 章 高圧 DC/DC 変換器の回路構成と電圧制御法.....	32
3.1. 基本回路構成.....	32
3.1.1. DC システムの構成.....	32
3.1.2. 高圧 DC/DC 変換器の回路構成比較	33
3.1.3. 提案する高圧 DC/DC 変換器の回路構成	33

3.2. 高圧 DC/DC 変換器の電圧制御法	36
3.2.1. 電圧バランス制御	36
3.2.2. 補助変換器の必要容量	38
3.2.3. 補助変換器の制御法	39
3.3. 回路定数設計	40
3.3.1. 変圧器漏れインダクタンスの設計	40
3.3.2. スナバキャパシタの設計	40
3.4. シミュレーション検証	41
3.4.1. セル動作のシミュレーション検証	41
3.4.2. 電圧バランス制御のシミュレーション回路	42
3.4.3. 電圧バランス制御のシミュレーション結果	44
3.5. 実験結果	46
3.5.1. ユニット出力電圧バランス制御の確認	47
3.5.2. セル電圧バランス制御の確認	48
3.5.3. ユニット入力電圧バランス制御の確認	49
3.6. まとめ	49
参考文献	50
 第 4 章 高圧 DC/DC 変換器用変圧器の小型高効率化に向けた検討	51
4.1. 2 直列 3 並列接続した半導体素子の適用	51
4.1.1. 半導体素子の直列接続に関する先行研究と課題	51
4.1.2. 半導体素子の並列接続に関する先行研究と課題	54
4.1.3. 本学位論文で提案する 2 直列 3 並列接続半導体素子の実現方法	56
4.2. ZVS 動作を利用した半導体素子の直列接続	56
4.3. スナバキャパシタ容量の設計	57
4.3.1. ZVS 動作による容量の制限	57
4.3.2. 電圧アンバランスによる容量の制限	58
4.3.3. スナバキャパシタの容量設計	59
4.3.4. シミュレーション結果	61
4.4. スイッチング試験	63
4.4.1. 接続導体設計	63
4.4.2. スイッチング試験	64
4.5. 変圧器の鉄心構造	69
4.6. 回路方式による変換効率と半導体素子数および変圧器重量の比較	69
4.7. まとめ	70
参考文献	71

第 5 章 セル故障時における継続運転を実現するための電圧設定方法	73
5.1. DAB コンバータにおける課題	73
5.2. 直流電圧変動の影響	74
5.2.1. 変換効率試算結果	74
5.2.2. 半導体損失の算出方法	77
5.2.3. SiC-MOSFET の適用検討	77
5.3. セル故障発生時の運転継続	79
5.3.1. セル故障数の影響	79
5.3.2. セル出力電圧の設定方法	82
5.4. まとめ	85
参考文献	86
第 6 章 Dual-Phase-Shift 制御の適用検討	87
6.1. 電圧変動発生時における各半導体素子の電流波形	87
6.2. 電圧変動発生時における損失増加抑制方法	87
6.2.1. 電圧変動時に巻き数比やインダクタンスを追加する方式	88
6.2.2. 半導体素子のスイッチングパターンを制御する方式	89
6.2.3. 出力する交流電圧をマルチレベル化する方式	89
6.2.4. 高圧 DC/DC 変換器に適用する方式	91
6.3. Dual-Phase-Shift 制御の適用検討	92
6.3.1. 1 次側適用時の送電電力制御	92
6.3.2. 2 次側適用時の送電電力制御	93
6.3.3. 各位相差の設定方法	95
6.4. 適用効果の検証	96
6.4.1. シミュレーション結果	96
6.4.2. 変換効率の試算結果	99
6.4.3. デッドタイムによる送電電力誤差	101
6.5. まとめ	103
参考文献	104
第 7 章 結論	105
7.1. 本研究の成果	105
7.2. 今後の課題と展望	107
7.2.1. 今後の課題	107
7.2.2. 今後の展望	108
参考文献	109

発表論文等	110
謝辞	111

第1章

緒論

1.1. 研究背景

1.1.1. 再生可能エネルギーの導入動向

地球温暖化対策の一環として、太陽光や風力に代表される再生可能エネルギーを利用した発電が盛んに取り組まれている。さらに、2011年3月11日に発生した震災に端を発した脱原発化の流れもあり、原子力に代わるエネルギー源として再生可能エネルギー資源の積極的な活用が以前にも増して求められるようになってきている。再生可能エネルギー資源の中において突出した資源量を誇るものが洋上風力であり、将来的に大規模な導入が見込まれている。欧州では、2020年に全電力発電量の20%を再生可能エネルギーにするという目標がある。この目標を達成すべく欧州各国は独自に目標値を定め、再生可能エネルギー導入の促進政策(再生可能エネルギー固定価格買い取り制度：FIT, Feed in Tariff)を進めている。その流れの中でドイツは、2022年までに原発を停止し再生可能エネルギーへシフトするエネルギー転換政策をとった。2020年には、風力発電による発電量を最終エネルギー消費量の35%とすることを目標として掲げており、洋上風力10GWの導入見通しを示した。さらに、イギリスやデンマーク・スペインでも積極的な導入を目指した動きがある⁽¹⁾⁻⁽³⁾。同様に日本政府は、第5次エネルギー基本計画の中で、2030年のエネルギーミックス実現と2050年へのシナリオ設計を検討するにあたり、脱炭素化やエネルギー自給率向上を目的とした再生可能エネルギーの主力電源化を検討しており、2030年度には全電力発電量の22～24%を再生可能エネルギーにするための政策的な誘導を積極的に行うことを定めた⁽⁴⁾。

1.1.2. 洋上風力発電の動向

再生可能エネルギーは、各国政府の政策的な支援のもとに継続的な導入が進められると考えられる。洋上風力発電に関しては、特に欧州で積極的に導入が進んでおり、図1.1に示すように継続的な増加が予想され2017年末時点で19GWから2030年には70GWを超えると見込まれている⁽⁵⁾。また、図1.2に示すように風力発電機を大型化することで発電機単機の実出力を増加させることで発電コスト低減の要求に対応する動きがあり、近い将来、風車の出力は10MWまで向上し、さらにその先には、ブレードの直径が250mとなり、1機当たりの発電電力は20MWにまで及ぶと想定されている^{(6),(7)}。

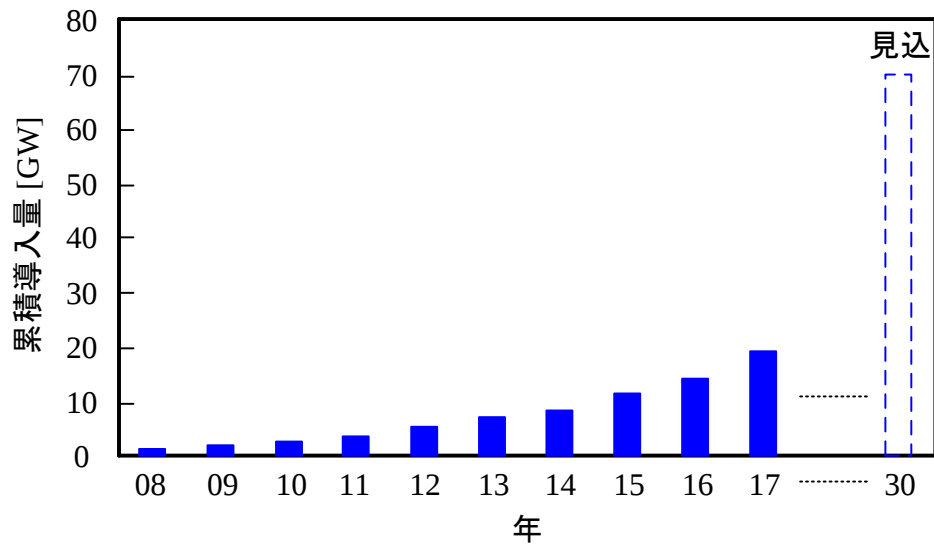


図 1.1 洋上風力発電の累積導入量の推移⁽⁵⁾

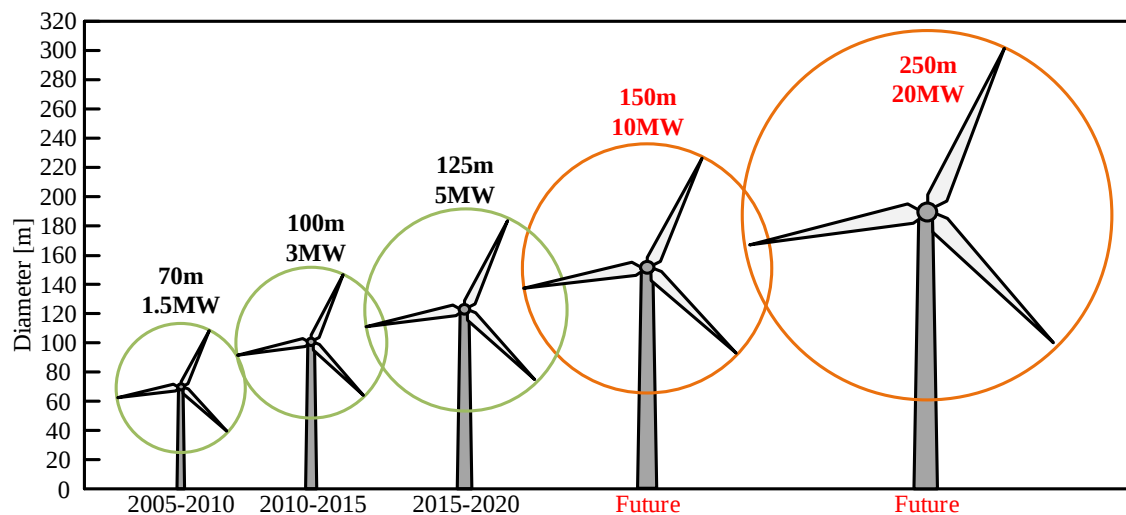


図 1.2 風力発電機大型化の動向^{(6),(7)}

1.1.3. 再生可能エネルギー導入の経済的メリット

再生可能エネルギーの積極的な導入は、地球温暖化対策の一環でもあるが、同時に新たな投資と雇用を創出し、経済的な成長をもたらすという側面もある^{(8)~(10)}。特に大規模な再生可能エネルギーの導入には、建設・輸送や工場での生産、生産に必要な電力の発電・電気設備・水道設備などの間接的な波及効果も大きくなる。図 1.3 に世界の再生可能エネルギーへの関連投資の推移を示す。2013 年に一時期投資が落ち込んでいる時期があるが、2005 年を基に比較すると 4 倍近くまで投資額が増加していることが確認できる。また、日本に限定すると、2030 年に第 5 次エネルギー基本計画に定められた見通しをすべて達成した場合の見込みとして、必要な総投資額が 28 兆円、最終的な経済波及効果は 55.4 兆円との試算結果も

ある⁽⁹⁾。さらに、2015年の段階で世界では、再生可能エネルギー関連事業で830万人が雇用されていたが、図1.4に示すように2016年の時点での雇用者数が980万人と1年間で新たに150万人の雇用を創出した⁽¹¹⁾。このように、再生可能エネルギーは地球温暖化対策としてだけでなく、利益と雇用を生み出す大きな成長産業として今後の社会を支えるものとなることは明らかである。

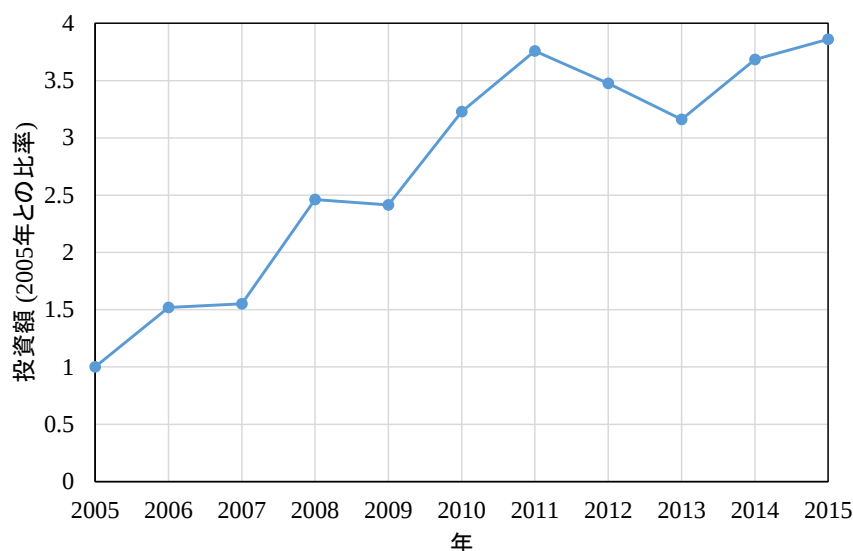


図 1.3 世界の再生可能エネルギーへの関連投資額の推移(2005 年基準)
(REN21 「Renewables 2016 Global Status Report」⁽¹¹⁾を基に作成)

自然エネルギーによる雇用

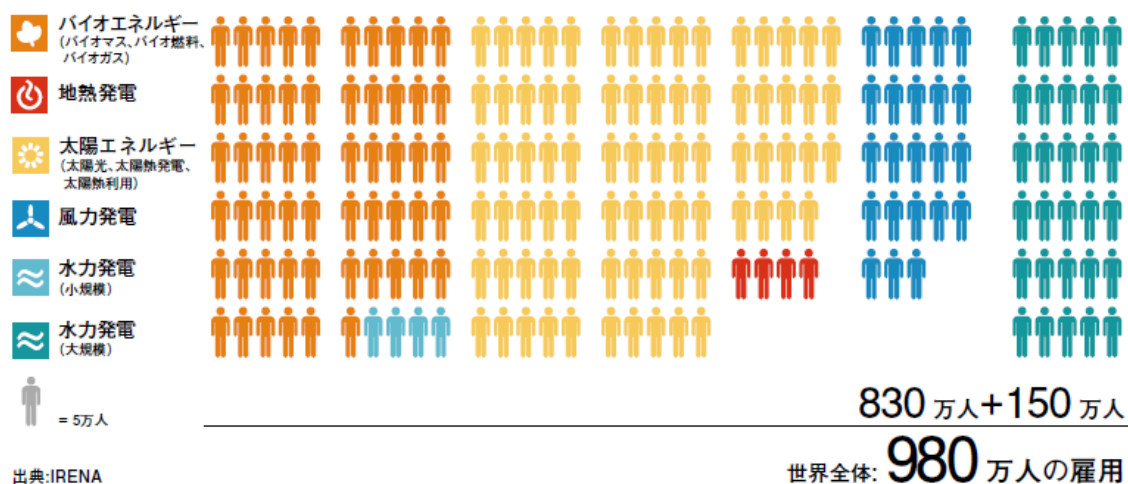


図 1.4 世界の再生可能エネルギー関連雇用者数(2016 年)
(出典: REN21 「Renewables 2016 Global Status Report」⁽¹¹⁾)

1.1.4. 再生可能エネルギー導入の課題

再生可能エネルギーの導入は新たな投資を呼び込み、利益と雇用を創出するが、一方で導入を増加させるにあたってはいくつかの課題も存在する。特に大きな課題としてあげられるものとしては、大規模な再生可能エネルギーを導入した場合に周囲の環境へ与える影響を事前に事業者が評価する環境アセスメントに必要な手続きが長期化することや、接続する電力系統の設備容量が不足していることなどである。環境アセスメントについては、政策的な課題であり、関係省庁が手続きの簡素化・期間短縮に向けて動き始めている。

系統容量については、予備率の考え方など一部政策的な要因も含まれるが、根本的には技術的な課題となる。図 1.5 に日本における系統制約の分類について示す。日本の電力系統の構成としては、電力会社が所有する大規模な電源(火力発電など)と需要地を結び形で形成されている。一方で、再生可能エネルギーの中でも主たる電源として期待されている太陽光や風力発電などは、大規模になるほど、広大な敷地が必要となることや、日射量・風況のため需要地から離れた場所で発電されることが多いため、既存の電力系統が持つ容量と再生可能エネルギーによる電源の立地が必ずしも一致していない。また、電力の需要と供給のバランスは一致させる必要があるが、再生可能エネルギーの発電電力は日射量・風況などの自然環境に依存して大きく変動するため、変動分を補うだけの調整力が必要となる。また、既存の電力系統の送電容量は電力会社が所有する大規模な電源の容量を基に設計されており、新たに大規模な電源を接続すると電力系統の送電容量が不足することになることから、送電設備の新設による増強が必要であり、膨大な額の投資となる。世界でも同様の問題として、送電容量を増強するための送電鉄塔を新設することが困難であるという状況が起こっている。特にドイツでは、北海の洋上風力で発電した電力を需要地の内陸部へ送電する必要があるが、新たに敷設する必要がある 3600km の送電線のうち、2012 年時点で 90km しか建設が進んでいない^{(12),(13)}。

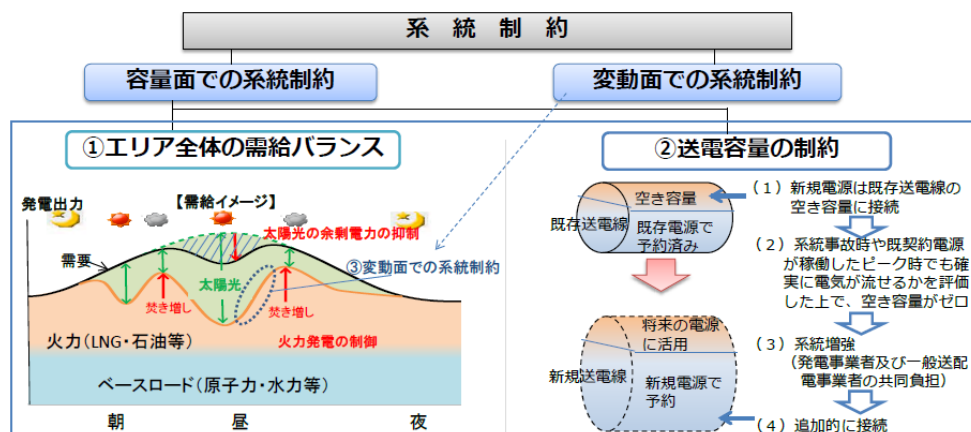


図 1.5 日本における系統制約の分類

(出典：資源エネルギー庁：「再生可能エネルギーの大量導入時代における 政策課題と次世代電力ネットワークの在り方」⁽¹²⁾)

以上から、再生可能エネルギー導入には①電力系統の需給バランス、②電力系統の送電容量、③出力が変動することによる調整力が課題となる。

1.1.5. 洋上風力発電における課題

前節では、再生可能エネルギーによる発電電力を電力系統に連系する際の課題について整理を行った。一方で、再生可能エネルギーとして莫大な資源量を誇る洋上風力発電においては、発電してから電力系統に連系するまでの発電システムにも課題が存在する。前述の通り洋上風力発電では、発電コスト低減の要求に対して、風力発電機の単機の容量増加がトレンドとなっている^{(6),(7)}。しかし、風力発電機が大型化することに伴って、風車のブレードも大型化するので、隣接する風車との距離を従来よりも長く確保する必要がある。また、発電機の出力電力が増加することで、陸上までの発電電力を送電する洋上の電力系統で発生する損失が大きくなるという懸念がある。このような背景から、洋上の電力系統では、送電時の電圧を高圧化したり、さらに洋上変換所にて高電圧直流に変換した後に陸上に送電が行われている^{(14)~(17)}。

また、研究レベルでは、風力発電機の出力を交流ではなく数十 kV の直流に変換した後に洋上の電力系統に連系することも検討されている^{(18)~(21)}。

1.1.6. 次世代の電力系統

上記のような課題を克服する技術として、高圧直流(HVDC)送電が検討されており、欧州では先行して導入が進められている。図 1.6 に HVDC 送電を使用した電力系統の構成を示す。HVDC 送電は半導体電力変換器によって数百 kV の交流から数百 kV に変換(整流)された直流によって送電を行う技術であり、送電線で表皮効果が発生しない点や、インピーダンスによる位相ずれを調節する調相設備が不要になるため、送電が長距離化するほど効率面、コスト面でメリットが大きくなる。既に送電設備用の用地に制約があるケースや、洋上風力などの長距離にわたる送電を行うケースや周波数が異なる電力系統間の連携において実用化されており、今後さらに増加するものと考えられる⁽²²⁾。



図 1.6 高圧直流を利用した電力送電の構成例

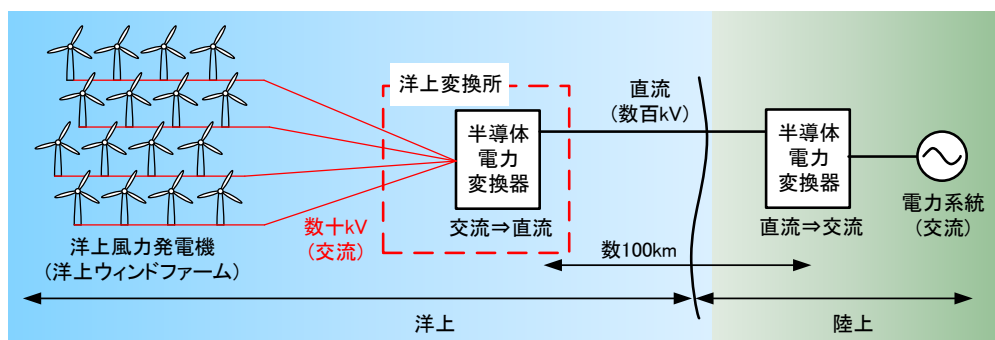


図 1.7 高圧直流を利用した洋上風力発電における電力系統の構成例

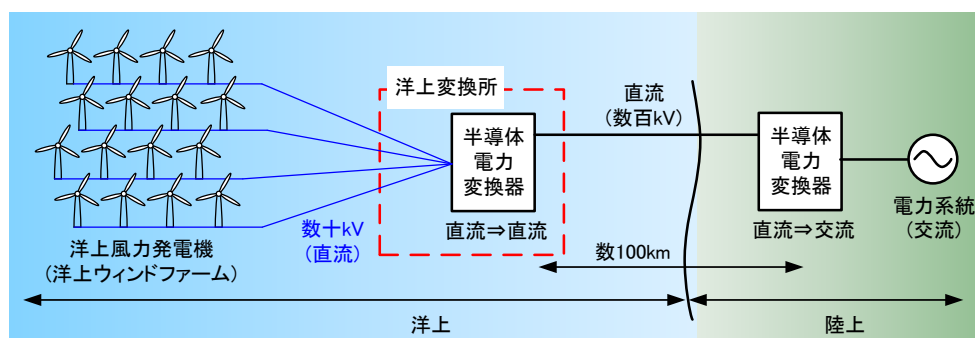


図 1.8 更なる高効率化を狙った洋上風力発電における電力系統の構成例

これまでに述べたように洋上風力発電にも HVDC 送電の導入が進んでおり、電力系統の構成としては図 1.7 に示すようになる。一方で、図 1.8 に示すような、さらなる高効率化を目的として、前節で説明したような洋上風力発電の交流出力を数十 kV の直流(MVDC)に変換した後に、洋上変換所にて数百 kV の HVDC に変換して陸上へ送電する構成も考えられる。

今後より一層の再生可能エネルギーの導入と有効利用を考えた場合に、図 1.9 に示すような HVDC や MVDC または数 kV 程度の直流(LVDC)を利用した電力系統が増えてくものと想定される。図 1.9 の電力系統では、洋上風力発電に限らず大規模太陽光発電(メガソーラ)や蓄電池システムのほかに、異なる周波数の交流系統も AC/DC 変換器(半導体電力変換器)を介して HVDC に連系されている。洋上風力やメガソーラで発電された電力は、MVDC から DC/DC 変換器で HVDC に変換した後に送電され、そのぞれの交流系統内や住宅、EV の充電に使用される。さらに、余剰電力は MVDC で蓄電池に蓄えられ、電力需要が増加した場合には、DC/DC 変換器で HVDC に変換した後に送電する。また、住宅用 PV 発電や EV 充電システム、中規模のメガソーラや蓄電池システムが、LVDC や MVDC で連系されることで、住宅用 PV 発電の余剰電力やメガソーラで発電された電力が他の住宅や EV の充電に使用される。

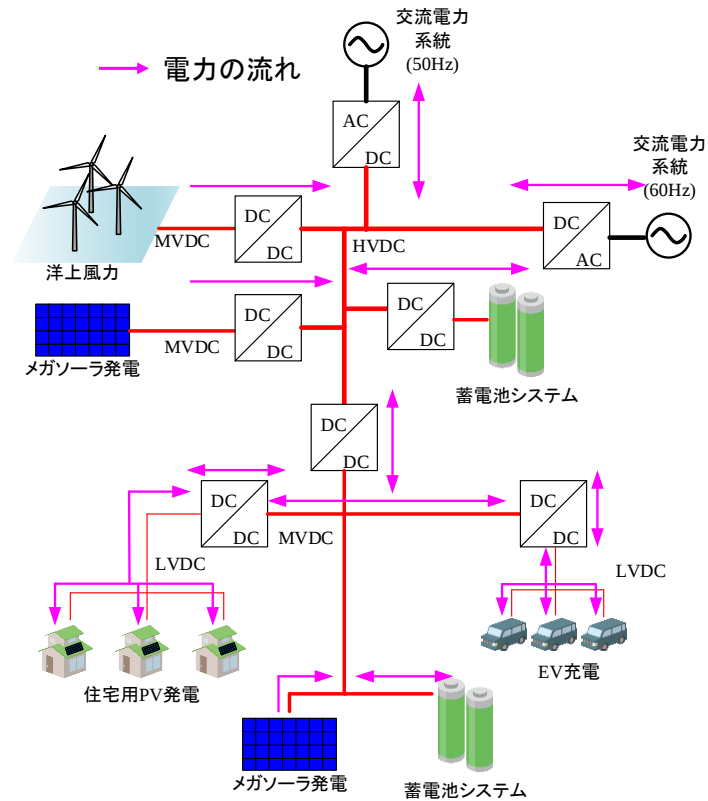


図 1.9 直流が適用された次世代の電力システムの構成例

1.2. 研究目的

本研究の最終目的は、上記のような背景から導入が想定される図 1.9 に示す電力システムに適用する DC/DC 電力変換器の中で、MVDC と HVDC の間で電力変換を行う高電圧大容量 DC/DC 変換器(以下、高圧 DC/DC 変換器)を実現することである。この DC/DC 変換器は、異なる電圧レベルの直流に変換することが要求されることから安全面と構成する部品の対地絶縁等の観点から絶縁型の変換器であることが望まれる。また、再生可能エネルギーの導入をさらに促進するためのものであるため、高効率な電力変換が必須となる。これらの要求を満たす回路方式として現在の HVDC 送電に適用されている MMC 型変換器を使用する構成(FTF 方式)が有力となるが、動作特性上半導体素子がハードスイッチングとなり、損失が大きくなるため高効率な電力変換の実現には課題となる。そこで、絶縁型 DC/DC 変換器である DAB(Dual-Active Bridge)コンバータをセルとしてこれを多数直並列接続する方式(DAB 方式)が考えられる。DAB コンバータは特徴として ZVS(Zero-Voltage Switching)動作が実現できるため高効率化には有利な方式である。しかし、DAB コンバータで高圧 DC/DC 変換器を構成すると、半導体素子耐圧の制約を受けて DAB コンバータの必要数が増加し、これに伴って必要な変圧器数も増加することからシステムの大型化が懸念される。高圧 DC/DC 変換器の回路構成としては、上記のような長所と課題を踏まえて決定する必要がある。

本論文では、高効率な高圧 DC/DC 変換器の実現に向けて、DAB 方式を基にした新たな回路方式の提案や電圧制御方式の提案を行う。さらに、高圧 DC/DC 変換器に関する様々な現象に対する解析などを詳細に行うことで課題を明らかにし、その解決法の提案を行う。特に、以下の事項について、明確な指針を得ることを目的とし、数十 kV の直流と数百 kV の直流の間で高効率な電力変換を実現する高圧 DC/DC 変換器の基本的な設計指針を明らかにする。

- ・ 高圧 DC/DC 変換器の回路方式と電圧制御法
- ・ 高圧 DC/DC 変換器用変圧器の小型化
- ・ セル故障時における継続運転を実現するための電圧設定方法
- ・ 実用性の高い電圧変動発生時における高効率化の手法

以上により、高圧 DC/DC 変換器の実現可能性や有用性を検証し、次世代の電力システムを実現するうえで必要となる電力変換器に関する基盤技術を確立する。

1.3. 論文構成

本論文は、以下の全 7 章から構成される。

第1章 緒論

本論文の背景、課題、目的を明らかにし、本研究の位置づけを示す。

第2章 高電圧直流送配電向け電力変換器

現在の高圧直流送電の概要と優勢を明らかにし、適用される各回路方式の特徴を整理する。本研究で提案する高圧 DC/DC 変換器の適用先である電力システムを明らかにするとともに高圧 DC/DC 変換器の電氣的仕様を整理する。さらに、先行研究を例に具体例を示しながら各回路方式の特徴・長所・課題を整理し、高圧 DC/DC 変換器の回路方式の方向性を明らかにする。

第3章 高圧 DC/DC 変換器の基本構成と電圧制御法

本論文で提案する高圧 DC/DC 変換器の基本的な回路構成を明らかにし、これを実現するために必要な電圧制御法について検討を行う。また、シミュレーション解析を行うことで提案する電圧制御法の有効性を明らかにする。

第4章 高圧 DC/DC 変換器用変圧器の小型高効率化に向けた検討

本論文で提案する高圧 DC/DC 変換器は多数の DAB コンバータから構成されるため、DAB コンバータと同数の変圧器が必要となりシステムが大型化するという課題がある。そこで、2 直列接続した半導体素子を適用することで必要セル数の削減を行う。また、電力変換器の

高効率化の一手法として知られている半導体素子の並列接続についても検討を行う。これらについて先行研究を具体例に各種方式の課題を整理しつつ、本論文では新たな手法を提案し、シミュレーションおよび実験によりその有用性を明らかにする。

第5章 セル故障時における継続運転を実現するための電圧設定方法

高圧 DC/DC 変換器は電力系統に適用するものであり、例えば半導体素子の故障などのために出力不可能となったセルが発生した場合においても送電動作を継続することが要求される。しかし、DAB コンバータでは、直流電圧が変動し変圧器の巻き数比の関係が崩れてしまい損失が悪化するという課題がある。そこで、まず直流電圧の変動が変換効率に及ぼす影響を明らかにする。その後、継続運転時において特定のセルでの損失の集中を抑制するための電圧設定方法を明らかにする。

第6章 Dual-Phase-Shift 制御の適用検討

電圧変動発生時において損失を抑制する方式として知られている Dual-Phase-Shift 制御の適用を検討する。Dual-Phase-Shift は実現にあたり非常に複雑な式展開を必要としており、実用性が低いという課題がある。そこで、本論文で、より実現性を高めるべく簡易な計算により実現する方式を検討する。また、本論文で検討した方式により Dual-Phase-Shift 制御を適用した場合の効果について明らかにする。

第7章 結論

本論文における成果をまとめ、今後の課題および展望について述べる。

参考文献

- (1) 佐野憲一郎, 高崎昌洋:「洋上風力発電用の高圧直流送電への適用を想定した複数の変換器モジュールによる直流昇圧方式の提案」, 電力中央研究所 研究報告書 R12013 (2014)
- (2) 友永隆浩:「岐路に立つ EU エネルギー政策」, 三井物産戦略研究所レポート(2014)
- (3) 新エネルギー・産業技術総合開発機構:「再生可能エネルギー普及拡大にむけて克服すべき課題と処方箋」, NEDO 再生可能エネルギー技術白書第2版 (2014)
- (4) 経済産業省 資源エネルギー庁:「第5次エネルギー基本計画」(2018)
- (5) 株式会社三井住友銀行:「欧州洋上風力発電の現況」, (2018)
- (6) European Wind Energy Association: “The Economics of Wind Energy” (2009)
- (7) F. Blaabjerg and K. Ma, “Future on power electronics for wind turbine systems,” IEEE Journal of Emerging and Selected Topics in Power Electronics, Vol. 1, Issue 3 (2013)
- (8) 経済産業省 資源エネルギー庁:「平成 28 年度エネルギーに関する年次報告(エネルギー白書 2017)」, 第2部エネルギー動向, (2017)
- (9) みずほ情報総研:「再生可能エネルギーの現状と将来-再生可能エネルギーの導入による経済分析の視点から-」, みずほ情報総研レポート Vol.15 (2018)
- (10) 一般社団法人 日本風力発電協会(JWPA):「洋上風力発電の導入促進に向けて～特に洋上風力新法に係る課題と要望～」(2018)
- (11) Renewable Energy Policy Network for the 21st Century: “RENEWABLES 2016 GLOBAL STATUS REPORT” (2017)
- (12) 経済産業省 資源エネルギー庁:「再生可能エネルギーの大量導入時代における 政策課題と次世代電力ネットワークの在り方」(2017)
- (13) 国際環境経済研究所 HP: <http://ieei.or.jp/2012/12/expl121204/> (2014)
- (14) 石原孟:「我が国における洋上風力発電実証研究の現状と将来展望」, 環境管理, Vol. 48, pp.779-785 (2012)
- (15) C. Meyer, M. Höing, A. Peterson, and R. W. De Doncker: “Control and Design of DC-Grids for Offshore Wind Farms” , IEEE Tans. on IA, Vol.43, No.6, pp.1475-1482 (2007)
- (16) F. Deng, and Z. Chen: “An Offshore Wind Farm with DC Grid Connection an Its Performance under Power Systems Transients”, Proc. of IEEE Power and Energy Society General Meeting, pp.1-8, Michigan, USA (2011)
- (17) GE:「GE Power Conversion Enables DC in Remote Power Networks, Cutting Cost of offshore Wind Electricity by 15 percent」, ニュースリリース (2014)
- (18) J. Robinson, D. Jovicic, and G. Joós: “Analysis and Design of an Offshore Wind Farm Using a MV DC Grid”, IEEE Trans. on Power Delivery, Vol.25, No. 4, pp.2164-2173 (2010)
- (19) C. Meyer, M. Hoing, A. Peterson, and R. W. De Doncker: “Control and Design of DC Grids for

- Offshore Wind Farms”, IEEE Trans. on Industry Applications, Vol.43, No. 6, pp.1475-1482 (2007)
- (20) M. T. Daniel, H. S. Krishnamoorthy, and P. N. Enjeti: “A New Wind Turbine Interface to MVdc Collection Grid With High-Frequency Isolation and Input Current Shaping”, *IEEE Journal of Emerging and Selected Topics in Power Electronics*, Vol.3, No.4, pp.967-976 (2015)
- (21) T. Jimichi, M. Kaymak, and R. W. De Doncker: “Design and loss analysis of a medium-voltage DC-DC converter intended for offshore wind farms”, 2016 IEEE International Conference on Renewable Energy Research and Applications (ICRERA), pp.137-142 (2016)
- (22) Siemens : “High Voltage Direct Current Transmission -Proven technology power exchange-” (2011)

第2章

高電圧直流送配電向け電力変換器

本章では、本研究で対象とする高圧直流送電(以下、HVDC 送電)について概要を説明し、優位性と高圧直流送電に適用される半導体電力変換器の方式に関して開設する。さらに、次世代の電力系統に関する研究動向を紹介し、本研究で検討する高圧 DC/DC 変換器の位置づけを明らかにする。

2.1. 技術背景

2.1.1. 高圧直流送電

再生可能エネルギーの大量導入による系統制約を解決する技術として高圧直流(HVDC)送電に注目が集まっている。HVDC 送電は主に大容量である長距離での送電に適用されている技術であり、欧州や中国で導入が進んでいる⁽¹⁾。

図 2.1 に直流の分類イメージを示す。一般的にデータセンタ向けの直流 380V での給電も HVDC と呼称されているが、本研究で対象としている HVDC 送電とは、図 2.1 に示すような数百 kV の直流を使った送電である。HVDC 送電は、1954 年に ABB 社が世界で初めて実用化し、その後、様々な開発が続けられており、主に長距離での送電や国家間の電力系統の連携などに適用されている⁽²⁾⁻⁽⁶⁾。HVDC 送電では、第 1 章でも述べたように半導体電力変換器によって交流を直流に変換し後に、再度半導体電力変換器によって交流に変換されるため、交流回路と直流回路を分離でき、周波数の異なる電力系統間の連系や系統安定度の問題がないことが利点となり特に再生可能エネルギーの導入促進に有効な技術である。

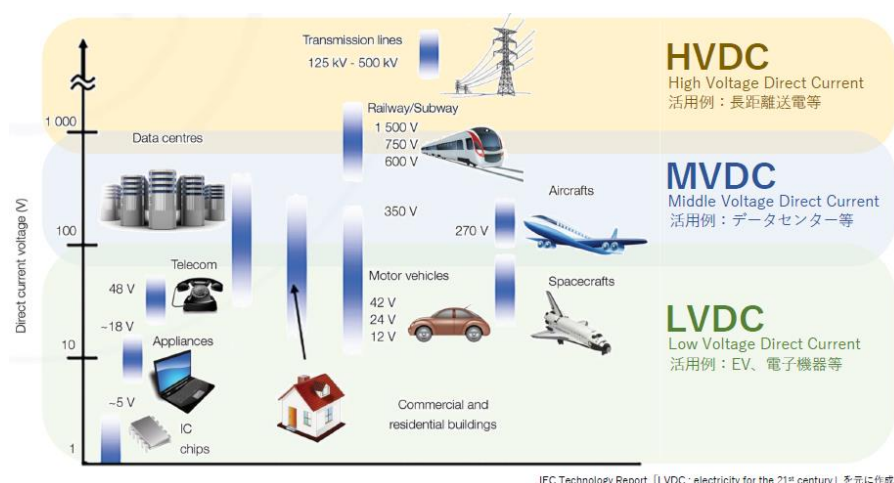


図 2.1 直流の分類イメージ⁽¹⁾

(出典：国立研究開発法人 新エネルギー・産業技術総合開発機構(NEDO)：「直流送電技術における NEDO の取組」(2019))

2.1.2. HVDC 送電と HVAC 送電の比較

表 2.1 に HVDC 送電と HVAC(高圧交流)送電の比較を示す。HVDC 送電は、直流による電力送電であるため表皮効果がなくすべて有効電力となることから、交流とは異なり、無効電力の影響を受けない。さらに、HVAC 送電では 3 相分の導体が必要となるが、HVDC は送電線と帰線の 2 本分で良いため必要な導体のコストも抑えることが可能となる。また、HVAC 送電では、送電線に存在する寄生インピーダンスによる位相の遅れや進みのため送電容量が制限される。さらに他の電力系統と連系する場合には、連系先の電力系統と位相を一致させる必要がある。このように、HVDC 送電は HVAC 送電と比較してメリットが大きいですが、電力変換器が必須となり、これがコストアップ要因となる。図 2.2 に送電距離による HVDC 送電と HVAC 送電のコスト比較を示す⁽⁸⁾。HVDC 送電は電力変換器のコストが高いため送電距離が短い場合には HVAC 送電より高コストになる傾向にある。しかし、送電距離が長くなると HVAC 送電の損失が増加することに伴って、コストが上昇するため HVDC 送電とコストが逆転するポイントが発生する。このポイントは一般的に架空送電線の場合 500～800km であり洋上風力発電のように海底ケーブルを使用する場合は 50～100km とされている^{(7),(8)}。上記の通り、HVDC 送電は、長距離でかつ大容量の送電であるほどメリットがある。

表 2.1 HVDC 送電と HVAC 送電の比較^{(2)~(5)}

項目	HVDC 送電	HVAC 送電
表皮効果による損失	無	有
導体コスト	小	HVDC 送電より大 3 相分が必要であり、表皮効果と無効電力の影響を受けるため
鉄塔用用地	小	HVDC 送電より大 導体 3 本分のスペースが必要
送電容量	大	HVDC 送電より小 ・表皮効果と無効電力の影響を受け電流が制限される ・送電線の寄生インピーダンス(L,C)の影響を受ける
他の電力系統との連系の困難さ	低	HVDC 送電より高 連系する系統と位相を一致させる必要がある

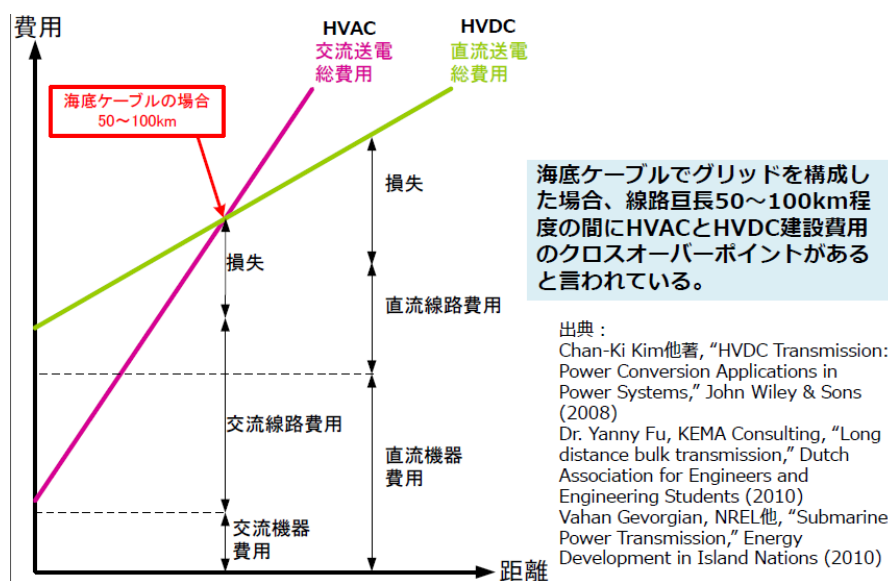


図 2.1 送電距離による HVDC 送電と HVAC 送電のコスト比較⁽⁸⁾

(出典：国立研究開発法人 新エネルギー・産業技術総合開発機構(NEDO)：「次世代洋上直流送電システム開発事業」，スマートコミュニティ部成果報告会資料 (2016))

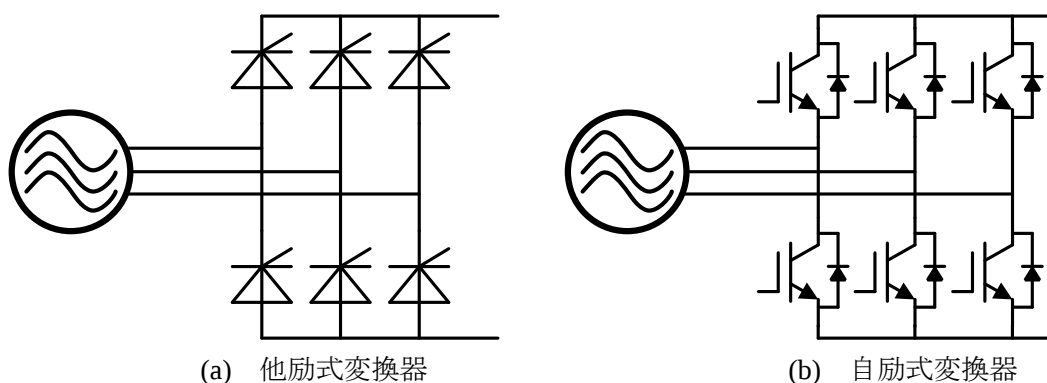


図 2.2 他励式変換器と自励式変換器の構成例

2.1.3. HVDC 送電用電力変換器の方式

HVDC 送電に適用される電力変換器は、サイリスタを使用した他励式、IGBT などの自己消弧機能を備えた半導体素子を使用した自励式に大別される。図 2.2 に他励式変換器と自励式変換器の構成例を示す。HVDC 送電の初期段階では、他励式変換器が使用されていたが、IGBT の大容量化と低損失化が進められた近年では、自励式変換器が主流になりつつある⁽⁹⁾。表 2.2 に他励式変換器と自励式変換器の比較を示す。他励式変換器では、使用する半導体素子にターンオンの機能がなく、接続される系統電圧の位相に合わせて電流が転流する。したがって、系統電圧がない場合には送電動作(ブラックスタート)ができない。また、前述の通り、スイッチング周期は系統周波数と同じになるため多くの高調波を発生させることとなり、無効電力を制御することもできないため自励式変換器に比べて大規模なフィルタ設備

表 2.2 他励式変換器と自励式変換器の比較^{(5),(6),(8)~(10)}

項目	他励式変換器	自励式変換器
半導体素子	サイリスタ	IGBT
ブラックスタート	不可	可
フィルタ設備	高調波を多く発生させるため必要	他励式より高調波の発生が小さいため、大規模なフィルタは不要
調相設備	無効電力の供給が不可能であるため、調相設備による補償が必要	有効電力と無効電力を独立して制御できるため不要
損失	小	他励式に比べて大
大容量化	容易	他励式に比べて難しい

と調相設備が必要となる。その一方で、サイリスタは IGBT に比べて大電流が導通可能であり導通時の損失も小さく抑えることができる。したがって、他励式変換器の方がより大容量の電力を送電する用途で使用されている。しかし近年では、IGBT の大容量化も進んでおり、自励式変換器の送電電力も増加している^{(5),(6),(8)~(10)}。

2.2. 適用を想定する電力系統の構成

2.2.1. HVDC 送電用自励式変換器

第1章でも説明したように洋上風力発電においては、陸上に先行して HVDC 送電の適用が進んでいる。これは、洋上に設置される洋上変換所から陸上までを海底ケーブルにより送電するため、より短い距離で HVDC 送電のコスト面でメリットが発揮できるためである。また、洋上変換所の建設コストを抑制するために電力変換器としては、フィルタ設備や調相設備の不要な自励式変換器が適している。図 2.3 に洋上変換所に設置される自励式変換器の構成例を示す。この電力変換器は MMC(Modular Multilevel Converter)と呼ばれており、コンバータセル(セル)またはサブモジュールと呼ばれる変換器を多数直列に接続して1アームを構成しており、各セルを制御することで交流電圧を作り出す方式である^{(12),(13)}。セル数を増加させることで簡単に出力する交流電圧のレベル数を上げられ、より正弦波に近い波形を出力できるためフィルタ設備が不要になるといった利点があり小型化の期待ができる。実際に MMC 型の変換器を採用することで、電力変換器の設置面積を他励式変換器や他方式の自励式変換器に比べて 58%低減できるといった報告もある⁽¹⁴⁾。以上から、今後の HVDC 送電に MMC 型変換器の導入が進められるものと考えられる。

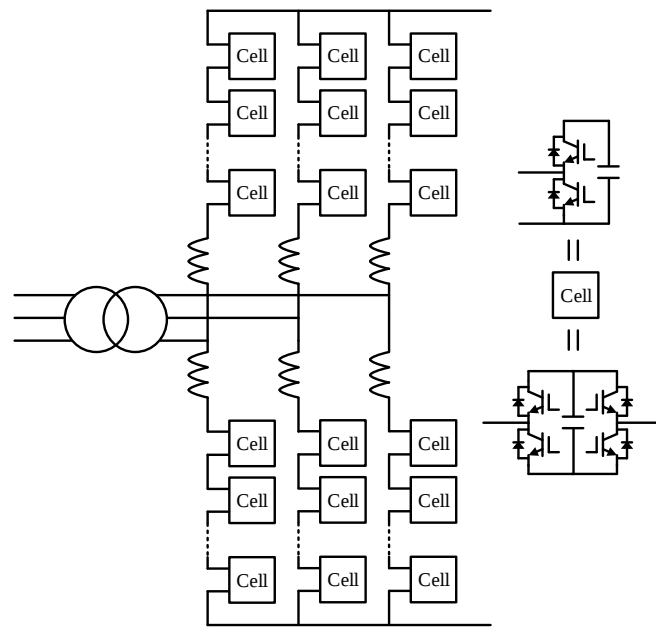


図 2.3 洋上変換所に設置される自励式変換器の構成例(MMC)

2.2.2. 洋上風力発電における直流化の動向

洋上風力発電において、発電コストを低減するために風車を大型化し、発電機単機の実電量を増加させる傾向がある。これに伴って、発電機から洋上変換所までの系統(集電系統)では、電流が増加することになり損失の増加が懸念される。このような背景から、集電系統における電圧を現在主流の交流 33kV から交流 66kV に高圧化検討されている⁽¹⁵⁾。また、さらなる高効率化を目的に集電系統においても数十 kV の直流(中圧直流または MVDC)を適用することが検討されている^{(16)~(22)}。

図 2.4 に現在主流の洋上風力発電システムの構成例を示す^{(22)~(24)}。現在の洋上風力発電では、発電機の実出力電圧は 690V 程度であり、風車内部で一度 AC/DC 変換器にて整流し再度 DC/AC 変換器で交流に変換した後、変圧器により 33kV に昇圧し集電系統に連系している。図 2.4 中に示す洋上変換所における AC/DC 変換器が図 2.3 に示した MMC 型変換器である。一方で、集電系統に MVDC を適用した場合は図 2.5 に示すシステム構成を想定している⁽²²⁾。このシステムでは、発電電力を風車内で 1kV 程度の直流から DC/DC 変換器で MVDC($\pm 25\text{kV}$)に昇圧し集電系統に連系する。その後、洋上変換所に設置する高圧 DC/DC 変換器にて HVDC($\pm 350\text{kV}$)に昇圧し陸上へ送電される。文献⁽²²⁾では、1kV を $\pm 25\text{kV}$ に昇圧する 10MW の DC/DC 変換器が提案されており、定格運転時の変換効率は 98.5%である。

図 2.6 に文献⁽¹⁶⁾にて提案されているシステム構成を示す。この構成では、各風車の DC/DC 変換器の実出力を直列接続することで、変換器と変圧器での電力変換を 1 段階削減している。また、DC/DC 変換器へ SiC-JFET を適用することで最大変換効率は 98%を超える。しかし、集電は HVDC で行う必要があるため、HVDC ケーブルでの集電が必要であり、コスト面の課題がある。

次に、図 2.7 に文献⁽²¹⁾にて提案されているシステム構成を示す。この構成では、図 2.6 で

示したシステムと異なり，MVDC で集電し HVDC で送電するシステムである。このシステムでは，集電用ケーブルを AC ケーブルと同一損失にすることで重量を低減することを想定している。さらに，変換効率は 96.6%を達成している。しかしながら，非絶縁型の回路構成でありケーブルの地絡事故を考えると課題がある。さらに，文献(25)でも図 2.7 と同様に MVDC で集電し HVDC で送電するシステムが議論されているが，文献(22)と同じく非絶縁型の回路構成である。

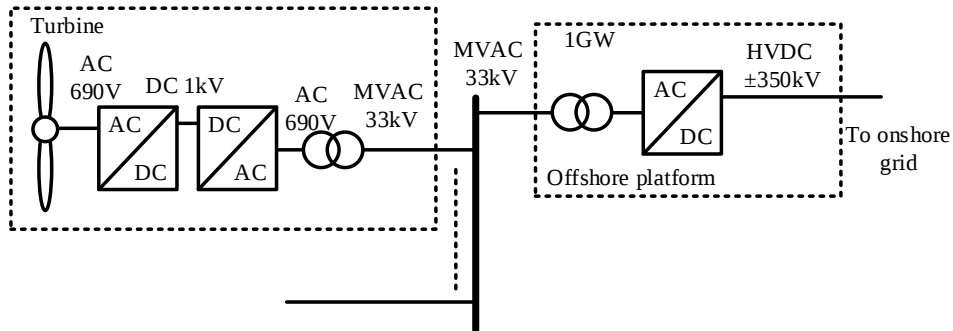


図 2.4 現在主流の洋上風力発電システムの構成例^{(22)~(24)}

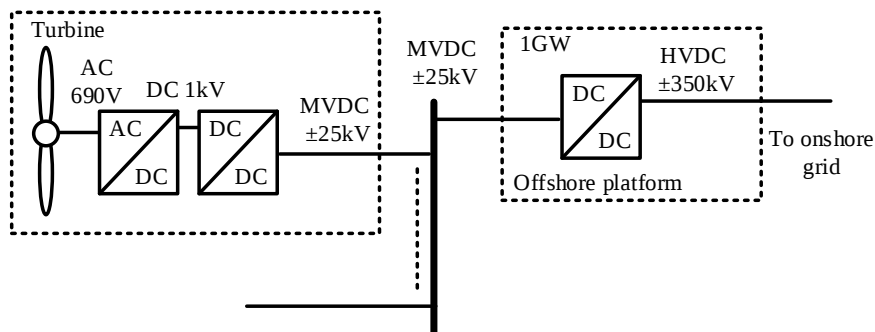
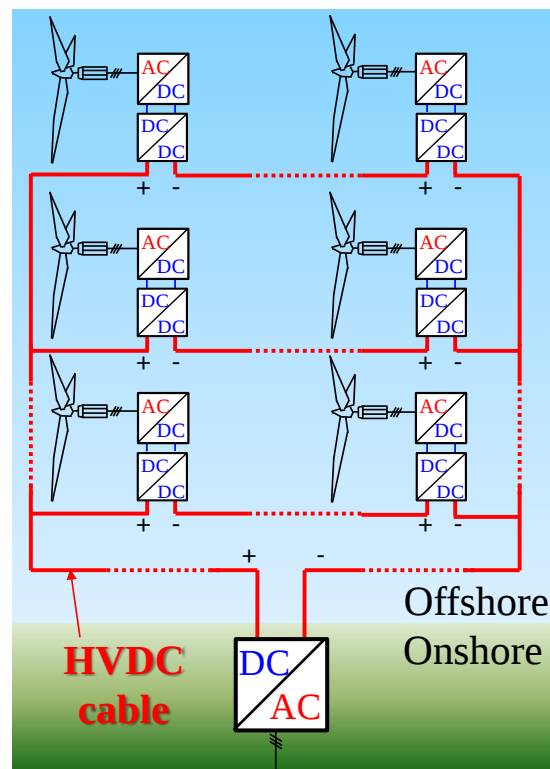
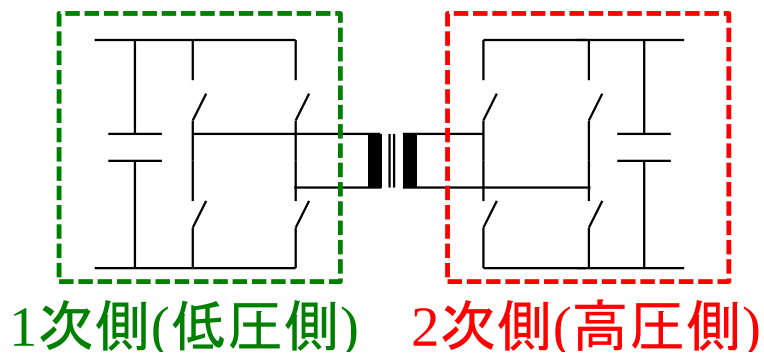


図 2.5 集電システムに MVDC を適用した場合のシステム構成⁽²²⁾

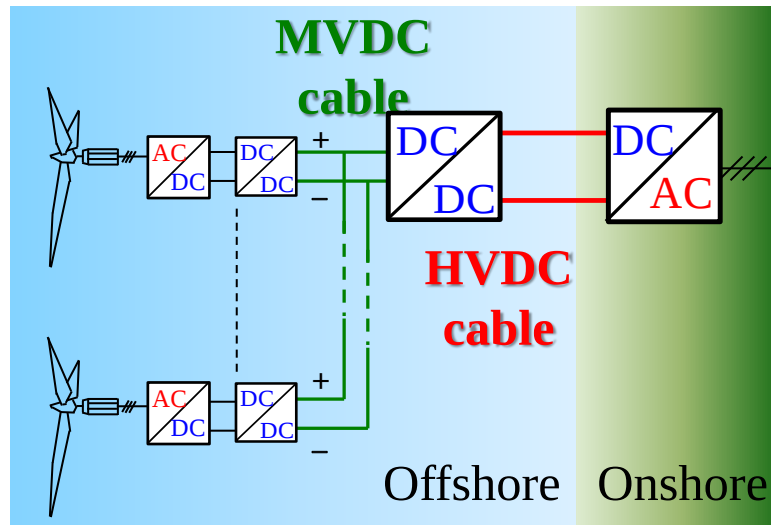


(a) システム構成



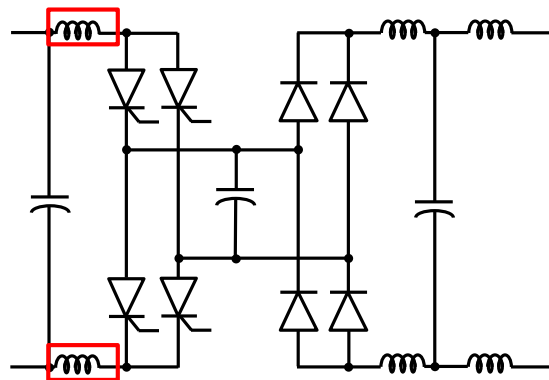
(b) DC/DC 変換器の回路構成

図 2.6 文献(16)にて提案されているシステム構成と DC/DC 変換器の回路構成



(a) システム構成

共振インダクタ



(b) DC/DC 変換器の回路構成

図 2.7 文献(21)にて提案されているシステム構成と DC/DC 変換器の回路構成

2.2.3. 適用を想定する電力系統の構成

一方で、図 1.9 に示した次世代の電力系統のように、洋上風力発電だけでなく、陸上においても再生可能エネルギーの連系や家庭などの需要家も含めてすべての電力を直流で連系する構想が提案されている^{(26),(27)}。この構成では、HVDC, MVDC, LVDC の 3 種類の直流系統が構成されている。このように今後の電力系統の移り変わりの中で、直流を使った送配電が頭角を現した際には、異なる電圧クラス間の電力変換が求められると想定される。

以上から、本研究において検討する高圧 DC/DC 変換器は、図 1.9 に示す電力系統に適用することを想定し、具体的には MVDC と HVDC の間で高効率な電力変換を実現できる高圧 DC/DC 変換器の実現を目的とする。

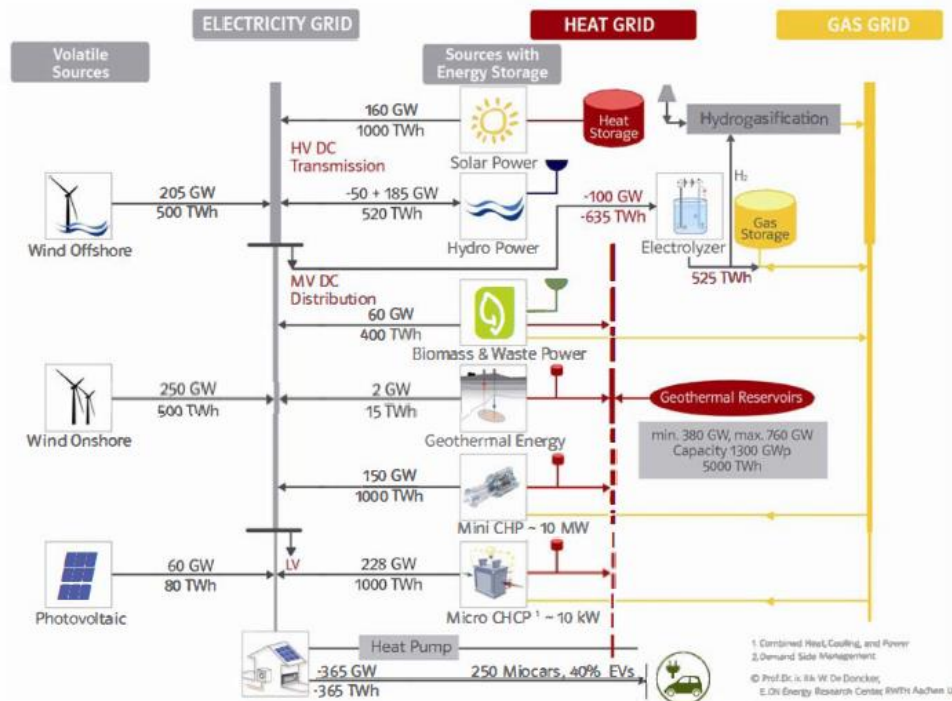


図 2.8 送配電を直流で行うことを想定した電力系統⁽²⁷⁾

(出典：R. W. De Doncker: “Power Electronics Technologies for Flexible DC Distribution Grids”, in Proc. of The 2014 International Power Electronics Conference (IPEC-Hirosima2014 –ECCE ASIA), pp. 736-743 (2014))

2.3. 高圧 DC/DC 変換器の電氣的仕様

高圧 DC/DC 変換器は MVDC と HVDC の間で高効率な電力変換を行う電力変換器である。先行研究では、DC/DC 変換器の回路方式として絶縁型と非絶縁型の双方が検討されている。ここで、高圧 DC/DC 変換器は数百 kV の高電圧を扱う電力変換器であることを踏まえると、安全面と構成する部品の対地絶縁の観点から絶縁型の電力変換器であることが望ましいと考えられる⁽²⁷⁾。また、文献(22)を参考に MVDC 電圧を±25kV に設定し、HVDC 電圧を±350kV に設定する。さらに、前述の通り風力発電機の単機当たりの定格電力が増加していることを踏まえて高圧 DC/DC 変換器の定格電力を 1000MW とし、変換効率の目標値は文献(22)を参考に定格運転時 98.5%以上に設定する。さらに、図 1.9 に示したようなすべて直流化された電力系統への適用を想定しており、MVDC を介した蓄電池システムの活用や MVDC 側に設置した蓄電池システムとメガソーラなどの活用も想定される⁽²⁸⁾。この場合、MVDC から HVDC への送電動作と HVDC から MVDC への送電動作の双方向動作が必要となることになる。

表 2.3 に上記に示す高圧 DC/DC 変換器の電氣的仕様を整理した。以下、本研究において表 2.3 に示す電氣的仕様を満足する高圧 DC/DC 変換器の提案を行う。

表 2.3 高圧 DC/DC 変換器の電氣的仕様

項目	仕様
方式	絶縁型
送電方向	双方向
MVDC 電圧	±25kV
HVDC 電圧	±350kV
変換器容量	1000MW
目標効率(定格運転時)	98.5%以上

2.4. 高圧 DC/DC 変換器の回路方式

表 2.3 に示した電氣的仕様を満足する高圧 DC/DC 変換器の回路構成として検討されている先行例は、MMC 型変換器をベースとした FTF(Face-to-Face)方式と DAB(Dual-Active Bridge)コンバータを多数直列または並列に接続した DAB 方式に大別できる^{(28)~(34),(36),(37)}。以下では、先行例を示しつつ各方式における課題を整理し、高圧 DC/DC 変換器の回路方式の方向性を示す。

2.4.1. FTF 方式の先行研究

図 2.9 に文献(29)で提案されている FTF 方式の高圧 DC/DC 変換器の回路構成を示す。この構成では、現在 HVDC 送電用電力変換器として主流の MMC 型変換器を変圧器を介して交流でリンクさせる方式である。電流が大きくなる MVDC 側では MMC を並列に接続しており、HVDC 側の MMC は変圧器で昇圧した後の HVAC を HVDC に変換している。MMC 型変換器は、前述の通り、先行して HVDC 送電に HVAC と HVDC との間で電力変換をおこなう AC/DC 変換器として採用されているため、電圧制御法などの基本的な制御方式は既に確立されている。したがって、2 台の MMC 型変換器を交流でリンクさせる回路構成である FTF 方式の高圧 DC/DC 変換器は実現のハードルが比較的低い。しかし、原理的に半導体素子がハードスイッチングになる点と、各セルの直流コンデンサには基本波成分が流入するため比較的大きなコンデンサ容量が必要となるという課題がある。

図 2.10 に文献(30)で提案されている FTF 方式の高圧 DC/DC 変換器の回路構成を示す。この方式では、片方の MMC の各アームに Director Switch (DS)を追加している点で図 2.9 の構成と異なっている。追加された DS の機能として電流の極性に合わせて導通するアームを選択しており、DS を追加することで各セルが出力する電流は MMC が出力する電流の半波分のみとなる。したがって、直流コンデンサの必要容量の低減と半導体素子の導通損失が低減できる。しかし、DS は半導体素子を複数直列に接続した構成であり、DS における導通損失とターンオフ時の各素子間の電圧バランスが課題となる。

図 2.11 に文献(31)で提案されている FTF 方式の高圧 DC/DC 変換器の回路構成を示す。この方式では、両側を単相の MMC としており、変圧器には 2 レベルの電圧を印可すること

で、DAB コンバータと同様な動作をさせる方式である。DAB コンバータでは、後述するように ZVS(Zero-Voltage Switching)動作が期待できるが、この方式では MMC 型変換器特有の循環電流の影響で ZVS 動作が発生できないと考えられ、DAB コンバータほど高く変換効率は期待できないと考えられる。

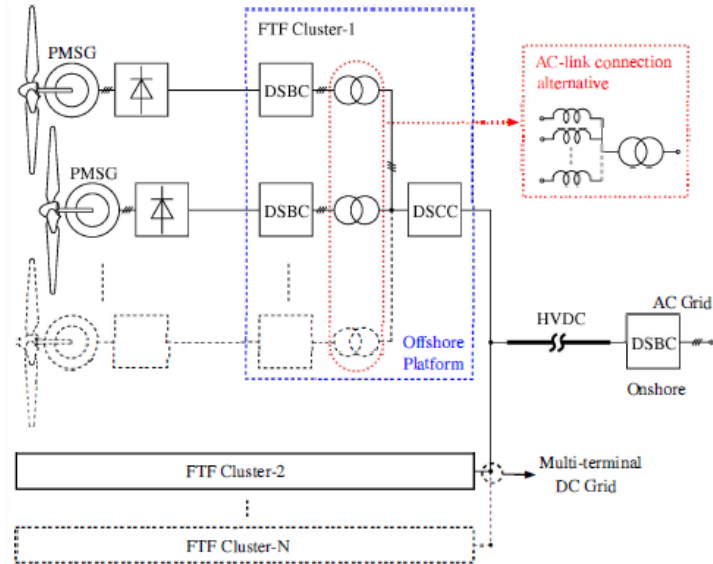


図 2.9 文献(29)で提案されている FTF 方式の高圧 DC/DC 変換器

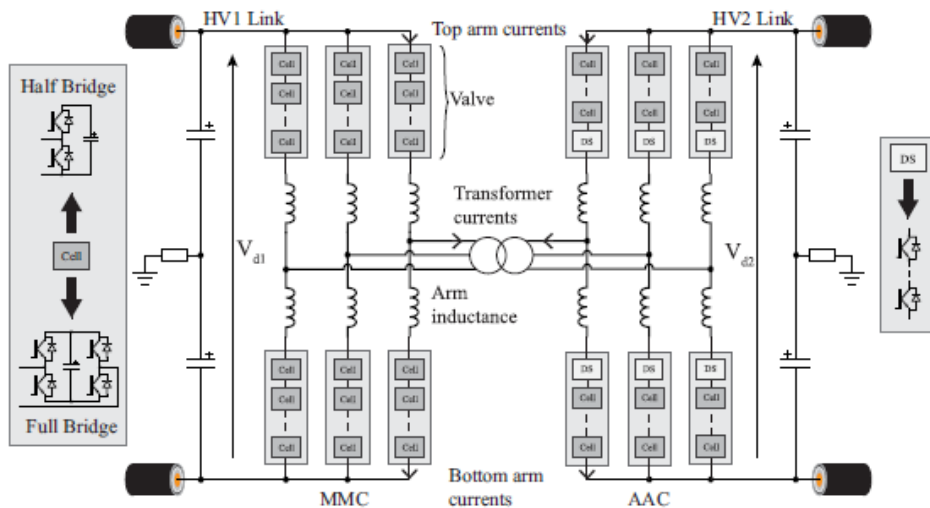


図 2.10 文献(30)で提案されている FTF 方式の高圧 DC/DC 変換器

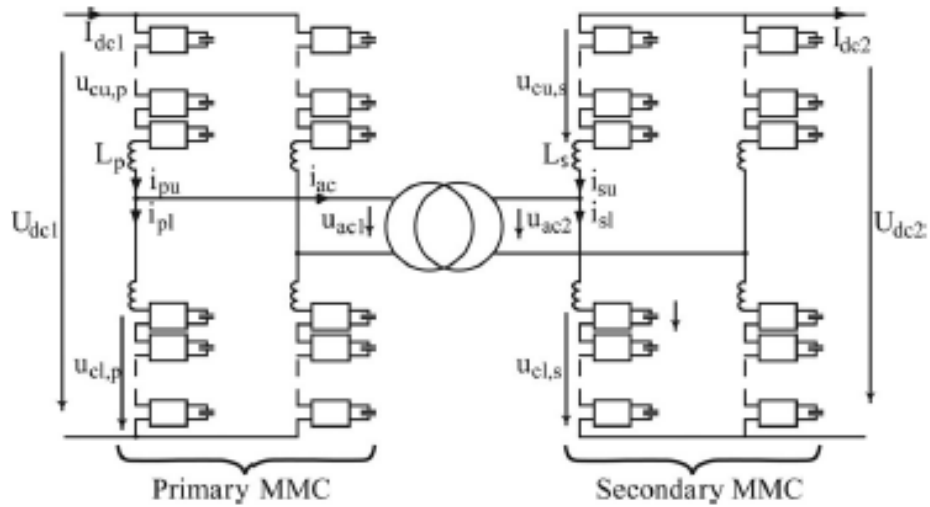
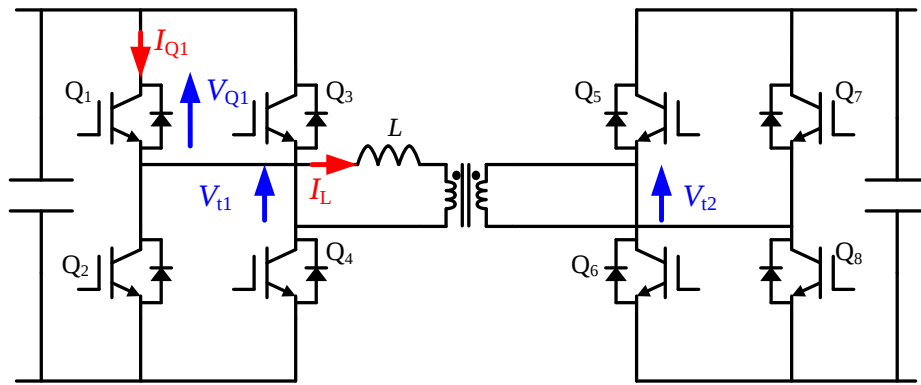


図 2.11 文献(31)で提案されている FTF 方式の高圧 DC/DC 変換器

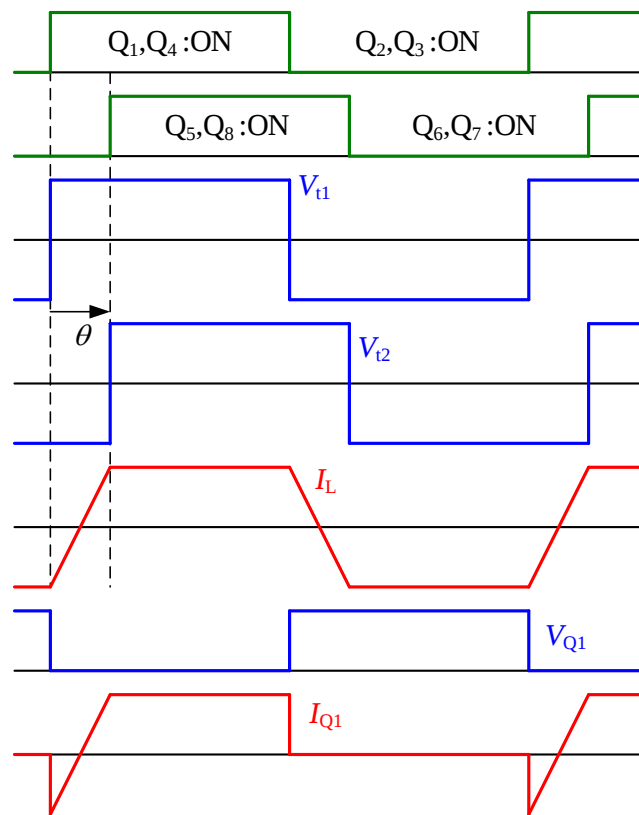
2.4.2. DAB 方式の先行研究

具体的な回路方式を説明するために DAB コンバータについて説明する。図 2.12 に DAB コンバータの回路構成と、動作波形を示す。DAB コンバータでは、電流経路のインダクタンスの作用により電圧の変化に対して電流の変化が遅れることを利用して、図 2.12 に示すように半導体素子を電圧がゼロの状態ターンオンさせる ZVS 動作が実現できるためターンオン損失が発生しない⁽³⁵⁾。したがって、高周波化による変圧器に小型化と高効率動作の両立が期待できる回路方式である。また、前述のインダクタンスについては、変圧器の漏れインダクタンスを利用することも可能であり、部品点数の削減も期待できる。送電電力は変圧器に印加される交流電圧 V_{u1} と V_{u2} の位相差 θ によって制御される。

図 2.13 に文献(36)で提案されている DAB 方式の高圧 DC/DC 変換器を示す。この方式は、DAB コンバータを入力側並列接続、出力側直列接続されている方式である。この構成では DAB コンバータの直列数を調整することで容易に高電圧の出力を得ることができる。しかしその反面、入力側は半導体素子の耐圧上、高圧化することができない。現在の半導体素子の最高の耐電圧は 6.5kV であるが、実用上は、信頼性の観点からこの耐電圧の 50~60%程度で使用することが半導体素子メーカーから推奨されていることを踏まえると、図 2.13 の方式では、入力電圧を 3~4kV 程度設けなければならず、数十 kV の MVDC に対応できない。以上から、表 2.3 に示す入力電圧の仕様を満足させることができない。DAB 方式の高圧 DC/DC 変換器としては、図 2.13 に示すような多数の DAB コンバータの入力並列出力直列 (IPOS) 接続にした構成が提案されており、3 相構成の DAB コンバータを適用した構成も検討されている⁽³⁷⁾が、図 2.13 に示す高圧 DC/DC 変換器と同じく入力側は半導体素子の耐圧上、高圧化することができないため表 2.3 に示す入力電圧の仕様を満足できない。一方で、文献(38)では、図 2.14 に示すような多数の DAB コンバータの 1 次側で直列接続、2 次側で直列したものをさらに並列接続した構成が提案されている。



(a) DAB コンバータの回路構成



(b) DAB コンバータの動作波形

図 2.12 DAB コンバータの回路構成と動作波形

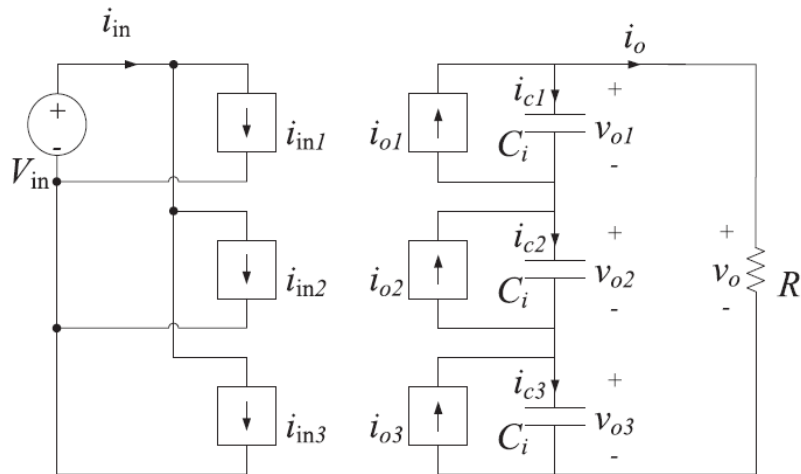


図 2.13 文献(36)で提案されている DAB 方式の高圧 DC/DC 変換器

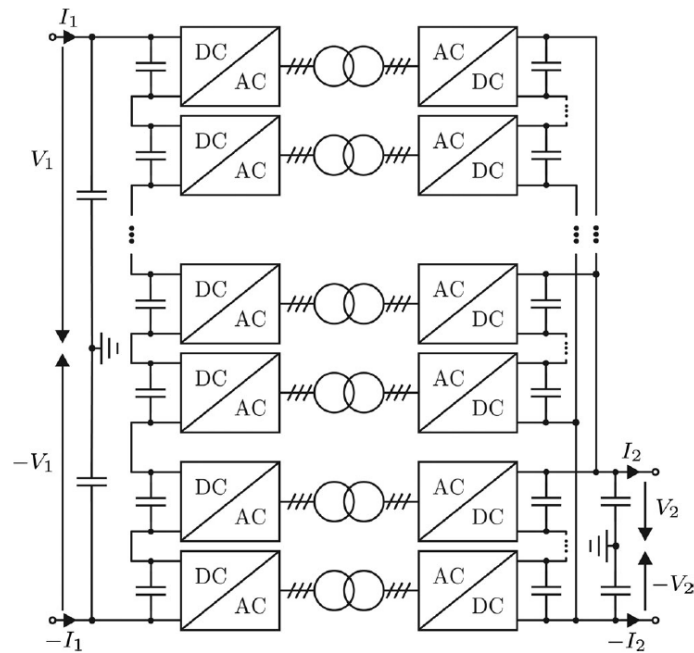


図 2.14 文献(38)で提案されている DAB 方式の高圧 DC/DC 変換器

図 2.14 の構成では、2 次側で直列と並列を組み合わせた構成であるため、図 2.13 に示す構成とは異なり、MVDC にも対応可能であり高圧 DC/DC 変換器の回路構成として有効なものと考えられる。しかし、詳しくは第 3 章で説明するが、直列接続と並列接続を MVDC 側で組み合わせ、出力側ですべて直列接続した構成とすると電圧制御の自由度が不足し、各 DAB コンバータの電圧バランス制御が実現できないという課題がある。また、多数の DAB コンバータを使用するという構成上 DAB コンバータと同数の変圧器が必要となりシステムの大規模化が懸念される。

2.4.3. その他の方式

FTF 方式および DAB 方式のほかにもいくつか提案されている。図 2.15 に文献(39)で提案されている高圧 DC/DC 変換器の構成を示す。この方式は、DAB 方式に近いが、2 次側をダイオード整流器で構成した SAB(Single-Active Bridge)コンバータを IPOS 接続した構成である。DAB コンバータと同様に SAB でも ZVS 動作による高効率化が期待できる。しかし、表 2.3 に示す電氣的仕様の内で双方向への送電動作を実現することはできない。

次に、図 2.16 に文献(28)で提案されている高圧 DC/DC 変換器の回路構成を示す。この構成は、DAB 方式と FTF 方式のハイブリッドのような構成となっており、MVDC 側の変換器を 3 レベル変換器、HVDC 側の変換器を MMC とした構成である。この構成では、MVDC 側の変換器は DAB コンバータのように動作するため ZVS 動作が可能である。また、HVDC

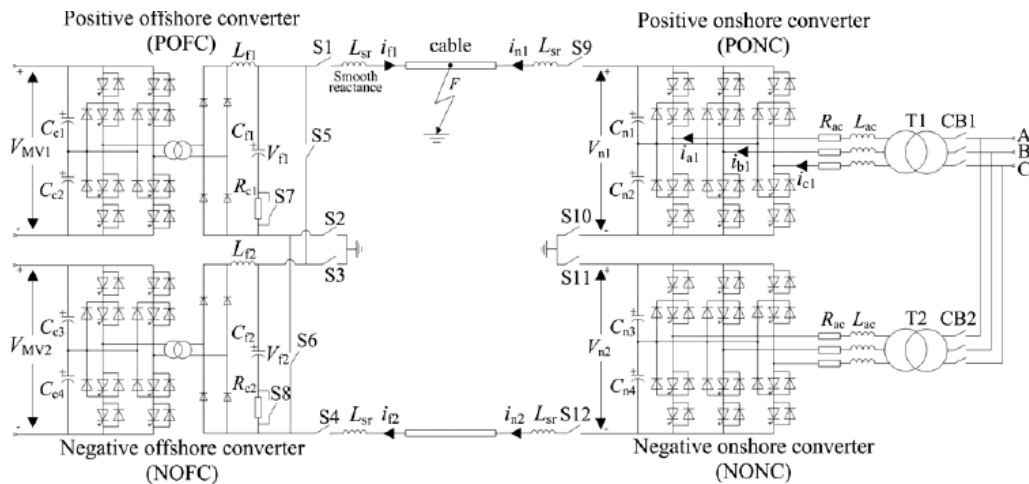


図 2.15 文献(39)で提案されている高圧 DC/DC 変換器

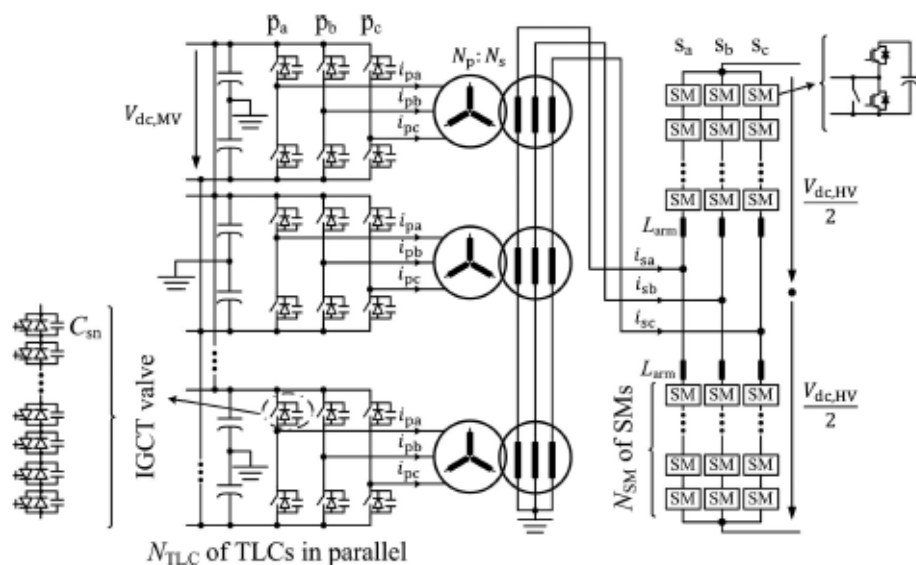


図 2.16 文献(28)で提案されている高圧 DC/DC 変換器

側の MMC で電流制御を行うことで、直流電圧と変圧器の巻き数比の関係が崩れた場合の損失増を抑制することができる。DAB コンバータは、変圧器と2台のフルブリッジから構成されており、変圧器に巻線にはそれぞれのフルブリッジから電圧が印加される。そのため、直流電圧と変圧器の巻き数比の関係が等しい場合に最も ZVS 動作領域が広くなり高効率な動作が実現できる⁽³⁵⁾。しかし、MVDC 側および HVDC 側の電圧に変動が発生した場合、直流電圧と変圧器の巻き数比の関係が崩れ、変圧器電流の電流ピーク値や実効値が増加し変換効率が低下するという課題がある。そこで、図 2.16 に示すように片側を MMC にすることで変圧器電流の電流制御ができるため、前述の課題を解決することが期待できる。しかし、MMC は前述の通り半導体素子がハードスイッチングとなるため変換効率の観点で課題が残る。

表 2.4 に本章で紹介した高圧 DC/DC 変換器の回路構成について長所と課題を示す。本研究では、高効率な高圧 DC/DC 変換器の実現を目的としている。FTF 方式やハイブリッド構成では、電圧制御法が確立しており実現性は高いが、半導体素子がハードスイッチングとなるため高効率化が難しいという課題がある。一方で、高効率化が期待できる DAB 方式では、半導体素子耐圧の制約があり、電圧制御の自由度が不足する点や多数の変圧器を使用する点が課題となる。本研究では、表 2.4 に示した長所と課題を踏まえたうえで最も実現性の高い FTF 方式と高効率化が期待できる DAB 方式に絞って比較検討を行うこととする。

表 2.4 本章で紹介した高圧 DC/DC 変換器の回路構成について特徴と課題

方式	FTF 方式	DAB 方式	その他の方式
特徴	複数台の MMC 型変換器を交流でリンクさせる	複数台の DAB コンバータを IPOS 接続または直並列を組み合わせで接続	・SAB コンバータを IPOS 接続する ・FTF 方式と DAB 方式のハイブリッド構成
長所	現在の HVDC 用変換器として主流であり、制御法等確立しているため最も実現性が高い	・ZVS 動作による高効率化が期待できる ・高周波化による変圧器の小型化が期待できる	ZVS 動作による高効率化が期待できる
課題	・半導体素子がハードスイッチングとなるため損失大 ・大容量の直流キャパシタが必要	・IPOS 接続の場合、半導体素子耐圧の制約上 MVDC への対応が不可能 ・直並列接続を組み合わせた構成では電圧制御の自由度が不足する ・DAB コンバータと同数の変圧器が必要となりシステムが大型化する	・SAB コンバータを用いた構成では双方向の送電動作が不可能 ・FTF 方式と DAB 方式のハイブリッド拘泥では、MMC 側の素子がハードスイッチングとなり損失大

2.5. まとめ

本章では, HVDC 送電に関する技術的背景を説明しつつ, HVDC 送電の優位性を明らかにした。さらに, HVDC 用変換器の方式である他励式と自励式の比較を行った。また, 洋上風力発電を例に集電系統に MVDC の適用が検討されていることを紹介し, さらに, 洋上風力発電のみならず, すべて直流化された電力系統の構想があることを説明した。本研究で検討する高圧 DC/DC 変換器の適用先もすべて直流化された電力系統であり, このことから必要となる電氣的仕様について整理を行った。また, 電氣的仕様を満足することが期待できる変換器方式について先行研究を具体例として特徴, 長所, 課題を整理した。結果, 候補となり得る回路方式として FTF 方式と DAB 方式であることが明らかとなった。本章以降では, 前記 2 方式を中心に検討を行い, 高圧 DC/DC 変換器の回路方式を決定する。

参考文献

- (1) 国立研究開発法人 新エネルギー・産業技術総合開発機構(NEDO):「直流送電技術における NEDO の取組」 (2019)
- (2) ABB 社 HP : <https://new.abb.com/systems/hvdc/references/the-gotland-hvdc-link> (2019)
- (3) M. Davies, M. Dommaschk, J. Dorn, D. Retzmann, and D. Soerangr: “HVDC PLUS – Basics and Principle of Operation”, SIEMENS Technical article (2009)
- (4) ABB 社 HP : <https://new.abb.com/systems/hvdc/why-hvdc> (2019)
- (5) 横山明彦:「直流送電技術の現状と課題および将来への展望」, 電気学会誌, Vol. 137, No. 11, pp.745-746 (2017)
- (6) 宜保直樹・高崎昌洋:「直流送電技術」, 電気設備学会誌, Vol. 32, No. 12, pp.869-872 (2012)
- (7) SIEMEN 社 HP :
- (8) <https://pdfs.semanticscholar.org/c6fe/55531b61d7e3c8d71024bbef23516042bd4a.pdf> (2019)
- (9) 国立研究開発法人 新エネルギー・産業技術総合開発機構(NEDO):「次世代洋上直流送電システム開発事業」, スマートコミュニティ部成果報告会資料 (2016)
- (10) 堀井博夫・飯村美起・桐原健太・早坂靖士・山邊和也:「送配電分野における監視制御の取り組み」, 日立評論, Vol. 99, No. 2, pp. 50-57 (2017)
- (11) 武田秀雄・吉野輝雄・桑原隆:「自励式変換器による電力系統用パワーエレクトロニクスの適用拡大」, 東芝レビュー, Vol. 55, No. 8, pp. 16-19 (2000)
- (12) 電力広域的運営推進機関:「系統運用に関する基本用語の解説」, 第3回平成30年北海道北海道胆振東部地震に伴う大規模停電に関する検証委員会参考資料2 (2018)
- (13) 萩原誠・赤木泰文:「モジュラー・マルチレベル変換器(MMC)のPWM制御法と動作検証」, 電学論 D, Vol. 128, No. 7, pp. 957-965 (2008)
- (14) 菊間俊明・高崎昌洋:「2重Y結線モジュラーマルチレベル変換器の制御法」, 電学論 D, Vol. 133, No. 9, pp. 917-927 (2013)
- (15) RL. Sellick, and M. Akerberg: “Comparison of HVDC Light (VSC) and HVDC Classic (LCC) Site Aspects, for a 500MW 400kV HVDC Transmission Scheme” , in Proc. of 10th IET International Conference on AC and DC Power Transmission (ACDC 2012), pp. 1-6 (2012)
- (16) 石原孟:「わが国における洋上風力発電実証研究の現状と将来展望」, 環境管理, Vol.48, No.9, pp.11-17 (2012)
- (17) G. Ortiz, J. Biela, D. Bortis and J. Kolar, “1 Megawatt, 20 kHz, Isolated, Bidirectional 12kV to 1.2kV DC-DC Converter for Renewable Energy Applications,” in Proc. of The 2010 International Power Electronics Conference –ECCE ASIA, pp. 3212-3219 (2010)
- (18) C. Meyer, M. Höing, A. Peterson and R. W. De Doncker, “Control and Design of DC-Grids for Offshore Wind Farms,” *IEEE Trans. on Industry Applications*, Vol.43, No.6, pp.1475-1482 (2007)

- (19) D-M. Valcan, P. C. Kjær, L. Helle, S. Sahukari, M.H-Maharsi and S. Singh, “Cost of Energy Assessment Methodology for offshore AC and DC wind power plants,” in Proc. of Optimization of Electrical and Electronic Equipment (OPTIM), pp. 919-928 (2012)
- (20) S. C. Raval, R. Botta and H. N. Raval, “Comparison of energy production cost for MVAC and MVDC offshore wind farm distribution system,” in Proc. of Energy, Power and Transportation Electrification (ACEPT), 2017 Asian Conference, pp. 1-6 (2017)
- (21) F. Blaabjerg and K. Ma, “Future on power electronics for wind turbine systems,” *IEEE Journal of Emerging and Selected Topics in Power Electronics*, Vol. 1, Issue 3 (2013)
- (22) J. Robinson, D. Jovicic, and G. Joós: “Analysis and Design of an Offshore Wind Farm Using a MV DC Grid”, *IEEE Trans. on Power Delivery*, Vol.25, No. 4, pp.2164-2173 (2010)
- (23) T. Jimichi, M. Kaymak and R. W. De Doncker, “Design and loss analysis of a medium-voltage DC-DC converter intended for offshore wind farms,” in Proc. of 2016 IEEE International Conference on Renewable Energy Research and Applications (ICRERA), pp.137-142 (2016)
- (24) Y. Sang, A. J. Tim, and C. Green: “Transformer Design in a Medium Voltage DC/DC Converter for a DC Collection Network,” in Proc. of 2017 19th European Conference on Power Electronics and Applications (EPE’17 ECCE Europe), pp. 1-10 (2017)
- (25) F. Blaabjerg, M. Liserre, and K. Ma: “power electronics converters for wind Turbine Systems,” *IEEE Trans on Industry Applications*, Vol. 48, No. 2, pp. 708-719 (2012)
- (26) W. Chen, A. Huang, S. Lukic, J. Svensson, J. Li, and Z. Wang: “A Comparison of Medium Voltage High Power DC/DC Converters with High Step-up Conversion Ratio for Offshore Wind Energy System”, in Proc. of 2011IEEE Energy Conversion Congress and Exposition (ECCE), pp.584-589 (2011)
- (27) R. W. De Doncker: “Power Electronics Technologies for Flexible DC Distribution Grids”, in Proc. of The 2014 International Power Electronics Conference (IPEC-Hirosima2014 –ECCE ASIA), pp. 736-743 (2014)
- (28) M. J. Carrizosa, A. Benchaib, P. Alou, and G. Damm: “DC transformer for DC/DC connection in HVDC network”, in Proc. of 2013 15th European Conference on Power Electronics and Applications (EPE), pp. 1-10 (2013)
- (29) S. Cui, N. Soltan and R. W. De Doncker, “A High Step-up Ratio Soft-switching DC-DC Converter for Interconnection of MVDC and HVDC Grids,”*IEEE Trans on Power Electronics*, Vol. 33, No. 4, pp.2986-3001 (2018)
- (30) F. Sasongko, M. Hagiwara and H. Akagi, “A Front-to-Front (FTF) System Consisting of Multiple Modular Multilevel Cascade Converters for Offshore Wind Farms,” in Proc. of The 2014 International Power Electronics Conference (IPEC-Hirosima2014 –ECCE ASIA), pp. 1761-1768 (2014)
- (31) A. Schön and M-M. Bakran, “High Power HVDC-DC converters for the interconnection of HVDC

- lines with different line topologies,” in Proc. of The 2014 International Power Electronics Conference (IPEC-Hirosima2014 –ECCE ASIA), pp. 3255-3262 (2014)
- (32) S. Kenzelmann, A. Rufer, D. Dujic, F. Canales and Y. R. de Novaes, “Isolated DC/DC Structure Based on Modular Multilevel Converter,” *IEEE Trans. on Power Electronics*, Vol.30, No.1, pp.89-98 (2015)
- (33) J. A. Ferreira, “The Multilevel Modular DC Converter,” *IEEE Trans. on Power Electronics*, Vol.28, No.10, pp.4460–4465 (2013)
- (34) K. Koska, P. Blaszczyk, P. Klimczak, P. Halat and R. Jez, “Branch Energy Balancing of Double Wye DC-DC Modular Multilevel Converter,” in Proc. of 2017 19th European Conference on Power Electronics and Applications (EPE’17 ECCE Europe), pp.1-10 (2017)
- (35) A. Gowaid, G. P. Adam, S. Ahmed, D. Holliday and B. W. Williams, “Analysis and Design of a Modular Multilevel Converter With Trapezoidal Modulation for Medium and High Voltage DC-DC Transformers,” *IEEE Trans. on Power Electronics*, Vol.30, No.10, pp.5439-5457 (2015)
- (36) R. W. De Doncker, D. M. Divan and M. H. Kheraluwala, “A Three-Phase Soft-Switched High-Power-Density dc/dc Converter for High-Power Application,” *IEEE Trans. on Industry Applications*, Vol.27, No.1, pp.63-73 (1991)
- (37) P. Zumel, L. Ortega, A. Lázaro, C. Fernández, A. Barrado, A. Rodríguez and M. María, “Modular Dual-Active Bridge Converter Architecture,” *IEEE Trans. on Industry Application*, Vol.52, No.3, pp. 2444-2455 (2016)
- (38) M. Guan: “A Series-Connected Offshore Wind Farm Based on Modular Dual-Active-Bridge (DAB) Isolated DC-DC Converter”, *IEEE Trans. on Energy Conversion*, Vol. 34, No. 3, pp. 1422-1431 (2019)
- (39) S. P. Engel, M. Stieneker, N. Soltau, S. Rabiee, H. Stagge and R. W. De Doncker, “Comparison of the Modular Multilevel DC Converter and the Dual-Active Bridge Converter for Power Conversion in HVDC and MVDC Grids,” *IEEE Trans. on Power Electronics*, Vol.30, No.1, pp.124-137 (2015)
- (40) F. Deng and Z. Chen, “Operation and Control of a DC-Grid Offshore Wind Farm Under DC Transmission System Faults,” *IEEE Trans. on Power Delivery*, Vol.28, No.3, pp.1356-1363 (2013)
- (41) F. Krismer, and J. W. Kolar: “Closed Form Solution for Minimum Conduction Loss Modulation of DAB Converters”, *IEEE Trans. on Power Electronics*, Vol.27, No.1, pp.174-188 (2012)

第3章

高圧 DC/DC 変換器の回路構成と電圧制御法

再生可能エネルギーの更なる有効活用のためには、送電系統に高電圧直流(HVDC)を適用するだけでなく、配電系統においても中電圧直流(MVDC)を適用する必要がある。そのためには、HVDC と MVDC の間で電力変換を行う高効率な電力変換装置が必要となる。本章では、HVDC と MVDC の間で電力変換を行う高圧 DC/DC 変換器の基本回路構成を明らかにし、必要となる電圧バランス制御について検討する。

3.1. 基本回路構成

3.1.1. DC システムの構成

図 3.1 に洋上風力発電を例とした MVDC で各風力発電機から洋上変換所までの集電(配電)を行い HVDC で陸上までの送電を行う洋上風力発電システムの構成例を示す。このシステムでは、発電した交流電力を風車内で LVAC(1kV 程度)から MVAC(数十 kV)に変圧器で昇圧する。その後、洋上で複数の風車の出力を集電し、場合によっては、再度変圧器で昇圧して集電する方式が採用される。集電後の電力は、変圧器と AC/DC 変換器を用いて HVDC に変換され陸上に送電される。しかし、前述のように洋上風力発電の大規模化に伴う損失増加に対処すべく、図 3.1 に示すような DC 集電および HVDC 送電を行う DC システムの適用が検討されている。DC システムでは、発電電力を風車内で LVDC(1kV 程度)から中圧 DC/DC 変換器で MVDC へ昇圧する。その後、洋上で複数の風車出力を集電し、洋上変換所に設置する高圧 DC/DC 変換器にて HVDC に昇圧し陸上に送電される。したがって、洋上変換所の高圧 DC/DC 変換器には、MV/HV 間の電氣的絶縁と高効率の電力変換が求められる。

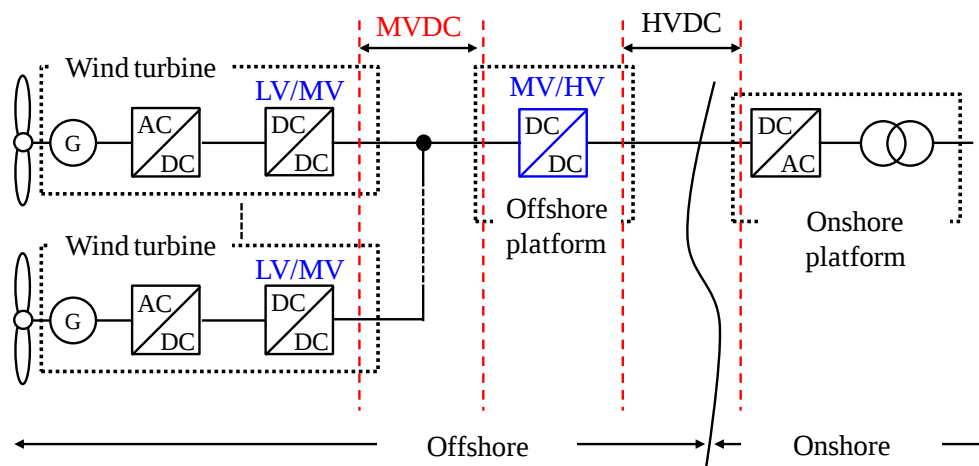


図 3.1 直流による洋上風力発電システム

3.1.2. 高圧 DC/DC 変換器の回路構成比較

前述のように、高圧 DC/DC 変換器には MV/HV 間の電氣的絶縁と高効率の電力変換が要求される。図 3.2 にこれらの観点から考えられる、高圧 DC/DC 変換器の主回路構成例を示す。図 3.2(a) に示す FTF(Front-to-Front)方式は、現在の HVDC 送電システムに良く使用されている MMC(Modular Multilevel Converter)² 台から構成されており、交流リンク電圧を高周波化することでシステムの小型化が可能である⁽⁴⁾。さらに、各変換器セルに内在するキャパシタの電圧制御方式なども既に確立しており、実現の技術的ハードルは比較的低い。しかし、変換器を構成する半導体の電流は原理的に直流成分と交流成分の合計値であり、各変換器セルの出力電圧も直流成分と交流成分の合計値となるため、半導体素子数が多くなるという課題がある。一方で、図 3.2 (b)に示す DAB(Dual-Active Bridge)方式⁽²⁾は、FTF 方式と同様に高周波化による変圧器の小型化が可能である。DAB 方式における半導体の電流や各セルの出力電圧を考えると、交流成分のみとなるため、半導体素子数を抑えることができる。また、変換器セルを多数直並列に接続することで容易に高圧 DC/DC 変換器の大容量化および高圧化が可能である。さらに、後述する ZVS(Zero-Voltage Switching)動作を行うことでスイッチング損失を低減できるため、効率面でも有利である。その一方で、DAB 方式では FTF 方式と比較すると各セルに変圧器巻線が必要なことから、変圧器数が多くなり、システムの大型化が懸念される。そこで、SVG (Static Var Generator)への適用実績がある多重変圧器⁽³⁾により、複数台の変圧器を 1 つの主鉄心と複数の巻線で構成することでシステムの大型化を抑えることができ、課題を解決可能である。以上から、本学位論文では高圧 DC/DC 変換器の主回路構成として図 3.2 (b)に示す DAB 方式としている。

3.1.3. 提案する高圧 DC/DC 変換器の回路構成

図 3.3 に提案する高圧 DC/DC 変換器の主回路構成を示す。図 3.3 に示すように、高圧 DC/DC 変換器は、前述の DAB 方式であり、DC/AC 変換器 2 台と変圧器から構成される双方向絶縁型 DC/DC 変換器を $m \times n$ 台使用している。また、 m 台のセルを電流が大きい MVDC 側で並列に接続、高圧化されている HVDC 側で直列に接続して 1 つの変換器ユニットを構成し、これを n 台直列に接続している。さらに、ユニット同士を直列に接続することで、HVDC 側では全てのセルが直列接続となり、MVDC 側では直列・並列に接続される。このような構成にすることで、MVDC および HVDC の電圧に対応することができる。一方で、ユニット単位で考えると、MVDC 側で並列・HVDC 側で直列の構成である。したがって、ユニット内のセル数 m を調整することで、容易に高い昇圧比を得ることができる。さらに、詳細は後述するが、各ユニットの入力側に電圧制御用の補助変換器を接続している。一般的に、送電損失を低減するために、送電電圧が高圧化されることを踏まえると、MVDC および HVDC は非常に高圧になることが想定されるが、半導体素子の耐圧は限られており、高圧化には限界がある。一方で、図 3.3 に示す主回路構成にすることで、MVDC 側・HVDC 側でともにユニットが直列に接続されているため MVDC および HVDC を半導体素子の耐圧以上に設定することが

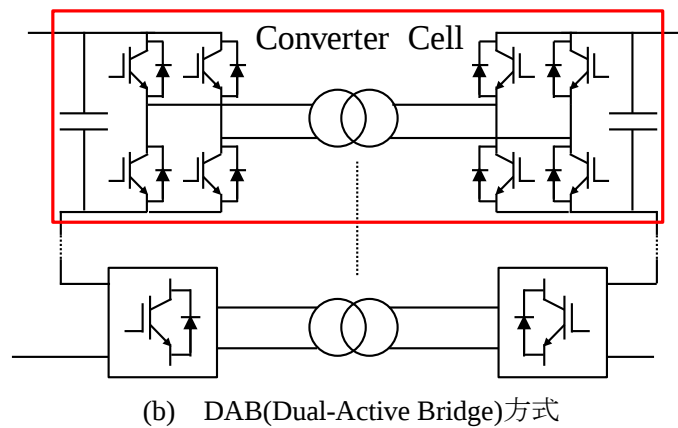
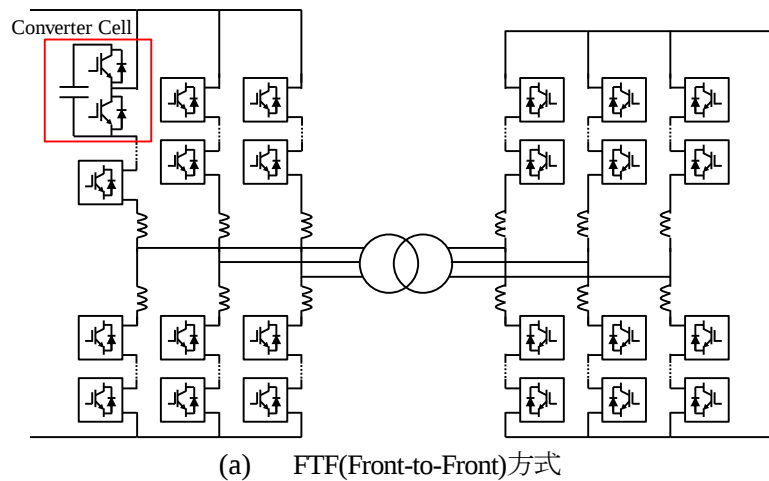


図 3.2 高圧 DC/DC 変換器の主回路構成例

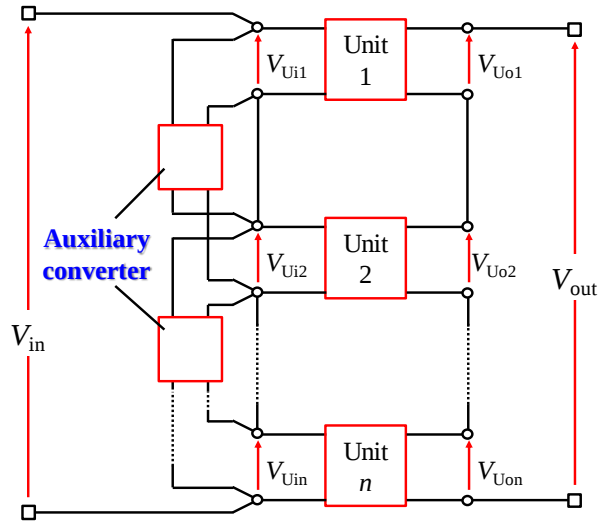
可能になり，集電・送電における損失を低減することができる。さらに，電力系統に連系するような商用周波数の大容量変圧器は，非常に大きな体積・重量を持つが，図 3.3 の主回路構成では，ZVS によるスイッチング損失抑制が見込めるため，高周波化による変圧器の小型化が期待できる。一方で，電圧制御方式については，高電圧大容量の電力変換器としてよく知られている MMC では，電流・電圧を検出し座標変換を繰り返した後に各セルの指令値を得る方式であることに対して，詳細は後述するが，本学位論文では，電圧のみを検出し制御器を介して指令値を得る簡単な方式である。

図 3.4 に高圧 DC/DC 変換器を構成する最小の変換器単位であるセルの回路構成を示す。図 3.4 に示すセルは 2 台のフルブリッジ回路と 1 台の変圧器から構成された DAB 方式の DC/DC 変換器(以下，DAB コンバータ)であり，全てのスイッチング素子にはスナバキャパシタ C_s を並列に接続している。さらに，図 3.4 中の L_s は変圧器の漏れインダクタンスを表しており，1 次側および 2 次側にそれぞれ均等に配置している。DAB コンバータの特長として，特別な制御なしに ZVS 動作を実現し，左右対称の構造のため送電方向にかかわらず同様の制御を行うことが可能である。つまり，DAB コンバータは，180 度通電の矩形波電圧

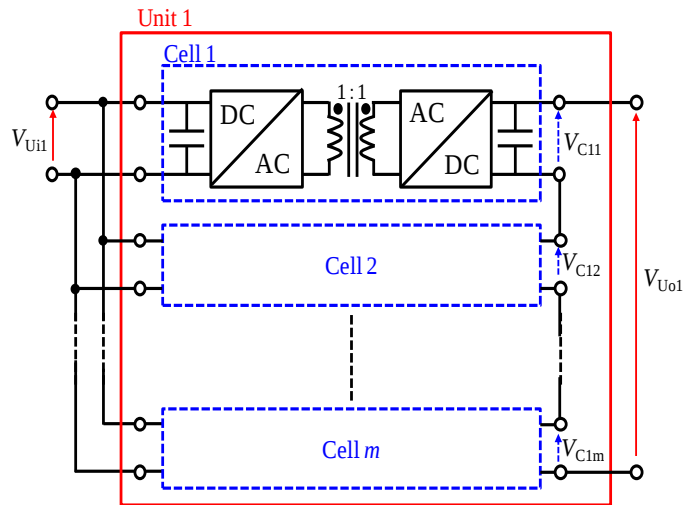
を変圧器の 1 次側および 2 次側にそれぞれのフルブリッジから出力し、変圧器の 1 次側および 2 次側に印加される矩形波電圧の位相差 θ により以下に示す式で送電電力 P_{DAB} が制御できる^{(4),(5)}。

$$P_{\text{DAB}} = \frac{V_{\text{Uin}} V_{\text{Cnm}}}{\omega L_s} \theta \left(1 - \frac{\theta}{\pi}\right) \quad (3.1)$$

ただし、(3.1)式において V_{Uin} はセル 1 次側電圧、 V_{Cnm} はセル 2 次側電圧、 $\omega=2\pi f_{\text{sw}}$ であり、 f_{sw} は $Q_{11} \sim Q_{24}$ のスイッチング周波数である。また、位相差 θ は $-\pi/2$ から $\pi/2$ までの範囲で動作可能であり、1 次側に対する 2 次側の位相差が $\theta > 0$ の時は 1 次側から 2 次側への送電、 $\theta < 0$ の時は 2 次側から 1 次側への送電動作を行う。このように、双方向の電力変換を行う構成



(a) 高圧 DC/DC 変換器の全体回路構成



(b) 高圧 DC/DC 変換器のユニット構成

図 3.3 提案する高圧 DC/DC 変換器の回路構成

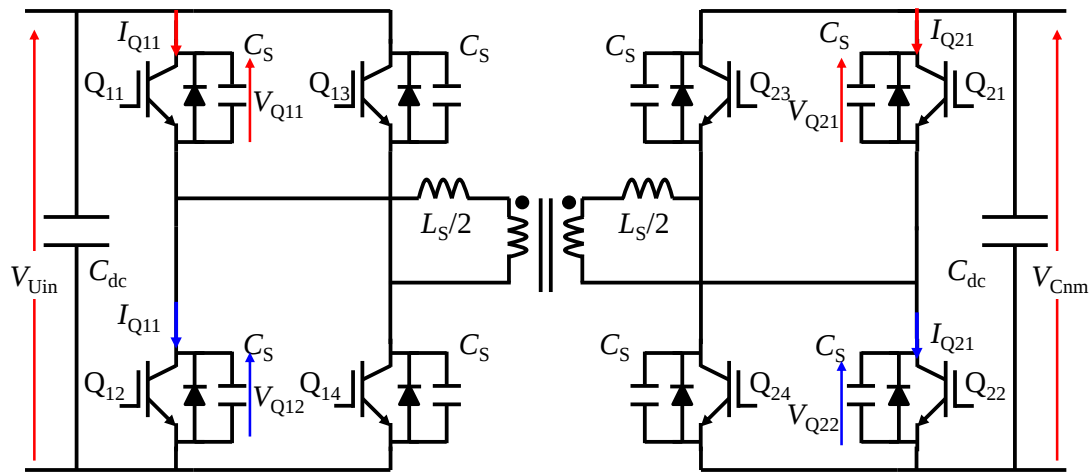


図 3.4 高圧 DC/DC 変換器におけるセルの回路構成

とすることで、システム起動時やメンテナンス時に必要となる電力を変換器によって陸上から供給できるようになるため、送電系統を別途敷設する必要がなくなる⁽⁶⁾。さらに、変圧器の漏れインダクタンスを適切に設計することで、変圧器に直列にインダクタンスを追加する必要がなくなり、部品点数の削減が可能となる。したがって、本章における DAB コンバータの L_s は、変圧器の漏れインダクタンスを使用する。

また、DAB コンバータは、1 次側と 2 次側の直流電圧が等しい時に最も ZVS 可能領域が広がることが知られており、高周波化によるスイッチング損失の増加が抑制できる⁽⁷⁾。したがって、高効率を維持しながら、高周波化による変圧器の小型化を達成することができる。以上のことから、図 3.4 に示すセルの 1 次側直流電圧 V_{Uin} と 2 次側 V_{Cnm} を等しい値とし、変圧器の巻数比も 1:1 としている。

3.2. 高圧 DC/DC 変換器の電圧制御法

3.2.1. 電圧バランス制御

図 3.5 に高圧 DC/DC 変換器における電圧制御ブロックを示す。電圧制御は、高圧 DC/DC 変換器の入力電圧である MVDC 側の直流電圧 V_{in} を一定にする電圧一定制御と各セルおよびユニットの出力電圧を均一に制御するバランス制御から構成されている。

一般的に、出力電圧を制御する DC/DC 変換器を複数台、入力側並列、出力側直列に接続する場合、出力側の電圧を均一に維持したまま運転することが可能であるが、本章で提案する高圧 DC/DC 変換器は、図 3.1 に示すように出力が変動する電源に接続することを想定している。そのため、変換器の入力側である集電系統の MVDC を一定に制御する必要がある。さらに、前述したように、図 3.4 に示す主回路構成では、MVDC を高圧化し集電系統での損失を低減するために、入力側でも各ユニットを直列に接続した構成となっている。DC/DC 変換器を入出力側ともに直列に接続した場合、出力インピーダンスの高い変換器に電圧集中が発生することが知られている⁽⁸⁾。また、本章で示すような、セルの入力並列、出力直列に

接続した構成となっているユニットでは、入力電圧の制御を行うとセル間で出力電圧のアンバランスが発生し安定に動作できないことも知られている。この課題に対して、本章では、 V_{in} の一定制御とユニットおよびセルの出力電圧バランスを 図 3.5 に示す電圧制御と後述する補助変換器により実現している。具体的には高圧 DC/DC 変換器全体の送電電力を制御することで V_{in} の一定制御を行い、ユニットおよびセル毎の出力電圧を全体の電圧平均値に一致するように個別に送電電力を調整することで出力電圧のバランス制御を実現している。一方で、ユニットの入力側も直列になっており、電圧バランス制御が必要となるが、既にユニットの送電電力は、ユニットの出力電圧バランス制御に使用しているため、ユニットの入力側の電圧バランスを実現するための自由度が不足している。そこで、前述の補助変換器をユニット入力側に接続し、電圧バランス制御を実現している。

ここで、ユニットおよびセルの出力電圧のバランス制御が集電系統の電圧一定制御に対して及ぼす影響について検討する。図 3.5 に示すように、電圧一定制御は電圧指令値 V_{in}^* と集電系統の電圧値 V_{in} を比較し、その差分に応じた電力指令値 $\pm \Delta P$ を PI 制御器を介して得ている。一方で、ユニットおよびセルの出力電圧のバランス制御は、出力電圧平均値との差分から P 制御器を介して電力指令を得ている。このような構成にすることで、ユニットおよびセルの出力電圧バランス制御を行う電力指令 $\pm \Delta P_{Uok}$ および $\pm \Delta P_{Ckj}$ の合計値はゼロになる。したがって、ユニットおよびセルの出力電圧バランス制御は高圧 DC/DC 変換器の送電電力量に無関係となる。

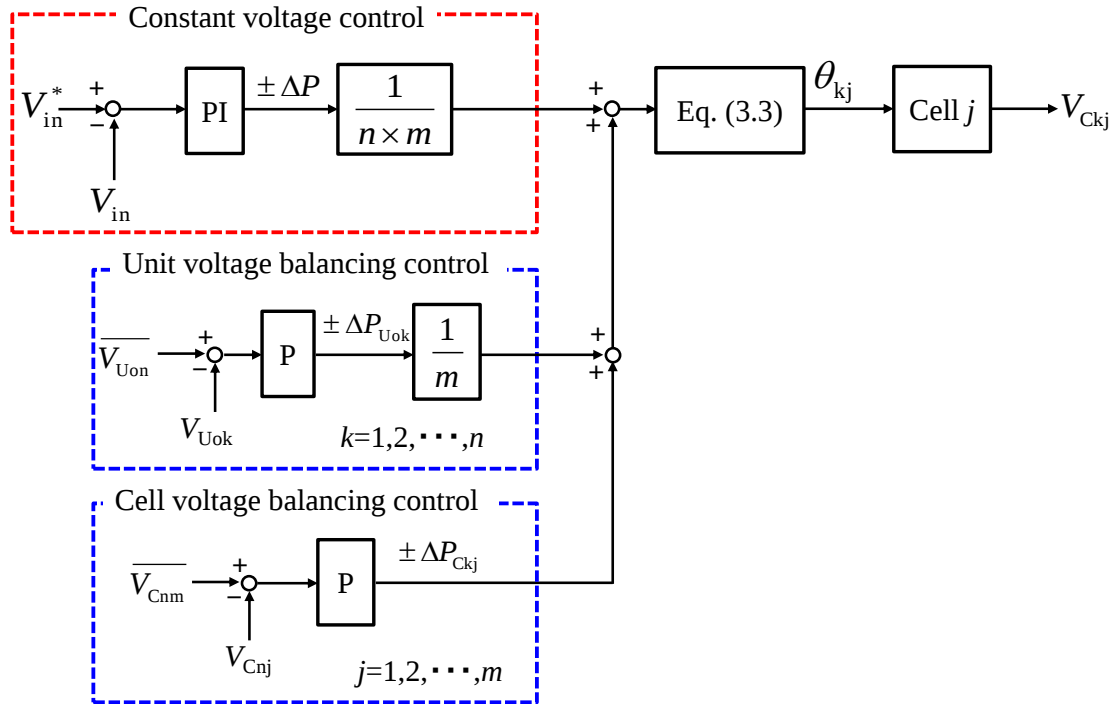


図 3.5 高圧 DC/DC 変換器の電圧制御ブロック

3.2.2. 補助変換器の必要容量

ユニット間の送電電力のバラつき ΔP_{Unit} を生じさせる主な要因として考えられるのは、半導体損失 P_{SW} のバラつきと L_S のバラつきに起因する送電電力のバラつき P_{L_S} ある。DAB コンバータは、ZVS 動作とスナバキャパシタの効果によりスイッチング損失は小さくなることを考えると、 P_{SW} の主成分は導通損失となる。ここで、高圧 DC/DC 変換器の変換効率を $\eta\%$ とし、半導体損失のバラつきを $\pm a\%$ 、全損失に対する半導体損失の割合を $r_{sw}\%$ とすると P_{SW} は下記式で求めることができる。

$$P_{SW} = 2 \left[m \times P_{DAB} \times (100\% - \eta\%) \times r_{sw}\% \times a\% \right] \quad (3.2)$$

ここで、前述のように P_{SW} の主成分は導通損失となることから、 r_{sw} は全損失に対する導通損失の割合と考えられる。次に、 L_S のバラつきの影響を検討する。 L_S が他のセルに比べて大の場合、送電電力が低下するため各セルの HVDC 側の直流電圧が低下する。一方で、MVDC 側では、送電電力が低下したことで、MVDC 側の直流電圧 V_{Uin} が増加する。このとき、電圧バランス制御により HVDC 側の直流電圧を上昇させるために、該当するセルの位相差を増やし送電電力が増加する。さらに、送電電力が増加することで V_{Uin} が低下する。以上から、 L_S のバラつきによるユニット間の送電電力のバラつきは、電圧バランス制御により解消されるため、補助変換器は半導体損失に起因する電力のバラつきのみを負担すればよく $\Delta P_{Unit}=P_{SW}$ となる。

補助変換器の必要な容量を考えると、 ΔP_{Unit} がゼロになるように制御することから、(3.2)式で求められるユニット間の電力差 ΔP_{Unit} の半分を融通すれば良い。ここで、容量は異なるが、DAB コンバータの損失分析が詳細に実施されている文献(7)を参考に半導体損失の割合を求める。文献(7)は 10kW 定格の DAB コンバータについて記載されており、定格送電時の全損失は 335W、変換効率は $\eta=96.65\%$ である。全損失の内、導通損失が 189W であるから $r_{sw}=56.42\%$ となる。

図 3.6 に半導体損失のばらつき a を変数として、前述の変換効率 $\eta=96.65\%$ で全損失に対する導通損失の割合 $r_{sw}=56.42\%$ の場合に、必要となる補助変換器の変換器容量を算出した結果を示す。ただし、図 3.6 において算出した補助変換器の容量はユニットの変換器容量で規格化している。図 3.6 に示すように、補助変換器の容量は半導体損失のバラつき a に比例して増加し、 $a=\pm 30\%$ の時におよそ 0.0057p.u. になる。ここで、本章では補助変換器の変換器容量について、文献(7)に示されている損失分析の結果に基づき算出した。しかし、実用上は、使用する半導体素子により導通損失の割合も変化するため、文献(7)に示されたように詳細な損失分析を実施したのちに算出されるものである。また、図 3.3 の変換器は、文献(7)に示された変換器に比べて、大容量であり、高耐圧の半導体素子の適用が想定されるため、高効率であり、導通損失の割合も小さくなることが想定される。したがって、本章で算出した補助変換器の変換器容量は実際に必要となるものに比べて大きく見積もられていることになる。しかし、この場合でも、変換器容量はユニット定格の 0.0057p.u.であり非常

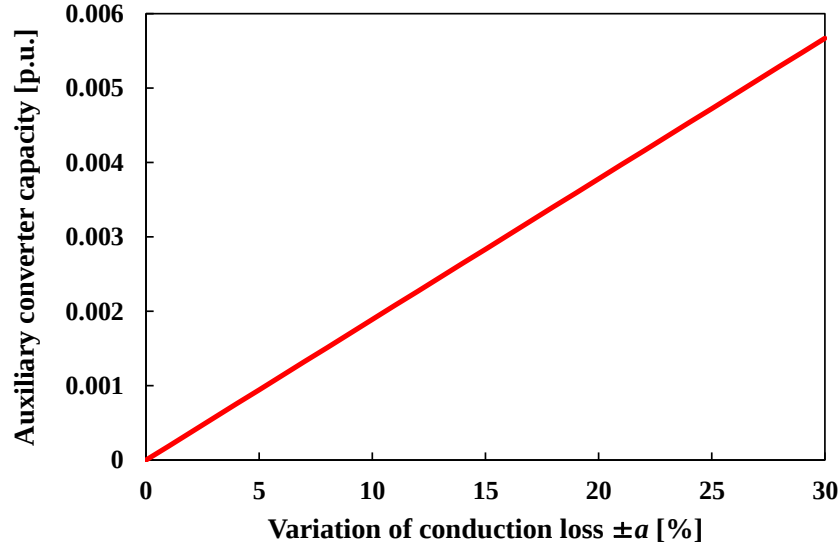


図 3.6 補助変換器の必要容量計算結果

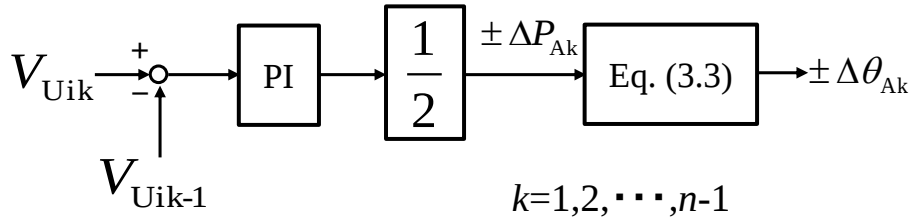


図 3.7 補助変換器の制御ブロック

に小さいものとなることから，する高圧 DC/DC 変換器において，補助変換器の変換器容量は非常に小さくなることが示されている。

次に，補助変換器の配置について考える。補助変換器は直列接続になるユニット同士の電力バラつきをゼロに制御するため，MVDC 側および HVDC 側のどちらに接続してもよい。しかしながら，補助変換器の対地絶縁を考慮した場合，ユニットの出力側は HVDC 端子であるため，補助変換器にも HVDC に対応した対地絶縁が必要になる。以上から，本章で提案する高圧 DC/DC 変換器では，補助変換器を MVDC 側に配置する。

3.2.3. 補助変換器の制御法

図 3.7 に補助変換器の電圧制御ブロックを示す。図 3.7 に示すように補助変換器によるユニットの入力側電圧のバランス制御は，補助変換器の入出力電圧である，ユニットの入力電圧それぞれを検出し，検出したユニットの入力電圧の差分を PI 制御器に入力することでバランスさせるための電力指令値を生成している。以上から，補助変換器では，ユニットの間の電力差を融通するだけであるため全体の電力制御には影響を与えない。なお，補助変換器の回路方式は，図 3.4 に示す DAB コンバータとしている。

3.2.4. 位相差の算出方法

DAB コンバータでは、電力を調整するために位相差 θ を制御しなければならない。ここで、実際の運転範囲を考慮して漏れインダクタンス L_s を設計した場合、位相差 θ の変化範囲は小さくなることを考慮すると、(3.1)式を変形することで簡単に位相差 $\Delta\theta$ を算出することができる。

$$\Delta\theta \cong \frac{\omega L_s}{V_{DC}^2} \Delta P_{DAB} \quad (3.3)$$

ただし、(3)式においてセルの入出力電圧が等しくかつ変圧器の巻数比が 1:1 であることから、 $V_{Uin}=V_{Cin}=V_{DC}$ としている。以上から、本章に示す電圧制御法では、電圧を制御するための電力 ΔP_{DAB} を送電するための位相差 $\Delta\theta$ を(3.3)式で求めることで実現している。

3.3. 回路定数設計

3.3.1. 変圧器漏れインダクタンスの設計

DAB コンバータでは、デッドタイム期間中にスナバキャパシタ C_s を L_s の磁気エネルギーにより充放電を行うことで ZVS 動作が達成でき、スイッチング損失の低減が期待できる。一方で、DAB コンバータでは入出力の直流電圧が一致しない場合、無効電流が増加し、半導体の電流最大値は大きくなる。高圧 DC/DC 変換器では、前述のように入出力電圧が等しい関係であるが、実運転時に発生する電圧変動によりこの入出力電圧が一致しない場合での動作が想定される⁽⁸⁾。これらのことを考慮して、本章では、 L_s を 25%としている。

3.3.2. スナバキャパシタの設計

ZVS 動作を達成するためには、デッドタイム期間中に L_s の磁気エネルギーによって充放電可能な C_s 容量とする必要がある。一般的に、次式で示す関係を満足することで、ZVS 動作が可能であることが知られている⁽⁴⁾。

$$I_{min} = \frac{2V_{DC}}{Z_0}, Z_0 = \sqrt{\frac{L_s}{C_s}} \quad (3.4)$$

ただし、 I_{min} は ZVS 動作可能領域における最少電流である。ここで、(3.4)式を下記式のように変形することで ZVS 可能な C_s の容量を得ることができる。

$$C_s \leq \frac{1}{4} \left(\frac{I_{min}}{V_{DC}} \right)^2 \times L_s \quad (3.5)$$

C_s 容量が大きくなるほど、半導体の両端電圧の dv/dt が緩やかになり、ターンオフ損失の低減につながるが、デッドタイム期間中に充放電動作が完了せず損失が増大する。ここで、セルの入出力電圧が等しいことを考慮すると L_s の電流 I_{Ls} は下記式で求めることができる。

$$I_{Ls} = \frac{1}{2} \cdot \frac{V_{Uin} + V_{Cnm}}{\omega L_s} \theta \quad (3.6)$$

先にも述べたが、洋上風力発電の設備利用率は30%程度である⁽³⁾ことを考慮すると、0.3p.u.送電まで ZVS 可能であれば最も合理的に送電システム全体の損失を低減することができる。したがって、(3.6)式において、0.3p.u.を送電する際の θ を代入して I_{min} を求め、これを(3.5)式に代入することで、 C_s の容量を設計している。

3.4. シミュレーション検証

3.4.1. セル動作のシミュレーション検証

前述したように、本章では C_s の容量は0.3p.u.送電時においても ZVS 動作が達成できるように設定する。そこで、図 3.4 に示す回路のシミュレーションを実施し、0.3p.u.送電時に ZVS 動作可能かの検証を行う。表 3.1 にシミュレーションを行うセルの回路定数を示す。シミュレーションでは、変圧器の巻線損失を模擬する抵抗 r を直列に接続し、1次側および2次側それぞれに等分に配置し、 C_s は(3.5)式および(3.6)式から $0.55\mu\text{F}$ に設定した。また、各セル入出力の直流キャパシタ C_{dc} は単位静電定数が20msとなるように決定した。なお、単位静電定数とは、直流キャパシタの蓄積エネルギーを定格容量で規格化したものである⁽⁶⁾。図 3.8 に $Q_{11} \sim Q_{14}$ および $Q_{21} \sim Q_{24}$ のゲート信号、 Q_{11} および Q_{12} の電圧 V_{Q11} , V_{Q12} , 電流 I_{Q11} , I_{Q12} と Q_{21} および Q_{22} の電圧 V_{Q21} , V_{Q22} , 電流 I_{Q21} , I_{Q22} のシミュレーション波形を示す。

図 3.8 に示すように、1次側および2次側でデッドタイム期間中に C_s の充放電動作が完了しており、ZVS 動作が達成できていることが確認できる。以上から、(3.5)式により C_s を決定することで、0.3p.u.送電時の ZVS が可能であり、合理的に送電システム全体の損失を低減することができる。

表 3.1 シミュレーションにおけるセルの回路定数

Item	Symbol	Value
Input voltage	V_{in}	3.125kV
Output voltage	V_{out}	3.125kV
Rated power	P_{cell}	3.0MW
Switching frequency	f_{sw}	500Hz
Snubber capacitor	C_s	$0.55\mu\text{F}$
Dead time	T_d	$15\mu\text{s}$
Transformer turn ratio		1:1
Transformer leakage inductance (on a single-phase 3.125kV, 3.0MW, 500Hz base)	L_s	25% ($260\mu\text{H}$)
Inner resistance of transformer	r	$5\text{m}\Omega$
DC capacitor	C_{dc}	10mF

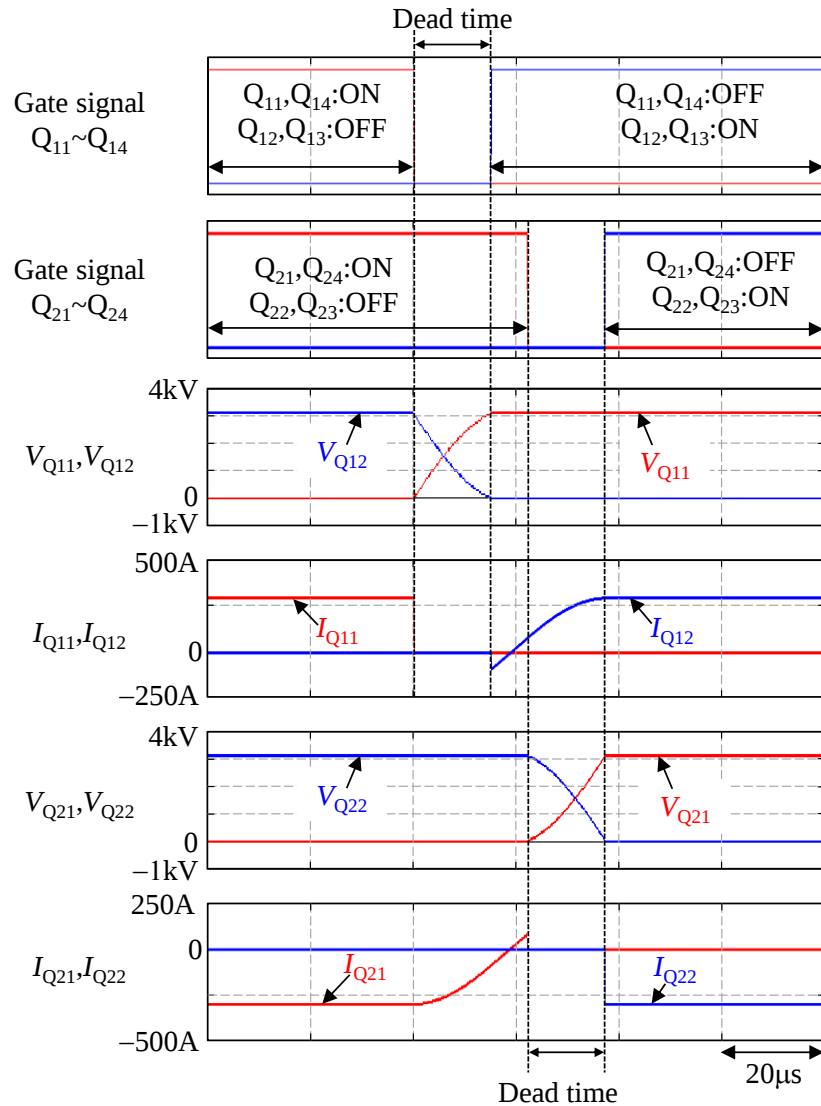


図 3.8 セルにおけるスイッチング動作に着目したシミュレーション波形

3.4.2. 電圧バランス制御のシミュレーション回路

図 3.9 にシミュレーション回路を示し、表 3.2 にシミュレーション回路定数を示す。本シミュレーションは、基本動作および電圧制御の検証を目的として行うものであるため、セルおよびユニットの数を 3 としている。また、ユニットの数が 3 であるため補助変換器の必要台数は 2 台となる。実際の運用ではより多くのセルおよびユニット数を想定しており、MVDC および HVDC の電圧値と容量によりユニット数 n とユニット内のセル数 m を決定する。なお、図 3.9 中の R_{un} は各ユニット間の損失バラつきを模擬した抵抗であり、(3.2)式に前述の変換効率 $\eta=96.65\%$ で全損失に対する導通損失の割合 $r_{sw}=56.42\%$ 、半導体損失のバラつき $a=\pm 30\%$ を代入して求めたユニット間の送電電力のバラつき $\Delta P_{Unit}=102.1\text{kW}$ が生じるように 95Ω に設定した。補助変換器は ΔP_{Unit} をゼロにするように機能するので、変換器容量

は ΔP_{Unit} の半分である 51.05kW となる。なお, HVDC 電圧は後段につながる陸上の DC/AC が制御していると仮定し, 直流電圧源で模擬している。また, 風車の発電電力は, 前段の集電用 DC/DC 変換器でそれぞれ制御されているため, シミュレーション回路では電流源で模擬している。

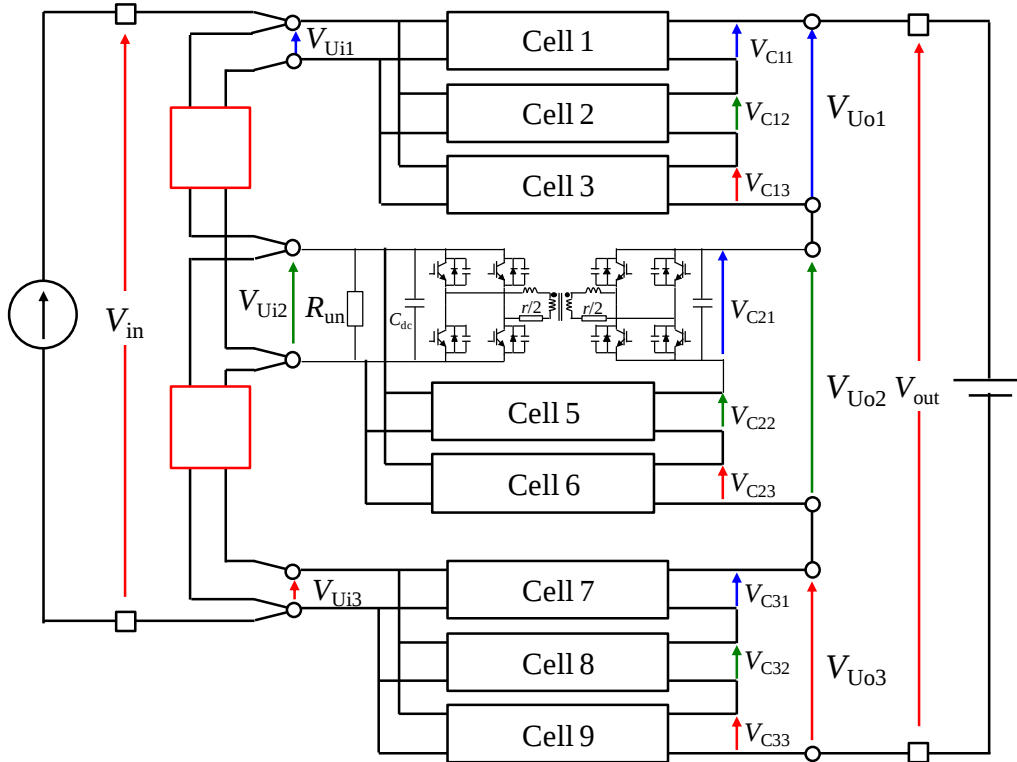


図 3.9 電圧バランス制御の検証におけるシミュレーション回路

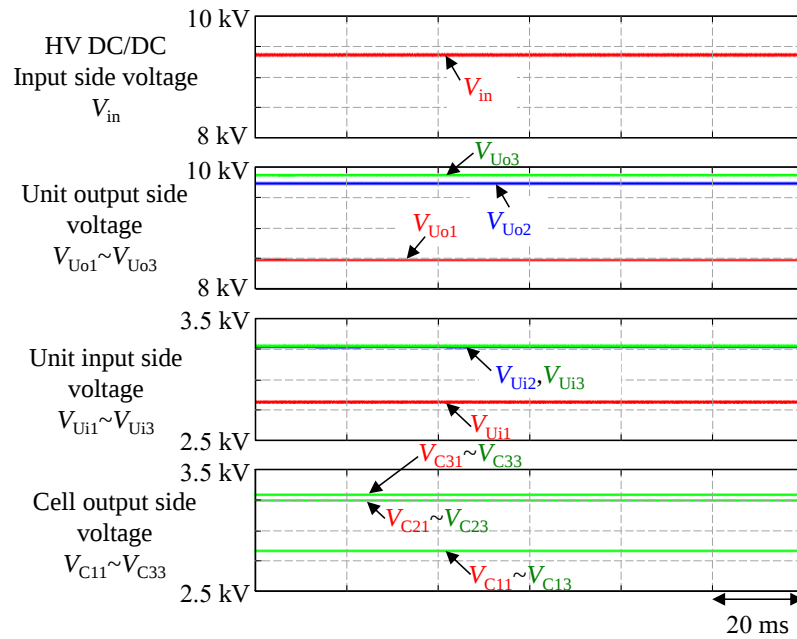
表 3.2. シミュレーション回路の回路定数

Conditions	Symbol	Value
Number of unit	n	3
Number of cell	m	3
Input voltage	V_{in}	9.375kV
Output voltage	V_{out}	28.125kV
Rated power	P	27MW
Unbalance resistor	R_{un}	95Ω

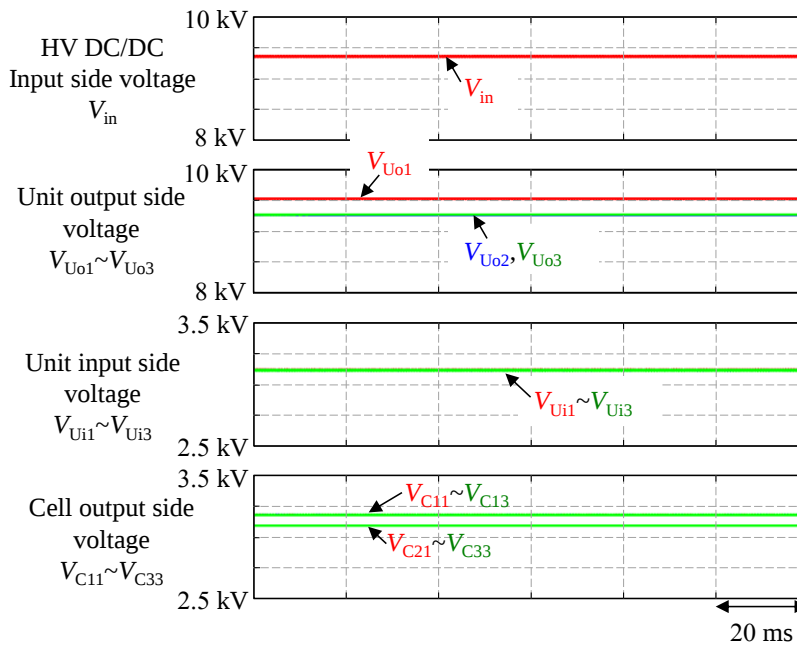
3.4.3. 電圧バランス制御のシミュレーション結果

本章で実施するシミュレーションでは、洋上の風車は定格電力を発電しており、洋上で発電された電力を陸上に送電している場合を想定している。このとき、ユニット 2 の入力に R_{um} を接続し、他のユニットに比べてユニット 2 の損失が大きくなると仮定してシミュレーションを実施した。また、6kV 油入り変圧器の規格(10)において、 L_S のバラつき範囲は $\pm 7.5\%$ と定められていることから、ユニット 2 およびユニット 3 の L_S が $+7.5\%$ 、ユニット 1 の L_S を -7.5% と設定してシミュレーションを実施した。

図 3.10 および表 3.3 にシミュレーション結果を示す。図 3.10 において、上から高圧 DC/DC 変換器の入力電圧 V_{in} 、各ユニットの出力電圧 $V_{U01} \sim V_{U03}$ 、各ユニットの入力電圧 $V_{U11} \sim V_{U13}$ 、各セルの出力電圧 $V_{C11} \sim V_{C33}$ である。また、図 3.10(a)に、バランス制御がなく V_{in} のみ一定に制御している場合を示し、図 3.10(b)に、バランス制御を付加した場合を示す。バランス制御がある場合、ない場合にかかわらず V_{in} は高圧 DC/DC 変換器により指令値 $V_{in}^* = 9.375\text{kV}$ 一定に制御されている。また、図 3.10 からユニット 2 に R_{um} が接続されおり、 L_S が $+7.5\%$ になっているため $V_{C21} \sim V_{C23}$ が最も小さくなっていることが確認できる。ここでバランス制御がある場合と無い場合の結果を比較する。表 3.3 に示すように、バランス制御がない場合、セル出力電圧の内、最大と最小の差は 461V であり、セル 1~3 の出力電圧の平均値に対するばらつきが最も大きく 9.34%である。同様に、ユニット入力側のバラつきは 9.73%である。一方で、バランス制御がある場合、最も大きいセル出力電圧の平均値に対するバラつきは 1.86%であり、ユニット入力電圧は完全にバランスしていることが確認できる。以上から、電圧バランス制御によりバラつきがわずかな範囲に抑制されている。以上から、本章で提案した電圧バランス制御を適用することで高圧 DC/DC 変換器が良好に動作すると結論付けられる。



(a) バランス制御がない場合のシミュレーション結果



(b) バランス制御がある場合のシミュレーション結果

図 3.10 電圧バランス制御のシミュレーション結果

表 3.3. シミュレーション結果

Conditions	Symbol	Fig. 3.10(a)	Fig. 3.10(b)
HV DC/DC input side voltage	V_{in}	9.375kV	9.375kV
Unit output side voltage	V_{Uo1}	8.498kV	9.549kV
	V_{Uo2}	9.744kV	9.286kV
	V_{Uo3}	9.882kV	9.288kV
Unit input side voltage	V_{Ui1}	2.821kV	3.125kV
	V_{Ui2}	3.273kV	3.125kV
	V_{Ui3}	3.280kV	3.125kV
Cell output side voltage	$V_{C11} \sim V_{C13}$	2.833kV	3.183kV
	$V_{C21} \sim V_{C23}$	3.248kV	3.096kV
	$V_{C31} \sim V_{C33}$	3.294kV	3.096kV

3.5. 実験結果

提案する電圧バランス制御について、検証を行うための3セル×3ユニット構成のミニモデルを構築した。表 3.4 にミニモデルの回路定数を示し図 3.11 にミニモデルの回路構成を示す。なお、ミニモデルにおける直流キャパシタ C_{dc} は時容量が実機等同等になるように決定しており、インダクタンス L_s は、実機と同等のパーセントインピーダンスが得られるように変圧器の漏れインダクタンスに加えて追加でインダクタンスを接続している。

表 3.4. ミニモデルの回路乗数

項目	記号	値
定格電力	P	562.5W
定格入力電圧	V_{in}	75V
定格出力電圧	V_{out}	225V
ユニット数	n	3
セル数	m	3
セル定格電力	P_{cell}	62.5W
定格セル入力電圧	$V_{Ui1} \sim V_{Ui3}$	25V
定格セル出力電圧	$V_{C11} \sim V_{C33}$	25V
スイッチング周波数	f_{sw}	500Hz
直流キャパシタ	C_{dc}	4.4mF
インダクタンス	L_s	25% (796μH)

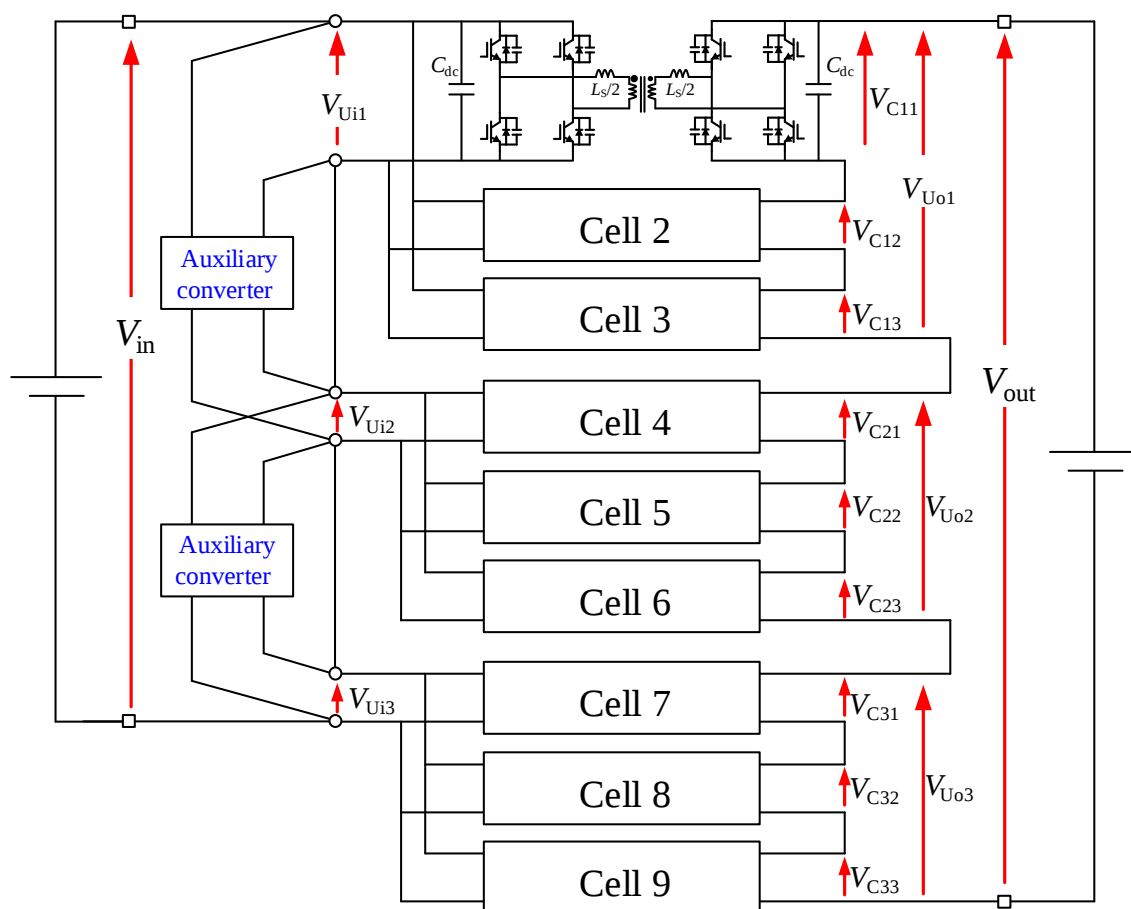


図 3.11 ミニモデルの回路構成

3.5.1. ユニット出力電圧バランス制御の確認

ユニット出力電圧バランス制御を確認する実験では、定常時の電圧バランスの確認に加えて、ユニット電圧バランス制御の制御指令値に外乱ステップを入力し、制御応答の確認も行った。なお、外乱ステップにより出力電圧 V_{out} に影響を及ぼさないようにユニット 1 には +2% の外乱ステップを与え、ユニット 2 には -2% の外乱ステップを与えた。

実験結果を図 3.12 に実験結果を示す。ここで、図 3.12 では各ユニット電圧として、各セル電圧の合計値をセル数 3 で除算したユニットごとにセル電圧平均値として表示している。実験波形より外乱ステップを入力する 0.2s 以前では $V_{U01} \sim V_{U03}$ はバランスしておりほぼ一致していることが確認できる。さらに 0.2s 以降は、指令値に追従し $V_{U01} \sim V_{U03}$ が変化していることが確認できる。

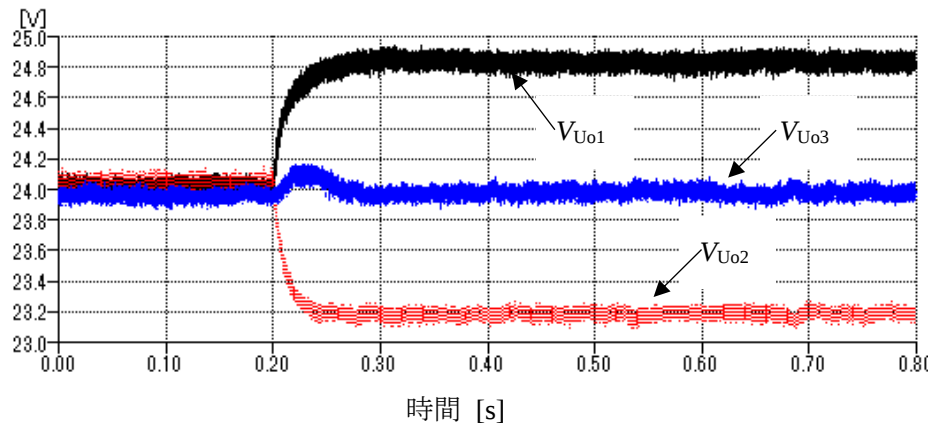


図 3.12 ユニット出力電圧バランス制御の実験結果

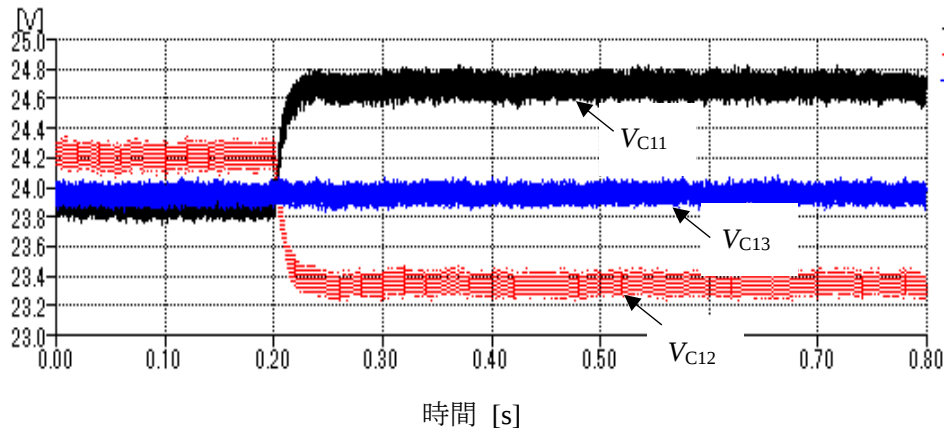


図 3.13 セル電圧バランス制御の実験結果

3.5.2. セル電圧バランス制御の確認

セル電圧バランス制御を確認する実験では、ユニット出力電圧バランス制御の実験と同様に定常時の電圧バランスの確認に加えて、セル電圧バランス制御の制御指令値に外乱ステップを入力し、制御応答の確認も行った。なお、外乱ステップにより出力電圧 V_{out} に影響を及ぼさないように、ユニット 1 におけるセル 1 の電圧バランス制御指令値には+2%の外乱ステップを与え、セル 2 の電圧バランス制御指令値には-2%の外乱ステップを与えた。

実験結果を図 3.13 に実験結果を示す。図 3.13 にはセル 1～9 の内、最も電圧のばらつきが大きくなっていたユニット 1 におけるセル 1～3 の電圧 $V_{C11} \sim V_{C13}$ を示している。実験波形より外乱ステップを入力した 0.2s 以前では、 V_{C12} が V_{C11} や V_{C13} に比べて 0.2～0.3V 高い状態でセル電圧が各々バランスしていることが確認できる。 $V_{C11} \sim V_{C13}$ が完全に一致しない理由については、図 3.5 に示したようにセル電圧のバラン制御は P 制御のみで実施しており、そのため定常偏差が残ることが原因である。さらに 0.2s 以降は、指令値に追従し $V_{C11} \sim V_{C13}$ が変化していることが確認できる。

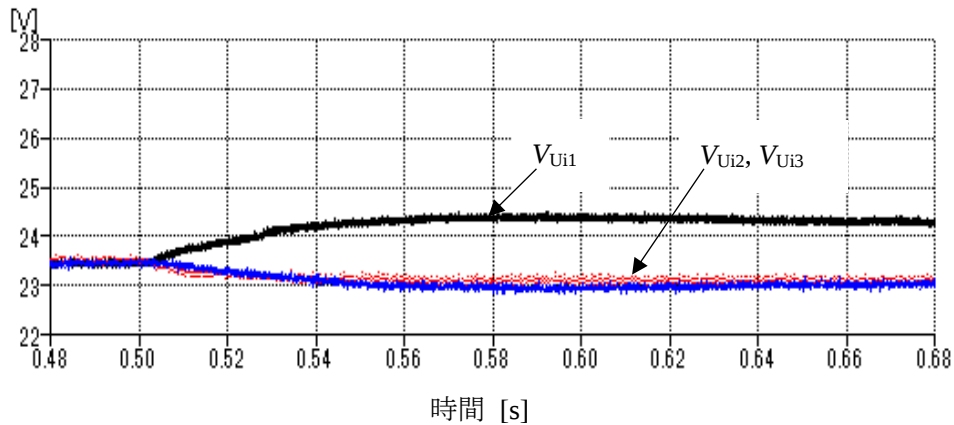


図 3.14 ユニット入力電圧バランス制御の実験結果

3.5.3. ユニット入力電圧バランス制御の確認

ユニット入力電圧バランス制御を確認する実験では、ユニット出力電圧バランス制御やセル電圧バランス制御と同様に定常時の電圧バランスの確認に加えて、セル電圧バランス制御の制御指令値に外乱ステップを入力し、制御応答の確認も行った。なお、外乱ステップにより入力電圧 V_{in} に影響を及ぼさないように、ユニット 1 の制御指令値には+5%の乱ステップを与え、ユニット 2 およびユニット 3 の制御指令値には-2.5%の外乱ステップを与えた。

実験結果を図 3.14 に実験結果を示す。実験波形から、外乱ステップを入力した 0.5s 以前では、 $V_{Ui1} \sim V_{Ui3}$ は本論文で提案したバランス制御によりバランスしておりほぼ一致していることが確認できる。さらに 0.5s 以降は、指令値に追従し $V_{Ui1} \sim V_{Ui3}$ が変化していることが確認できる。以上から、本論文で提案する電圧バランス制御の有効性が確認された。

3.6. まとめ

本章では、高圧 DC/DC 変換器の回路構成として、DAB コンバータを多数直並列に接続した回路方式を提案し、各セル間の電圧バラつきを抑制する制御方式についての検討を行った。さらに、洋上風力発電の設備利用率は 30%程度であることを考慮し、送電システム全体の損失を合理的に低減できるように、0.3p.u.送電時に ZVS 動作可能なスナバキャパシタ容量に設計した。また、シミュレーション検証を実施し、設計したスナバキャパシタの有効性を確認するとともに、提案する制御方式のシミュレーション検証およびミニモデルでの実験結果により有効性を確認した。以上により、高圧 DC/DC 変換器の実現可能性を示した。

参考文献

- (1) 小熊功太・フィルマン・サソソコ・萩原誠・赤木泰文：「モジュラー・マルチレベル・カスケード変換器を用いた FTF(Front-to-Front)システムの実験検証」, 電学論 D, Vol.135, No.7, pp.794-801 (2015)
- (2) 長谷川泰三・別井孝司・大西修一・竹田正俊・瀬戸誠・村上昇太郎・光庵豊一：「系統安定化用大容量自励式無効電力補償装置の開発」, 電学論 D, Vol.111, No.10, pp.845-854 (1991)
- (3) R.W. De Doncker, M. Divan, and M.H. Kheraluwala: “A Three-Phase Soft-Switching High-Power-Density dc/dc Converter for High-Power Applications”, IEEE Trans. on IA, Vol.27, No.1, pp.63-73 (1991)
- (4) M. H. Kheraluwala, R. W. Gascoigne, D. M. Divan, and E. D. Baumann: “Performance Characterization of a High-Power Dual Active Bridge DC-to-DC Converter”, IEEE Trans. on IA, Vol. 28, No. 6, pp.1294-1301 (1992)
- (5) F. Sasongko, M. Hagiwara, H. Akagi: “A Front-to-Front (FTF) System Consisting of Multiple Modular Multilevel Cascade Converters for Offshore Wind Farms” , Proc. of 2014 International Power Electronics Conference (IPEC-Hiroshima 2014-ECCE ASIA), pp.1761-1768 (2014)
- (6) 林祐輔・三野正人：「380V 直流給電システムにおける電源高出力密度化の一手法」, 電学論 D, Vol.132, No.8, pp.817-825 (2012)
- (7) 井上重徳・赤木泰文：「次世代 3.3kV/6.6kV 電力変換システムのコア回路としての双方向絶縁形 DC/DC コンバータ」, 電学論 D, Vol.126, No.3, pp.211-217 (2006)
- (8) 井上重徳・赤木泰文：「双方向絶縁形 DC/DC コンバータの動作電圧と損失解析」, 電学論 D, Vol.127, No.2, pp.189-197 (2007)
- (9) 北田亮平・赤木泰文：「複数台の双方向絶縁形 DC/DC コンバータを用いたマルチレベル・カスケード BTB システムの制御法」, 電学論 D, Vol.130, No.12, pp.1307-1314 (2010)
- (10) 日本工業標準調査会：「JIS C 4304:2013 配電用 6kV 油入変圧器」, (2013)

第4章

高圧 DC/DC 変換器用変圧器の小型高効率化に向けた検討

高圧 DC/DC 変換器には、HVDCMVDC 間における電氣的絶縁と高効率な電力変換が要求される。これを実現する方式として、DAB コンバータをセルとして多数直並列接続する DAB 方式を前章では検討した。しかし、DAB 方式は、多数の DAB コンバータにより構成されるという特徴から DAB コンバータと同数の変圧器が必要となり、システムの大型化が懸念される。本章では、高圧 DC/DC 変換器に小型高効率化を実現するために、変圧器の小型高効率化と半導体導通損の削減を目的に、2 直列 3 並列接続した半導体素子を適用し、変圧器数と、半導体素子導通損失の削減を検討する。また、第 3 章で言及した多重変圧器構造を採用し、変圧器鉄心の小型化を検討する。

4.1. 2 直列 3 並列接続した半導体素子の適用

多数の DAB コンバータから構成される高圧 DC/DC 変換器では、DAB コンバータにおける半導体素子の耐圧から 1 セルあたりで出力可能な直流電圧が制約を受け、必要なセル数が決定する。したがって、2 直列接続した半導体素子を適用することで、1 セルあたりが出力する電圧を 2 倍に増加させることができ、必要なセル数を半減させることが可能になるため、変圧器数も半減しシステムの小型化が期待できる。しかし、直列に接続された半導体素子において、ゲート信号のバラツキや素子特性のバラツキなどに起因して発生する直列素子間の電圧のアンバランスが課題となる^{(1)~(5)}。

一方で、半導体素子の導通損失低減には、並列接続によって、1 素子当たりの電流を低減することが有効である。しかし、半導体素子の並列接続についても電流経路のインピーダンスのばらつきや素子特性のばらつきに起因する電流アンバランスによって損失集中が課題となる^{(6)~(8)}。以下では、半導体素子の直列接続および並列接続に関する先行研究を紹介しつつその課題について整理する。

4.1.1. 半導体素子の直列接続に関する先行研究と課題

これまでに、半導体素子の直列接続を実現する方式として、いくつかの方式が検討されている^{(1)~(5)}。文献(1)では、図 4.1 に示すように、各 IGBT のゲート駆動回路のゲートリード線部分に共通のコアを挿入することで、各 IGBT の入力容量を充放電するゲート電流の経路を磁氣的に結合するため、各ゲート電流が一致し、電圧アンバランスが抑制できるという方式が提案されている。

文献(2)では、図 4.2 に示すように、各 IGBT のコレクタ電圧を検出し、コレクタ電圧が高くなるほど該当する IGBT のゲート電圧が高くなるように制御するアクティブゲート制御

方式が提案されている。さらに、文献(3)では、各 IGBT に並列接続する RCD スナバ回路により電圧アンバランスの抑制を行いつつ、RCD スナバ回路での損失を抑制するために、直列接続した複数の TVS(Transient Voltage Suppressors)とダイオードおよび抵抗からなるクランプ回路をゲート・コレクタ間に追加するハイブリッド方式が議論されている。この方式では、RCD スナバ回路のスナバキャパシタを損失が最小化するように設定することで、損失の増加を抑制している。

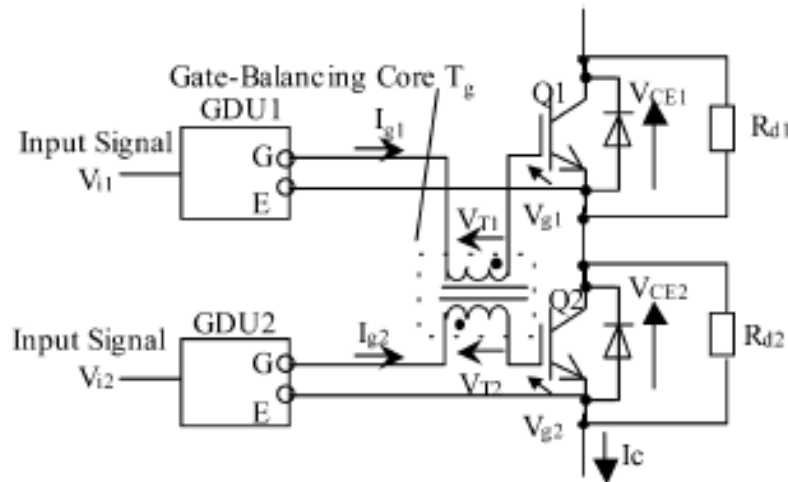


図 4.1 ゲート駆動回路のゲートリード線部分に共通のコアを挿入する方式の構成例⁽¹⁾
(出典：K. Sasagawa, Y. Abe, and K. Matsuse: “Voltage-Balancing Method for IGBTs Connected in Series”, *IEEE Trans. on Industry Applications*, Vol.40, No.4 pp. 1025-1030 (2004))

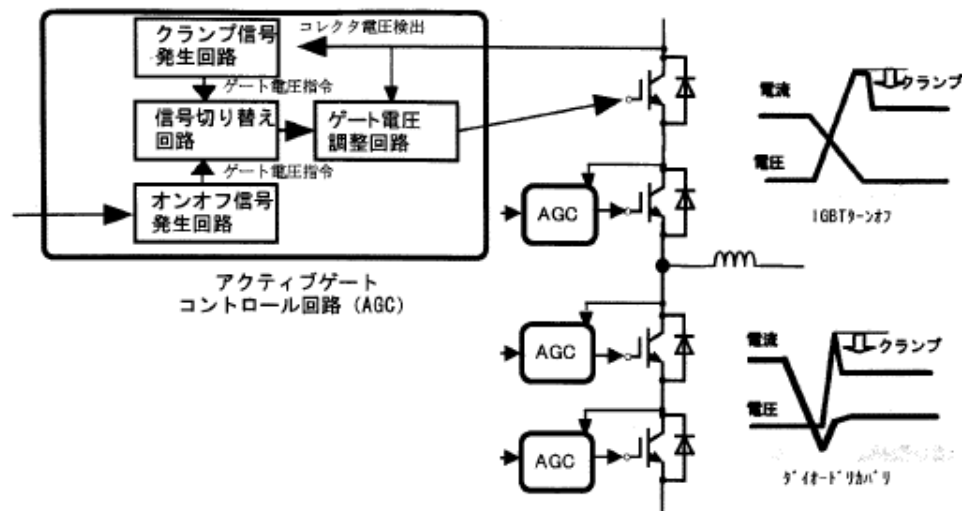


図 4.2 アクティブゲート制御方式の構成例⁽²⁾
(出典：加藤修治・上田茂太・酒井洋満・相澤英俊：「スナバレス IGBT 直列接続に適したアクティブゲートコントロール」, *電学論 D*, Vol. 122, No.8, pp.816-822 (2002))

文献(4)では、電圧アンバランスと素子の寄生パラメータの関係に着目し、DSP(Digital Single Processor)や FPGA(Field Programmable Gate Array)などの制御 IC を使用して、ゲート電圧にナノ秒オーダーの遅延を与えることで電圧アンバランスを抑制するデジタル回路を適用した方式が提案されている。文献(5)では、多数直列接続になった IGBT のうち最下段と第2直列段両者の導通による変位電流で全素子を導通させる「2 段従属方式」が提案されている。しかし、この方式では、変位電流を各段に導くための回路が必要となることや、低電圧スイッチング時における、従属段の過電圧に課題があり、過電圧を防止するアクティブクランプ回路が別途必要になる。

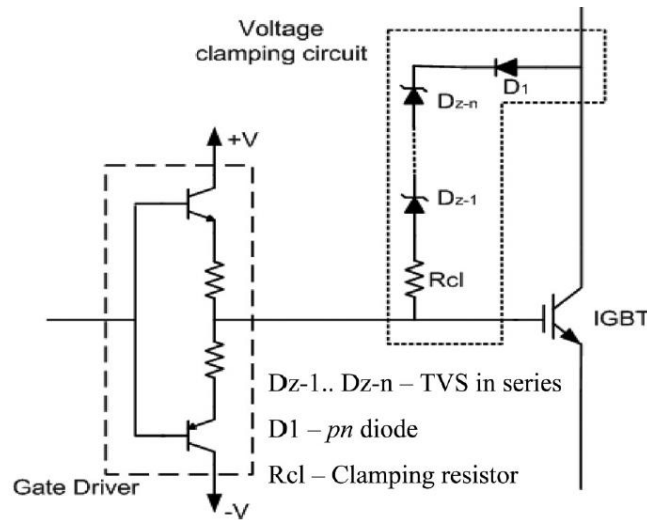


図 4.3 ハイブリッド方式の構成例⁽³⁾

(出典：R. Withanage, and N. Shammas: “Series Connection of Insulated Gate Bipolar Transistors (IGBTs)”, *IEEE Trans. on Power Electronics*, Vo.27, No.4, pp.2204-2212 (2012))

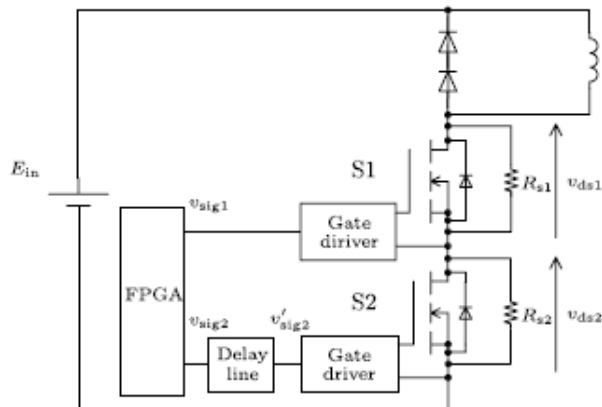


図 4.4 デジタル回路を適用した方式の構成例⁽⁴⁾

(出典：神宮克哉・和田圭二：「デジタル回路を適用した SiC-MOSFET 直列接続における電圧不平衡の改善法」, *電学論 D*, Vol.138, No.5, pp.417-427 (2018))

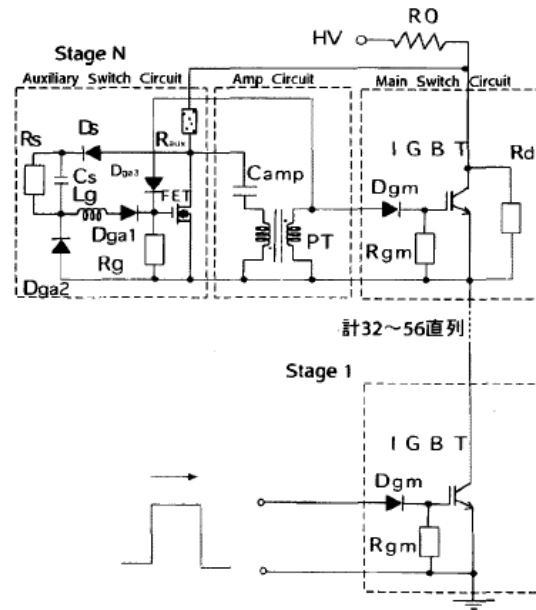


図 4.5 2 段従属方式の構成例⁽⁵⁾

(出典：鈴木昭弘・岩田明彦・寺本昭好・小関忠・中村典雄・神谷幸秀：「50kV 2kA 従属駆動 IGBT スイッチング」，電学論 D，Vol.121，No.3，pp.308-315 (2001))

このように、文献(1)～(5)で提案されている方式では、いずれの方式も、電圧センサやダイオードなどの追加の部品が必要となる。本学位論文で提案している高圧 DC/DC 変換器では、前述の通り、多数の DAB コンバータから構成しており、上記までの方式を適用した場合、膨大な数の追加部品が必要となり、コスト面および信頼性の観点から課題があるため、不向きである。

4.1.2. 半導体素子の並列接続に関する先行研究と課題

これまでに、半導体素子の並列接続を実現する方式についても、いくつかの方式が検討されている^{(7),(8)}。文献(7)では、図 4.6 に示すように、電流経路におけるインダクタンスを均等化することで、各半導体素子の電流を均一にしている。この方式では、電流センサなどの追加部品は必要ないため、コスト面などの課題はないが、半導体素子の特性バラつきについては考慮されていないため、これらが課題となり得る。文献(8)では、図 4.8 に示すように各半導体素子に流れる電流をゲート電圧によって制御するアクティブゲート制御が検討されている。この方式では、各 IGBT に流れる電流をセンシングし、電流の立上りまたは立下りエッジを一致させるようにタイムシフトしたゲート電圧を各半導体素子に入力する。さらに、個別にゲート電圧の大きさを制御することで、各半導体素子の電流バランスを達成することができる。しかし、本学位論文で提案する高圧 DC/DC 変換器にした場合、素子の直列接続と同様に、膨大な数の電流センサが必要となるためコスト面でも課題がある。

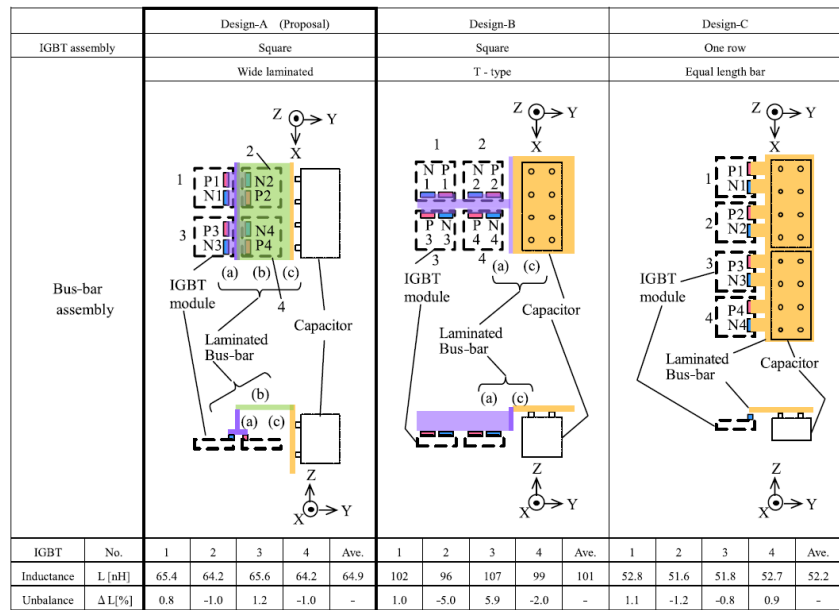


図 4.6 電流経路におけるインダクタンスを均等化する方式の構成例⁽⁷⁾

(出典：森和久・大沼直人・迫田友治・松本洋平・蕨内達志：「超高速エレベータ用 IGBT 並列電力変換器」, 電学論 D, Vol.137, No.1, pp.1-9 (2017))

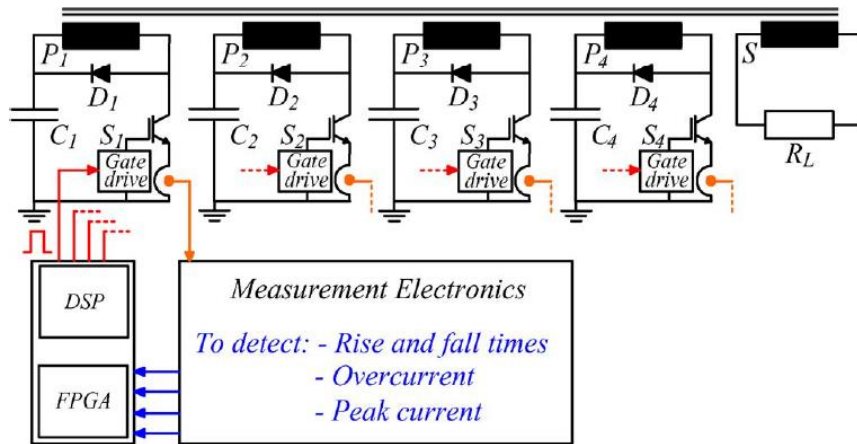


図 4.6 アクティブゲート制御方式

(出典：D. Bortis, J. Biela, and J.W. Kolar: “Active Gate Control for Current Balancing of Parallel-Connected IGBT Modules in Solid-State Modulators,” IEEE Trans. on Plasma Science, Vol.36, No.5, pp.2632-2637 (2008))

4.1.3. 本学位論文で提案する2直列3並列接続半導体素子の実現方法

前述の通り、従来方式により半導体素子の2直列接続を実現するには、多数の追加の部品が必要となるため、コストの観点から実用的でない。そこで、本章では、DAB コンバータにおける各半導体素子に並列に接続されるスナバキャパシタを活用する方式を提案する。具体的には後述するが、スナバキャパシタの働きにより、半導体素子のターンオフ時における dv/dt を緩やかにすることで、電圧アンバランスを抑制する。さらにターンオン時には DAB コンバータ特有の ZVS 動作を達成することでターンオン時の電圧はゼロとなるため、電圧アンバランスは発生しない。3 並列接続についても、同様に、追加の部品を必要とするアクティブゲート制御方式ではなく、図 4.6 に示すような受動的な方式によって実現することを検討する。しかし、図 4.6 に示す方式では、半導体素子の特性バラつきについては考慮されていないため、これらのバラツキの影響についてもスイッチング試験を行うことで検証する。

4.2. ZVS 動作を利用した半導体素子の直列接続

図 4.7 に 2 直列接続した半導体素子を適用した場合におけるセルの回路構成を示す。ZVS 動作が達成されない場合、各素子に接続されるスナバキャパシタは素子がターンオンすると短絡されるため(スナバ短絡)、蓄えられた静電エネルギーがすべて素子で損失されてしまう。したがって、本学位論文で提案する方式では、スナバキャパシタは、ターンオフ時の電圧アンバランス抑制と ZVS 動作を両立する値に設計する必要がある。

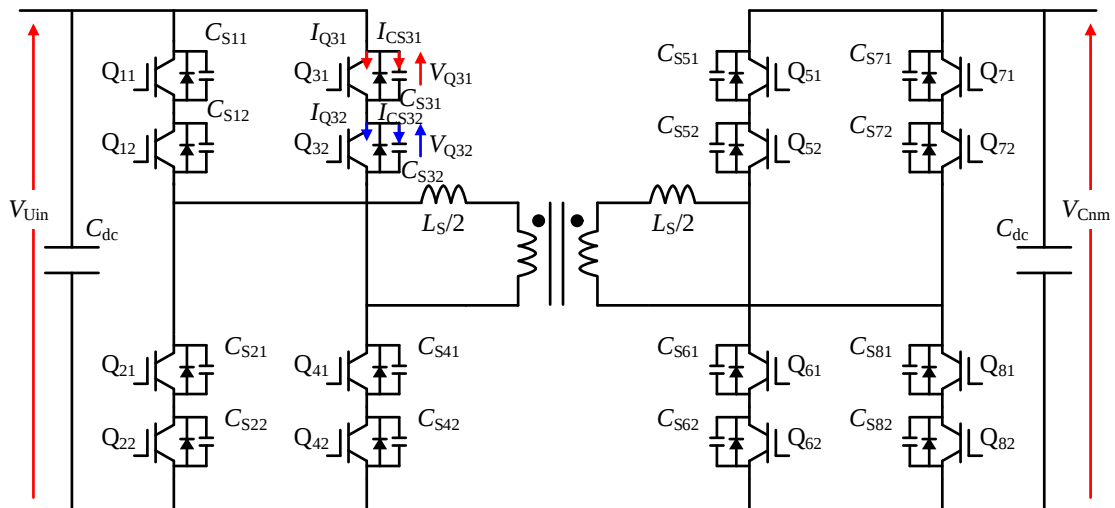


図 4.7 2 直列接続した半導体素子を適用した場合におけるセルの回路構成

4.3. スナバキャパシタ容量の設計

4.3.1. ZVS 動作による容量の制限

ZVS 動作の実現には、デッドタイム期間中にスナバキャパシタの充放電動作を完了しなければならないが、送電電力が小さくなるほど充放電動作には時間を要する。ここで、スナバキャパシタの容量と ZVS 動作について考える。 $V_{Uin}=V_{Cnm}$ であるため各 IGBT がターンオフする瞬間の電流 I_{off} は下記式で求められる。

$$I_{off} = \frac{V_{Uin} + V_{Cnm}}{2\omega L_s} \theta \quad (4.1)$$

ただし、(4.1)式において、 $\omega=2\pi f_{sw}$ で、 f_{sw} はスイッチング周波数であり、IGBT や接続導体、変圧器で発生する損失は考慮していない。また、 θ は変圧器に印加される 1 次側および 2 次側の矩形波電圧の位相差であり、下記の式で求めることができる。

$$\theta = \frac{\pi}{2} - \sqrt{\left(\frac{\pi}{2}\right)^2 - \frac{\pi \omega L_s P}{V_{Uin} V_{Cnm}}} \quad (4.2)$$

ただし、(4.2)式において P はセルの送電電力である。図 4.8 に 1 次側におけるデッドタイム期間中の回路動作を示す。ただし、図 4.8 において、2 次側は、直流電源 V_{Cnm} で等価的に示している。デッドタイム期間中は、(4.1)式および(4.2)式で求められる電流 I_{off} が各 IGBT に接続されるスナバキャパシタを充放電することで ZVS 動作を行う。また、図 4.8 に示すように、デッドタイム期間中には上アームと下アームにそれぞれ等しく分流するため、ZVS 動作が実現できなかった場合にスナバキャパシタに残留する電圧 V_C は下記式で求めることが知られている⁽⁹⁾。

$$V_C = V_{Uin} - \frac{I_{off}}{2} \sqrt{\frac{L_s}{C_s}} \sin\left(\sqrt{\frac{1}{L_s C_s}}\right) T_d \quad (4.3)$$

ただし、(4.3)式において T_d はデッドタイムであり、 C_s は 2 直列時の合成容量である。スナバキャパシタに電圧が残留している状態で IGBT がターンオンすると、スナバ短絡が発生し損失となる。このとき、スナバキャパシタに蓄えられているすべての静電エネルギーが IGBT で消費されることに加えて、対向アームのスナバキャパシタがターンオンした IGBT を介して充電されることで損失が発生することから、スナバ短絡による損失 E_{on} (ターンオン損失) は下記式のようなになる。

$$E_{on} = \frac{1}{2} C_s V_C^2 \times 2 = C_s V_C^2 \quad (4.4)$$

ZVS 動作の実現のためには、(4.4)式で求められる損失がゼロとなるような容量に設計する必要がある。

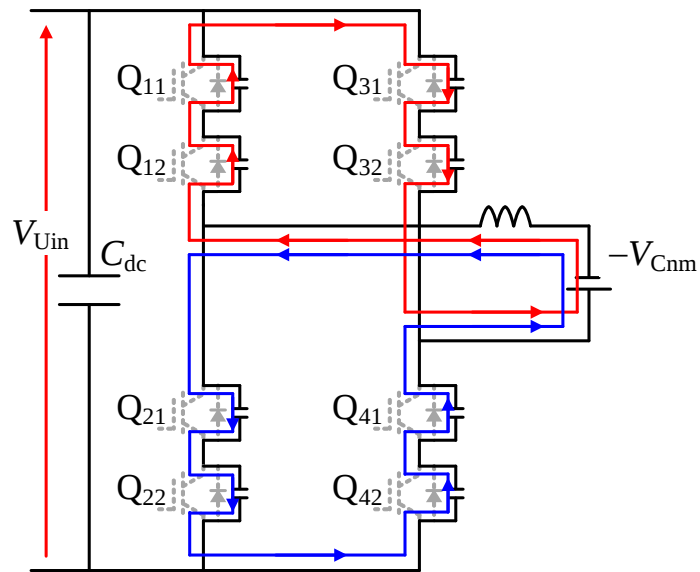


図 4.8 1 次側におけるデッドタイム期間中の回路動作

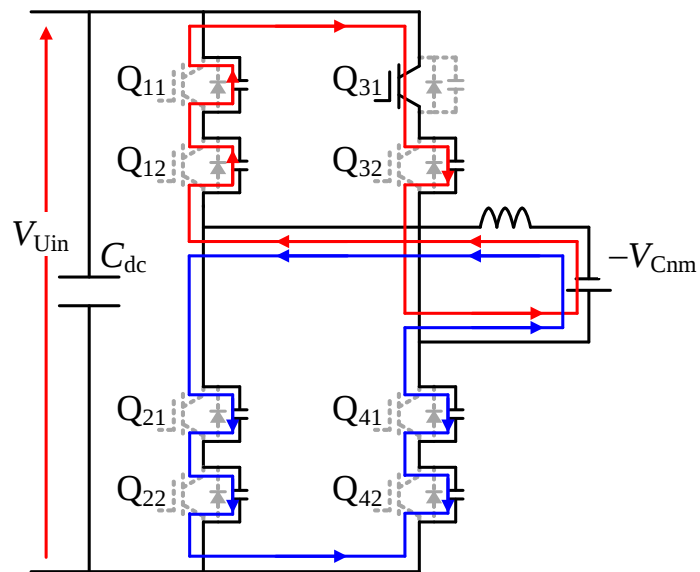


図 4.9 ゲート電圧のバラツキにより Q_{31} のターンオフが遅延した場合におけるデッドタイム期間中の回路動作

4.3.2. 電圧アンバランスによる容量の制限

前述のように、2S3P-IGBT の適用のためには、ゲート電圧のバラつきに起因する電圧アンバランスをスナバキャパシタの設計により抑制する必要がある。図 4.9 にゲート電圧のバラつきにより Q_{31} のターンオフが遅延した場合におけるデッドタイム期間中の回路動作を示す。図 4.8 では、すべての IGBT のスイッチング動作にバラつきがないため、上アームと下アームに分かれた電流経路のインピーダンス(スナバキャパシタの合成容量)は等しく、電流は均等に分流しているが、図 4.9 に示すように 1 つの IGBT のターンオフが遅延した場合、電

流経路のインピーダンスは等しくならないため、均等に分流しない。上アームと下アームの電流は、それぞれの経路のインピーダンスの比で求めることができるため、上アームの電流 I_p は以下の式で求められる。

$$I_p = \frac{2}{3} I_{\text{off}} \quad (4.5)$$

先にターンオフした IGBT に並列に接続されているスナバキャパシタは、(4.5)式で求められる電流で充電され、電圧アンバランス ΔV が発生する。したがって、(4.5)式から電圧アンバランス ΔV は下記式で求めることができる。

$$\Delta V = \frac{1}{2C_s} \int_0^{\Delta T} I_p dt = \frac{I_{\text{off}}}{3C_s} \Delta T \quad (4.6)$$

ただし、(4.6)式において ΔT はゲート電圧が下降開始するタイミングの不一致に伴うバラツキ時間である。このバラツキ時間は、ゲート駆動回路のフォトカプラ等で発生する伝達遅延時間のバラツキであり、本章では、500ns と仮定している。また、最終的には素子のディレーティングやシステム全体の仕様等により ΔV の許容値が決定するが、本論文では電圧アンバランスの範囲を $\pm 10\%$ として検討を行う。(4.6)式から確認できるように、電圧アンバランスはターンオフ時の電流に比例して増加することから、定格動作時が最も厳しい条件となる。このため、定格出力時に電圧アンバランスが $\pm 10\%$ 以下となるようにスナバキャパシタの設計を行う必要がある。

4.3.3. スナバキャパシタの容量設計

表 4.1 にセルの回路定数を示す。現行の IGBT の定格電圧は 6.5kV であり、直流電圧 6.25kV に対して耐圧の余裕がないが、2 直列接続することで直流電圧が耐圧の半分程度となり、耐圧に対して十分な余裕を確保できる。また、 L_s については、第 3 章でも説明したように DAB コンバータが入出力の直流電圧が一致しない場合無効電流が増加し電流最大値が大きくなることを考慮して、25%としている。

図 4.10 に表 4.1 の回路定数から算出した定格送電時における電圧アンバランス ΔV とスナバキャパシタ C_s の関係を示す。なお、図 4.10 中の C_s は 2 直列接続時の合成容量を示している。図 4.10 に示すように、 C_s の容量に反比例して ΔV が減少しており、 $C_s = 0.5\mu\text{F}$ 以上で ΔV が目標値である $\pm 10\%$ 以下となっていることが確認できる。一方で、 C_s の容量が大きいくほど ZVS 動作の達成は難しくなり、スナバ短絡による損失が増加してしまう。そこで、本論文では目標値 $\pm 10\%$ に対して余裕をもたせ、幅広い動作領域で ZVS 動作を達成するために $C_s = 0.5\mu\text{F}$ とした。

図 4.11 に(4.1)~(4.3)式により求めた各送電電力のスナバキャパシタの残留電圧 V_c を示す。図 4.11 に示すように $C_s = 0.5\mu\text{F}$ に設定した場合 0.3pu 以降の動作領域で ZVS 動作が達成できることが確認できる。

表 4.1. セルの回路定数

Item	Symbol	Value
Input voltage	V_{Uin}	6.25kV
Output voltage	V_{Cnm}	6.25kV
Rated power	P_{cell}	8.93MW
Switching frequency	f_{sw}	500Hz
Snubber capacitor	C_S	0.5 μ F
Dead time	T_d	15 μ s
Transformer turn ratio		1:1
Transformer leakage inductance (on a single-phase 6.25kV, 8.93MW, 500Hz base)	L_S	25% (423.5 μ H)
DC capacitor	C_{dc}	10mF

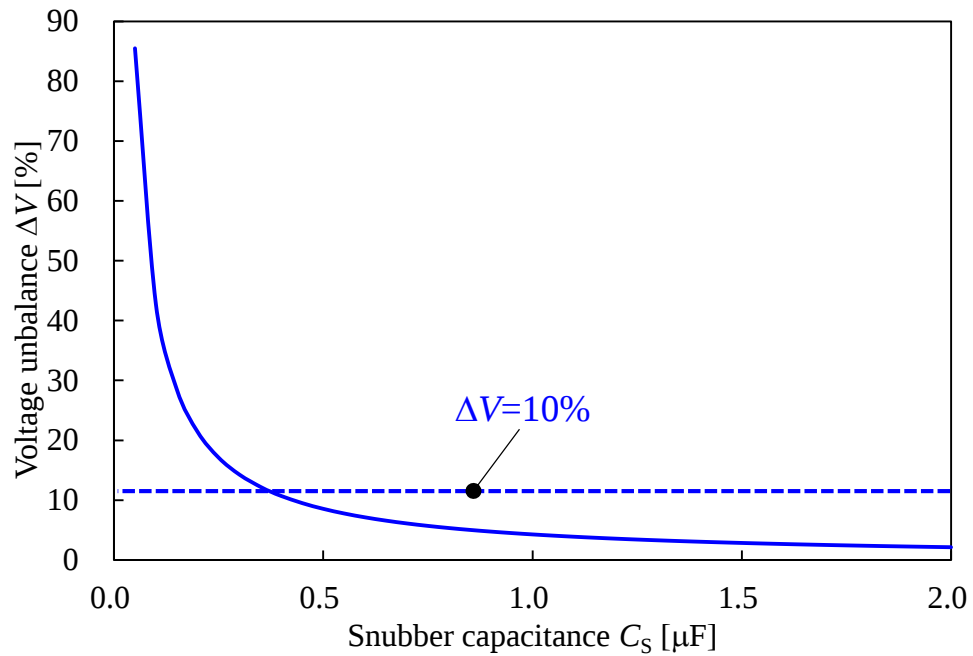
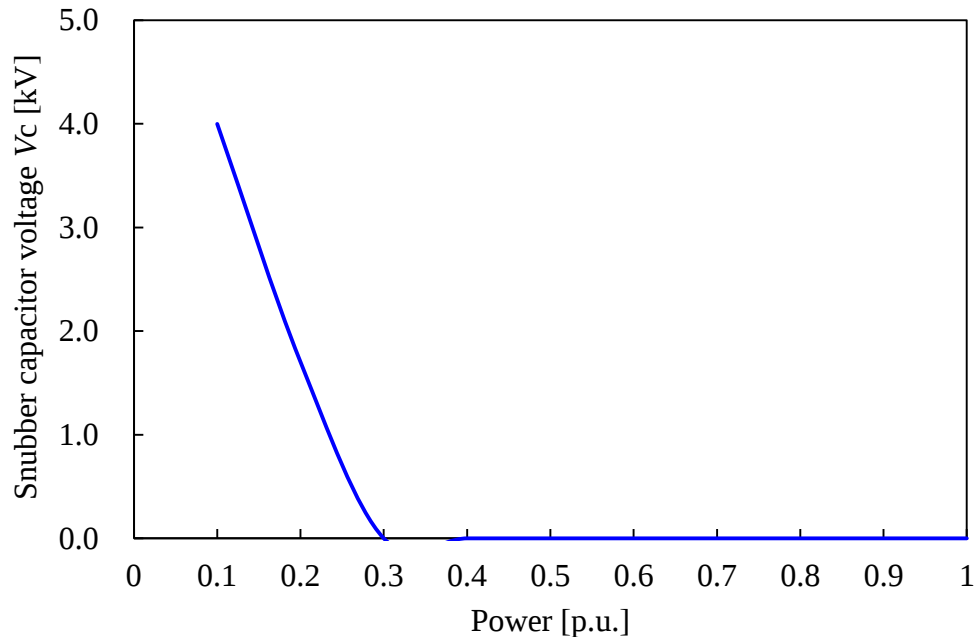


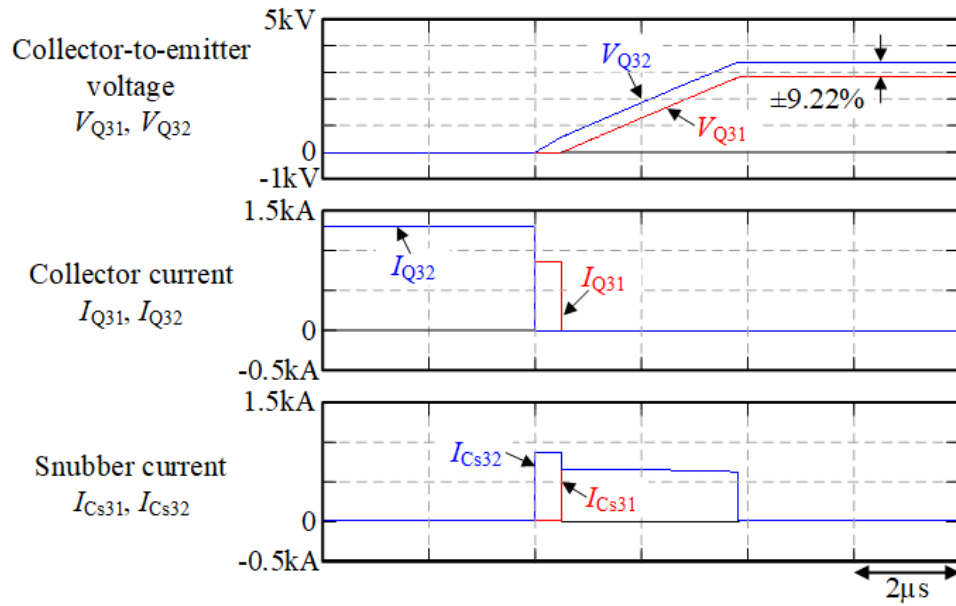
図 4.10 スナバキャパシタ容量と電圧アンバランス ΔV の関係

図 4.11 スナバキャパシタ容量と残留電圧 V_c の関係

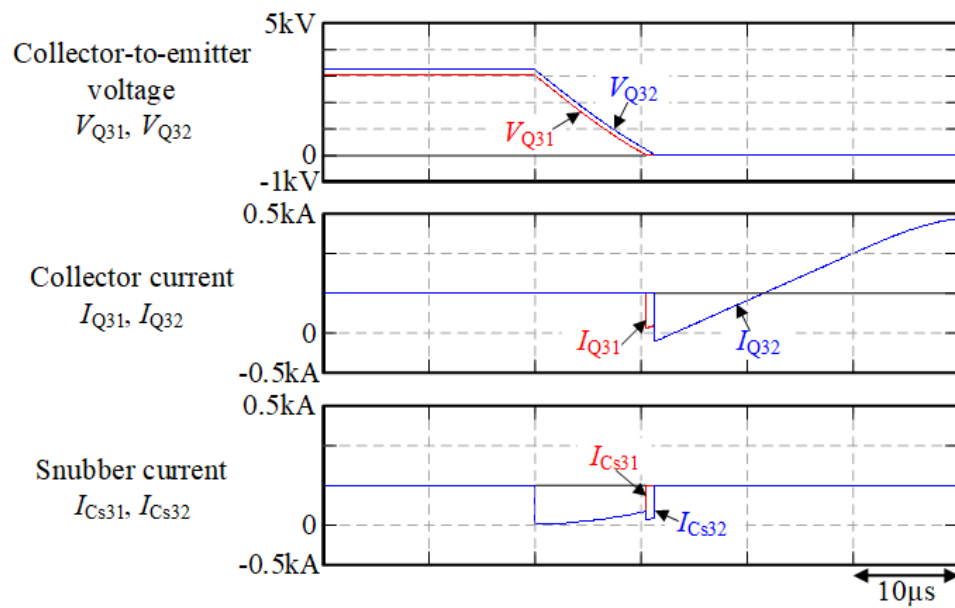
4.3.4. シミュレーション結果

図 4.12 に $C_s=0.5\mu$ に設定した際の定格送電時(電圧アンバランス確認)およびに 40%送電時 (ZVS 動作確認)における Q_{31} および Q_{32} のコレクタ・エミッタ間電圧 V_{Q31} , V_{Q32} とコレクタ電流 I_{Q31} , I_{Q32} とスナバキャパシタ C_{S31} および C_{S32} の充放電電流 I_{CS31} , I_{CS32} のシミュレーション波形をそれぞれ示す。なお, シミュレーションでは, ゲート駆動回路のフォトカプラで発生する伝達遅延ばらつきを模擬して, Q_{31} のゲート信号を他の IGBT に比べて 500ns 遅延させて行い, 定格動作時では IGBT のターンオフに着目し, 40%送電時には IGBT のターンオンに着目している。図 4.12(a)に示すように, 定格運転時に Q_{31} のゲート信号が 500ns 遅延すると, 先にターンオフした Q_{32} に接続されるスナバキャパシタ C_{S32} が充電されるため, V_{Q32} は先に増加し始める。500ns 経過後は Q_{31} がターンオフし, C_{S31} が充電され V_{Q31} が増加する。このとき, C_{S32} は先に ΔV だけ充電されているため, 電圧アンバランス ΔV が発生する。シミュレーション結果より発生している電圧アンバランスは $\pm 9.22\%$ であり, 目標値である $\pm 10\%$ 以下に収まっていることが確認できる。さらに, 図 4.12(b)に示すように 40%送電時では, 図 4.12(a)と同様に Q_{31} のターンオンが他の IGBT に比べて 500ns 遅延しているが, 対向するアームの Q_{41} および Q_{42} がターンオフするため, 図 4.8 に示す経路の電流経路が形成される。したがって, C_{S31} および C_{S32} はともに放電を開始し, 電圧がゼロになるとダイオードに転流する。ここで, 図 4.12(b)から Q_{31} のダイオードが先に導通していることが確認できる。これは, Q_{31} のターンオフが 500ns 遅延していたため放電を開始する直前の電圧は $V_{Q32} > V_{Q31}$ の関係であり, C_{S32} の放電のほうが C_{S31} に比べて時間を要したことが原因である。その後, V_{Q32} もゼロになると Q_{32} のダイオードに転流し, 電流極性が反転すると既にオンしている Q_{31} および Q_{32} の

IGBT に転流する。したがって、前述のように ZVS 動作を実現することでターンオン動作にばらつきが発生しても電圧アンバランスは発生しない。以上から、スナバキャパシタを図 4.10 により決定した容量とすることで定格動作時に電圧アンバランス $\pm 10\%$ 以下の達成と 30%送電時の ZVS 動作実現を両立させることができる。



(a) 定格送電動作時



(b) 軽負荷運転動作時(30%送電)

図 4.12 シミュレーション結果

4.4. スイッチング試験

4.4.1. 接続導体設計

前述のように直列接続した IGBT の電圧アンバランスは、スナバキャパシタの設計により抑制する。一方で、大電流化のために IGBT を多数並列接続する場合に、電流アンバランスが発生してしまうと、損失が一部の素子に集中してしまい、温度上昇幅が大きくなるため IGBT の寿命の低下につながる^{(6)~(8)}。また、本論文で提案するような大容量の変換器に使用する高耐圧の IGBT モジュールは 1in1 モジュールであり、1 モジュールのサイズは 140mm×190mm と大きいので、接続導体が大きくなってしまい、配線インダクタンスの増加が懸念される。配線インダクタンスは、ターンオフ損失の増加につながることから可能な限り小さいことが望まれる⁽¹⁰⁾。そこで、本論文では、接続導体を積層導体とすることで、配線インダクタンスの増加を抑制している。

電流アンバランスの要因としては、以下の要因があげられる⁽¹⁰⁾。

- (1) 電流経路の配線インピーダンスのバラつき
- (2) 並列素子間の I-V 特性のバラつき
- (3) 並列素子間のゲート閾値電圧のバラつきに伴うスイッチング不一致

(1)および(2)については、素子オン状態における定常定期的な電流アンバランスの要因となり、(3)はスイッチング時の過渡的な電流アンバランスを引き起こす。これに対して、文献(23)では、パルス電源用に多数並列接続した IGBT の電流アンバランスを抑制するアクティブゲート制御が提案されている。この方式では、各 IGBT に流れる電流をセンシングし、電流の立上りまたは立下りエッジを一致させるようにタイムシフトしたゲート電圧を各 IGBT に入力する。さらに、個別にゲート電圧の大きさを制御することで、各 IGBT の電流バランスを達成することができる。しかし、各素子に対して電流センサが必要になるため、本論文で提案するシステムに適用した場合、膨大な数の電流センサが必要となり現実的ではないため、本論文では、各 IGBT への電流経路における配線インピーダンスの均一化と選別による並列接続素子の組み合わせにて電流アンバランスの抑制を行った。具体的には、接続導体の設計において、上アームと下アームの接続箇所(AC 端子)を 3 端子構造とし、各端子位置をそれぞれの IGBT の中心に配置している。また、両端の IGBT は、中心に配置した IGBT 基準で左右対称の位置に配置しており、接続導体も左右対称な構造としている。

図 4.13 に設計した接続導体を適用したスイッチング試験回路の構成を示す。図 4.13 に示す接続導体は 1 レグ分であり、直流キャパシタ C_{dc} をはさんで反対側に同じ接続導体を配置することで 2 レグ分構成できる。また、図 4.13 の接続導体における電磁界解析ソフトを用いた検証の結果、 $C_{dc} - Q_{11} - Q_{12} - Q_{21} - Q_{22} - C_{dc}$ の経路における配線インダクタンスは 75nH である。さらに、並列接続している各 IGBT に対する電流経路のインピーダンスの中で最も小さくなるのは、中心に配置した IGBT への経路であり、両端の IGBT への経路に比べて 1.93%小さくなった。事前の選別により IGBT の特性が等しい場合、電流アンバランスは経路のインピーダンスのバラつきに依存するが、本論文では、1.93%とわずかなバラつきに抑制できて

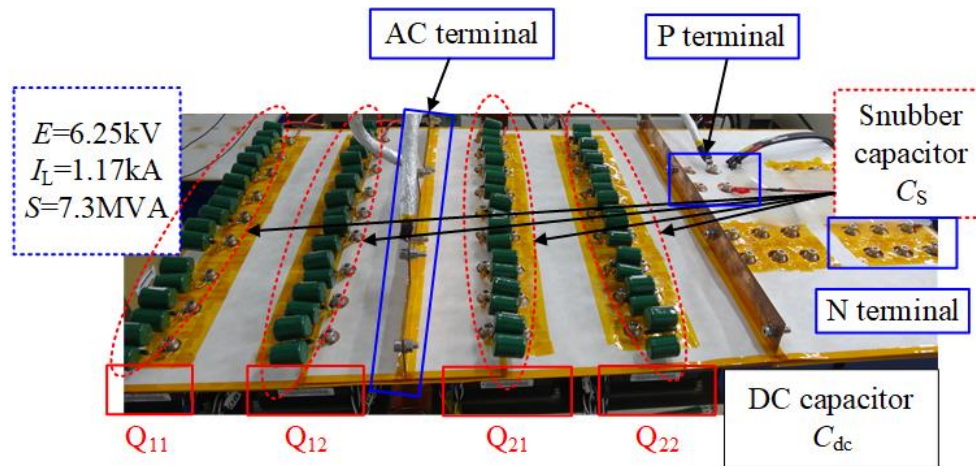


図 4.13 設計した接続導体

いるため、インピーダンスのバラつきが電流アンバランスに与える影響は小さくなっている。

4.4.2. スイッチング試験

図 4.14 にスイッチング試験回路の構成を示す。試験では、下アームの上側素子 $Q_{211} \sim Q_{213}$ および下側素子 $Q_{221} \sim Q_{223}$ にゲート信号を与えており、下側素子 $Q_{221} \sim Q_{223}$ のゲート信号は 500ns 遅延させ、上アームは常時オフとしている。

ここで、本学位論文で提案している高圧 DC/DC 変換器には、現状の半導体モジュールで最も大容量な 6.5kV/1000A の Si-IGBT(CM1000HG-130XA)の適用を想定している。しかし、この IGBT モジュールは開発されたばかりであり入手が難しいため、同耐圧の CM750HG-130R(6.5kV/750A)で代用する。したがって、以下に示す通りに、実機の動作条件を今回使用する IGBT モジュール用に換算する必要がある。

$$\text{定格電流} = 750\text{A} \times 3 \text{ 並列} \times \frac{1565\text{A}}{3000\text{A}} = 1173.75\text{A} \quad (4.7)$$

さらに、スナバキャパシタ容量 C_s (2S 相当)は全電力(8.93MW)に対する蓄積エネルギーの比率が等しくなるよう以下の式により算出した。

$$C_s = \left(\frac{6250\text{V}}{6250\text{V}} \right)^2 \times \left(\frac{6250\text{V} \times 1173.75\text{A}}{8.93\text{MW}} \right) \times 0.5\mu\text{F} = 0.375\mu\text{F} \quad (4.8)$$

図 4.14 の実験回路では、インダクタ L の電流 I_L が(4.7)式に示す換算後のセルの定格電流である 1.17kA になるようにパルスのオン時間を調整しており各アームにおける合成容量が(4.8)式で示す換算後の合成容量 0.375 μF になるように各 IGBT モジュールには 0.25 μF のスナバキャパシタ C_s を接続している。本論文でのスイッチング試験では、下アームでは IGBT のみが導通し、上アームではダイオードのみが導通する。

表 4.2 にスイッチング試験における IGBT の組み合わせを示す。ペア A は、配線インピー

ダンスが小さくなる中心の素子(Q₂₁₂ および Q₂₂₂)の $V_{ce(sat)}$ が小さい組み合わせであり、特に下側素子で飽和電圧 $V_{ce(sat)}$ とゲート閾値電圧 $V_{ge(th)}$ の差が大きい組み合わせである。一方で、ペア B は、各 IGBT $V_{ce(sat)}$ と $V_{ge(th)}$ の差が小さくなるように選別した組み合わせである。なお、本論文において素子の選別・組み合わせは、IGBT モジュールの出荷試験データを使用して行っており、別途使用前に特性取得用の試験は実施していない。

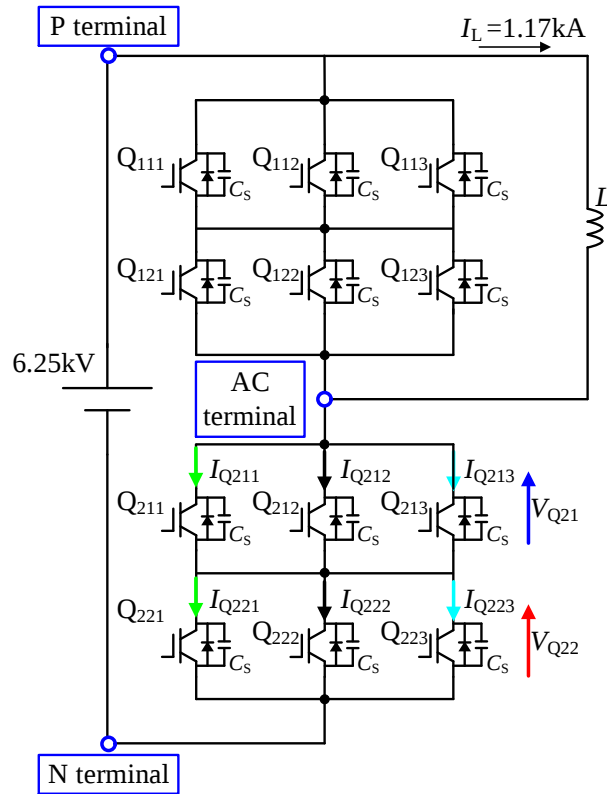


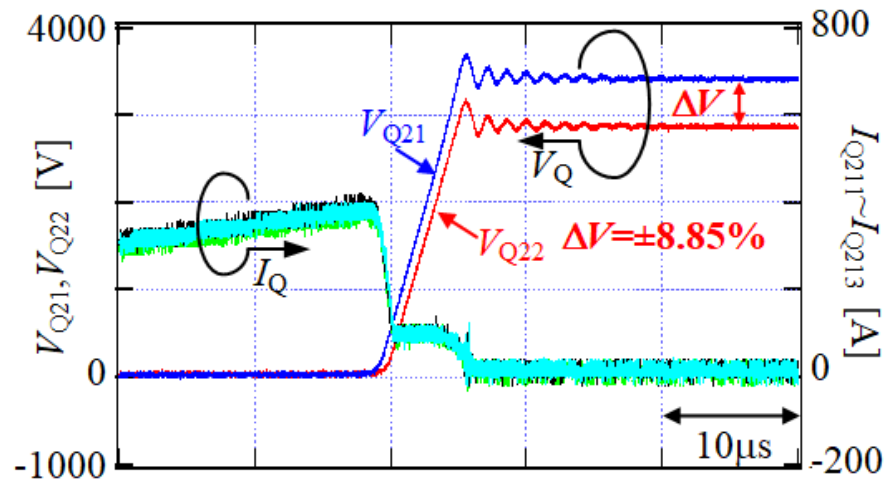
図 4.14 2S3P 接続 IGBT のスイッチング試験回路

表 4.2 Q₂₁₁~Q₂₂₃ のオン電圧 $V_{ce(sat)}$ およびゲート閾値電圧 $V_{gs(th)}$

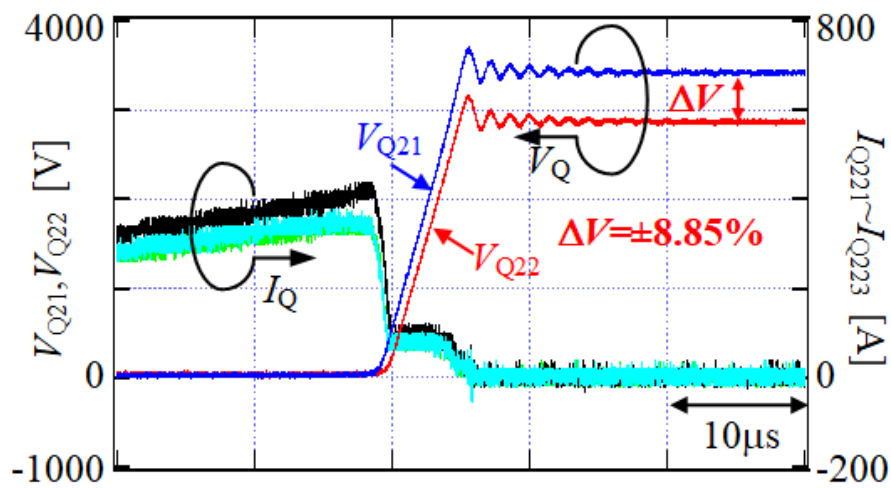
IGBT		Pair A (図 4.15)		Pair B (図 4.16)	
		$V_{ce(sat)}$	$V_{ge(th)}$	$V_{ce(sat)}$	$V_{ge(th)}$
Top side	Q ₂₁₁	4.23V	6.23V	4.13V	6.23V
	Q ₂₁₂	4.13V	6.23V	4.12V	6.18V
	Q ₂₁₃	4.23V	6.22V	4.14V	6.20V
Bottom side	Q ₂₂₁	4.45V	6.31V	4.16V	6.21V
	Q ₂₂₂	4.12V	6.18V	4.16V	6.22V
	Q ₂₂₃	4.44V	6.33V	4.17V	6.22V

図 4.15 および図 4.16 に表 4.2 に示す組み合わせでの試験波形を示し、表 4.3 に実験波形より測定したオン状態における定常的な電流のアンバランス ΔI_{ste} 、スイッチング時の過渡的な電流アンバランス ΔI_{tra} 、電圧アンバランス ΔV をそれぞれ示す。下側素子のゲート信号を 500ns 遅延させたことにより、上側素子が先にターンオフし、上側素子のスナバキャパシタの充電が先に始まるため、図 4.15 および図 4.16 に示すように上側素子の電圧 V_{Q21} が下側素子の電圧 V_{Q22} に対して大きくなっていることが確認できる。

図 4.15(a)および表 4.3 に示すようにペア A の上側素子では、 Q_{212} の $V_{ce(sat)}$ が他の素子(Q_{211} および Q_{213})に比べて小さく Q_{212} の電流 I_{Q212} の電流は $I_{Q211} \sim I_{Q213}$ の中で最大となるが、 $V_{ce(sat)}$ のバラつきは 0.1V 程度(他の素子に比べて-2.36%)と小さいため、 ΔI_{ste} は+2.42%とわずかな値となっている。また、 $V_{ge(th)}$ の差も同様に小さく並列素子間でほぼ一致しているため、 ΔI_{tra} は+2.19%となっている。一方で、図 4.15(b)および表 4.3 に示すようにペア A の下側素子では、 Q_{222} の $V_{ce(sat)}$ が他の素子(Q_{221} および Q_{223})に比べて 0.3V 程度(他の素子に比べて-6.74%)小さいため、 Q_{222} の電流 I_{Q222} は $I_{Q221} \sim I_{Q223}$ の中で最大となり、 ΔI_{ste} が+10.3%と上側素子に比べて大きくなる。また、 ΔI_{tra} も+19.8%とバラつきが大きくなっていることが確認できる。 ΔV については、 $\pm 8.55\%$ であり目標値 $\pm 10\%$ 以下を満足している。ペア B については、図 4.16 および表 4.3 に示すように、上側素子および下側素子の $V_{ce(sat)}$ はほぼ等しく、 $V_{ge(th)}$ も同様にほぼ等しいため、 I_{Q211} または I_{Q222} は並列素子間の電流の中で最大となるが、 ΔI_{ste} および ΔI_{tra} は、それぞれわずかな値となっており、電流が良くバランスしていることが確認できる。また、 ΔV は $\pm 8.50\%$ となっており、目標値 $\pm 10\%$ 以下を満足していることが確認できる。以上の結果は、IGBT の並列接続においては、配線インピーダンスの均一化だけでなく、ペア B やペア A の上側素子のように、素子特性に近いもの同士が並列になるように組み合わせることが必要になる。本論文においては、IGBT モジュール購入時に添付される出荷試験データに基づいた組み合わせによりスイッチング試験を実施した。結果、特性をそろえた組み合わせでは、電流が良くバランスすることを確認した。なお、実際には連続的にスイッチングが行われており、本論文の試験時よりも高温で各 IGBT が動作することになり、電圧アンバランスの要因である $V_{gs(th)}$ が変動することになるが、特性に近い IGBT 同士を組み合わせで 2S3P-IGBT としている点と、同一の冷却フィン上に実装されることから、各 IGBT の温度は等しく、特性は同様の幅で変化することが予想される。また、スナバキャパシタには設計マージンを見込んでおり、特性の変動は設計マージンで吸収されることが考えることができる。

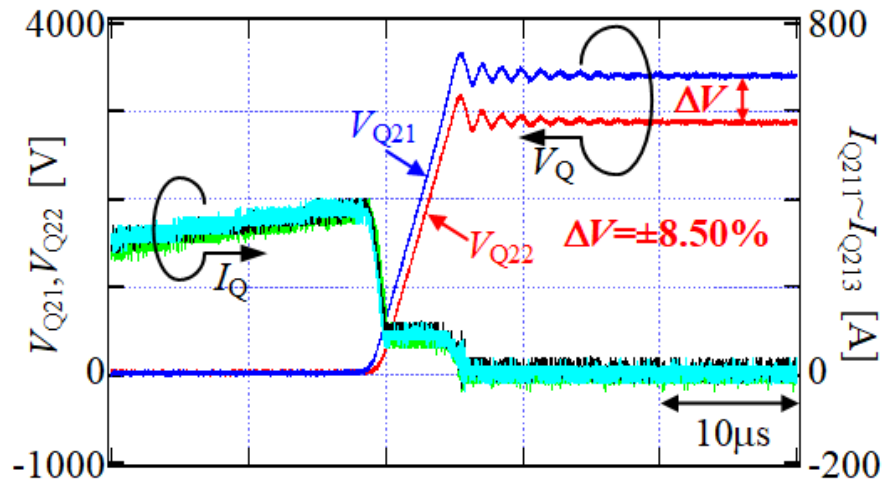


(a) 下アーム上側 IGBT のスイッチング波形

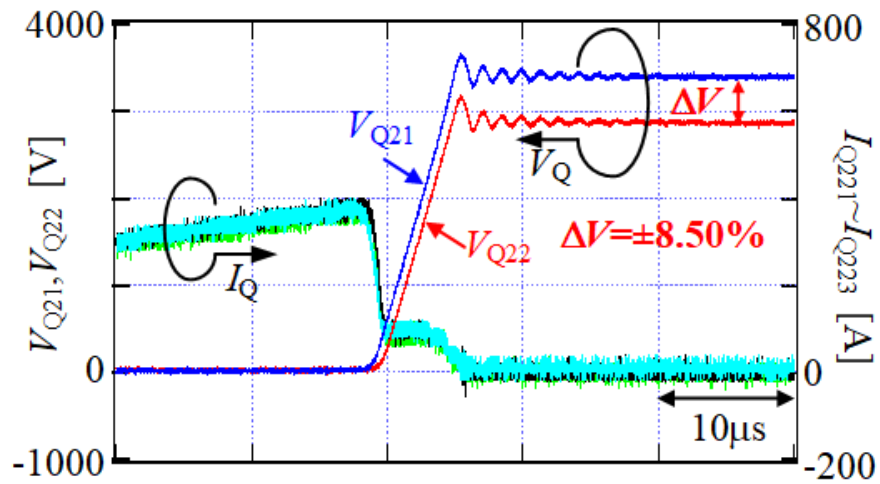


(b) 下アーム下側 IGBT のスイッチング波形

図 4.15 ペア A でのスイッチング試験結果



(a) 下アーム上側 IGBT のスイッチング波形



(b) 下アーム下側 IGBT のスイッチング波形

図 4.16 ペア B でのスイッチング試験結果

表 4.3 スwitchング試験結果

Item		Pair A (図 4.15)	Pair B (図 4.16)
ΔI_{ste}	Top side	+2.42%	+1.33%
	Bottom side	+10.3%	+1.30%
ΔI_{tra}	Top side	+2.19%	+1.78%
	Bottom side	+19.8%	+0.276%
ΔV	-	$\pm 8.85\%$	$\pm 8.50\%$

4.5. 変圧器の鉄心構造

前述の通り，半導体素子の 2 直列接続を実現することで，必要な変圧器数を半減させることが可能となるため，システムの小型高効率化が期待できる。また，第 3 章で説明したように，多重変圧器では，1つの主鉄心と複数の巻き線で構成することができるため，複数台の変圧器を 1 台にまとめることが可能となる。したがって，高圧 DC/DC 変換器における変圧器の鉄心構造を多重変圧器と同様にすることで，変圧器鉄心の小型化と変圧器の設置面積削減が期待できる^{(11)~(14)}。

図 4.17 に多重変圧器の鉄心構造を採用した場合の高圧 DC/DC 変換器用変圧器の鉄心構造を示す。多重変圧器の鉄心では隣り合う変圧器鉄心同士をバイパス鉄心により共通化できるためその分だけ鉄心が小型化できる。また，各セルが同位相で同じ電圧で動作している場合，バイパス鉄心では，隣り合うセルによる磁束同士が互いに打ち消しあうため，原理的にバイパス鉄心の磁束はゼロになる。しかし，実際には，わずかな位相ずれや，第 3 章のバランス制御による位相ずれが発生するため完全にゼロにならない。また，次章にて検討する，あるセルが半導体素子の故障などにより出力不可能となり残った健全なセルで運転を継続する場合には，バイパス鉄心中の磁束は打ち消されないことがあるため，バイパス鉄心を省略することはできない。

4.6. 回路方式による変換効率と半導体素子数および変圧器重量の比較

表 4.4 に第 3 章で説明した MMC 型変換器を 2 台使用する FTF 方式で高圧 DC/DC 変換器をこうした場合と本学位論文で提案している高圧 DC/DC 変換器における定格運転時における変換効率と必要となる半導体素子数および変圧器重量の比較結果を示す。表 4.4 における FTF 方式の高圧 DC/DC 変換器に関しては，文献(15)に基づき必要な半導体素子数の見積もりを行った。ただし，適用素子はすべて CM1000HG-130XA(6.5kV/1000A)に統一し，素子損失および

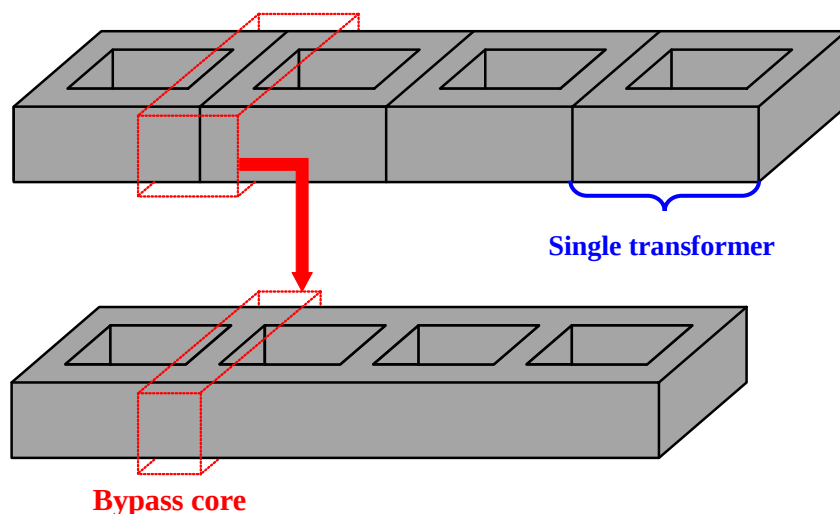


図 4.17 多重変圧器の鉄心構造を採用した場合の高圧 DC/DC 変換器用変圧器鉄心構造

表 4.4 回路方式による変換効率と半導体素子数の比較

Circuit topology	FTF converter	DAB with 1S-IGBT	DAB with 2S-IGBT
Number of Switching devices	12,240	5,376	5,376
Switching frequency	50 Hz	350 Hz	350 Hz
Semiconductor loss	14.0 MW	5.34 MW	5.34 MW
Transformer loss	3.34 MW	5.33 MW	4.59 MW
Estimated efficiency	98.07 %	98.73 %	98.81 %
Transformer core weight	505.3 t	534.4 t	430.4 t
Transformer coil weight	117.0 t	294.4 t	214.4 t
Transformer core + coil	622.3 t	828.8 t	644.8 t

変圧器損失の算出に関する説明は次章にて行う。FTF 方式で高圧 DC/DC 変換器を実現した場合、必要となる半導体素子は DAB 方式の 2 倍以上となる。また、DAB 方式とは異なり FTF 方式では ZVS 動作が達成できないため、すべての半導体素子がハードスイッチングとなるためスイッチング損失が大きくなり結果として半導体損失が大きくなるため変換効率が低くなる。DAB 方式では変圧器を励磁する周波数が高くなるため鉄損および銅損が増加するがその分を ZVS 動作による半導体損失の低減分で補うことで効率が FTF 方式に比べて高くなることが明らかとなった。さらに、2 直列接続素子の適用により変圧器が小型化し損失が減少することで、高圧 DC/DC 変換器の更なる高効率化を実現可能であることを明らかにした。

4.7. まとめ

本章では、変圧器巻線数を削減しシステムの大型化を抑制することを目的に 2 直列 3 並列接続した半導体素子の適用を検討した。ZVS 動作と電圧アンバランス抑制を両立するスナバキャパシタについて検討し、シミュレーションおよび実験によりその有用性を検証した。結果、本章で検討したスナバキャパシタを接続することで、ゲート駆動回路のフォトカプラで発生する伝達遅延ばらつき 500ns を仮定した場合、電圧アンバランスが $\pm 10\%$ 以下になることを確認した。さらに、並列接続における電流アンバランスについては電流経路のインピーダンスを均一化しつつ、積層導体とすることで全体のインダクタンス増加を抑制する構造とした。また、素子購入時の出荷試験データ等を使用して、選別・組み合わせを実施し、特性がバラついている組み合わせおよび特性をそろえた組み合わせにてそれぞれスイッチング試験を実施し、特性をそろえた組み合わせでは、電流が良くバランスすることを確認した。また、定格運転時 FTF 方式および DAB 方式における変換効率と半導体素子数および変圧器重量の試算結果の比較を行った。結果、2 直列 3 並列接続した半導体素子を適用した DAB 方式の高圧 DC/DC 変換器が最も変換効率が高くなることを明らかにした。

参考文献

- (1) K. Sasagawa, Y. Abe, and K. Matsuse: “Voltage-Balancing Method for IGBTs Connected in Series”, *IEEE Trans. on Industry Applications*, Vol.40, No.4 pp. 1025-1030 (2004)
- (2) 加藤修治・上田茂太・酒井洋満・相澤英俊:「スナバレス IGBT 直列接続に適したアクティブゲートコントロール」, 電学論 D, Vol. 122, No.8, pp.816-822 (2002)
- (3) R. Withanage, and N. Shammass: “Series Connection of Insulated Gate Bipolar Transistors (IGBTs)”, *IEEE Trans. on Power Electronics*, Vol.27, No.4, pp.2204-2212 (2012)
- (4) 神宮克哉・和田圭二:「ディジタル回路を適用した SiC-MOSFET 直列接続における電圧不平衡の改善法」, 電学論 D, Vol.138, No.5, pp.417-427 (2018)
- (5) 鈴木昭弘・岩田明彦・寺本昭好・小関忠・中村典雄・神谷幸秀:「50kV 2kA 従属駆動 IGBT スイッチング」, 電学論 D, Vol.121, No.3, pp.308-315 (2001)
- (6) R. Lator: “Static and Dynamic Behavior of Paralleled IGBT's”, *IEEE Trans. on Industry Applications*, Vol.28, No.2, pp.395-402 (1992)
- (7) 森和久・大沼直人・迫田友治・松本洋平・薮内達志:「超高速エレベータ用 IGBT 並列電力変換器」, 電学論 D, Vol.137, No.1, pp.1-9 (2017)
- (8) D. Bortis, J. Biela, and J.W. Kolar: “Active Gate Control for Current Balancing of Parallel-Connected IGBT Modules in Solid-State Modulators,” *IEEE Trans. on Plasma Science*, Vol.36, No.5, pp.2632-2637 (2008)
- (9) 井上重徳・赤木泰文:「双方向絶縁形 DC/DC コンバータの動作電圧と損失解析」, 電学論 D, Vol.127, No.2, pp.189-197 (2007)
- (10) N. Chen, F. Chimento, M. Nawaz, and L. Wang: “Dynamic Characterization of Parallel-Connected High-Power IGBT Modules”, *IEEE Trans. on Industry Applications*, Vol.51, No.1, pp.539-546 (2015)
- (11) T. Fujii, H. Teramoto, T. Sato, Y. Matsushita, Y. Shinki, S. Funahashi and N. Morishima: “Coordinated Voltage Control and Continuous Operation of the 80MVA STATCOM under Commercial Operation”, in Proc. 2007Power Conversion Conference – Nagoya, pp. 969-974 (2007)
- (12) T. Fujii, K. Temma, N. Morishima, T. Akedani, T. Shimonosono and H. Harada: “450MAV GCT-STATCOM for Stability Improvement and Over-Voltage Suppression”, in Proc. The 2010 International Power Electronics Conference –ECCE ASIA–, pp. 1766-1772 (2010)
- (13) R. Pittini, L. Huang, Z. Zhang and M. A. E. Andersen: “Primary Parallel Secondary Series Flyback Converter (PPSSFC) with Multiple Transformers for Very High Step-Up Ratio in Capacitive Load Charging Applications”, in Proc. 2014 IEEE Applied Power Electronics Conference and Exposition (APEC), pp. 1440-1447 (2014)
- (14) H. Wu, L. Chen, Y. Xing, P. Xu and H. Hu: “A Secondary-Side Phase-Sift-Controlled Soft-Switching DC/DC Converter Utilizing Two Transformers with Wide Voltage Gain for High Step-Down

Applications”, in Proc. 2015 IEEE Applied Power Electronics Conference and Exposition (APEC), pp. 35-41 (2015)

- (15) Y. Ishi, and T. Jimichi: “Verification of SiC based Modular Multilevel Cascade Converter (MMCC) for HVDC Transmission Systems”, in *Proc. of 2018 International Power Electronics Conference (IPEC-Niigata 2018 -ECCE Asia)*, pp.1834-1839 (2018)

第5章

セル故障時における継続運転を実現するための電圧設定方法

電力システムへの適用を想定している高圧 DC/DC 変換器において、例えば、半導体素子の故障により動作不可能なセルが発生した場合に、残りの健全なセルで送電動作を継続することが機能として求められると考えられる。すでに HVDC 送電に導入されている MMC 方式の電力変換器では、このような場合に、動作不可能となったセルの交流出力端子をバイパススイッチで短絡し、動作を継続することが提案されている。本章では、高圧 DC/DC 変換器においても、MMC 方式の電力変換器と同様に故障発生時においても動作を継続するための電圧設定方法について検討する。

5.1. DAB コンバータにおける課題

DAB コンバータは、変圧器の巻数比と 1 次側と 2 次側の直流電圧の関係が等しい時に最も ZVS 可能領域が広くなることが知られており、高周波化によるスイッチング損失の増加が抑制できることがよく知られている⁽¹⁾⁽²⁾。しかし、巻数比と直流電圧の関係が異なる点で動作した場合、変圧器に入力される交流電流の電流実効値が増加してしまい変換効率が著しく低下するという課題がある⁽³⁾。また、送配電用途へ適用される変換器の方式として知られている MMC 型変換器では、例えば半導体素子の故障等で、あるサブモジュールが出力不能となった場合に、該当するサブモジュールの交流出力部分をバイパススイッチ等で短絡することで解列し、動作を継続させることが検討されている⁽⁴⁾。洋上風力発電における送電システムへの適用を想定している高圧 DC/DC 変換器においても同様の機能が要求されるが、高圧 DC/DC 変換器では、DAB コンバータをセルとして、入力(MVDC)側で直並列接続、出力(HVDC)側で直列接続している構成上、セル解列後も巻数比とセル直流電圧の関係を 1:1 に維持できないセルが発生してしまうため、特定のセルで電流ピーク値・実効値や損失が著しく増加してしまうことが懸念される。この場合、各機器は増加する電流ピーク値・実効値および損失に対応する必要があるため、システムの大規模化、高コスト化につながることになる。そこで、本章では、セル解列後に上記の課題を解決するためのセル直流電圧の設定指針について検討を行う。具体的には、セル解列後に故障したセルを含むユニット(以下、故障ユニットと称する)と故障したセルを含まないユニット(以下、健全ユニットと称する)に区別し、故障ユニットにおいて、変圧器に入力される交流電流のピーク値が最小になるように入出力の直流電圧の負担を変更することで実現する。その前検討として、まず初めに、高圧 DC/DC 変換器のセル直流電圧に変動が発生した場合における損失の悪化具合と、その要因について整理を行う。さらに損失抑制のための一つの方法として低損失素子である SiC-MOSFET の適用可能性を検討する。その後、セル故障後に運転を継続させる際の各セルの

直流電流の関係について示し、特定のセルでの損失を著しく悪化させないための直流電圧の決定指針について述べる。

5.2. 直流電圧変動の影響

5.2.1. 変換効率試算結果

高圧 DC/DC 変換器では、洋上風力発電の発電電力の変動やその他の外乱の影響で送電系統電圧(HVDC)または集電系統電圧(MVDC)の変動が予想される。また、前述の通り、セル故障後に運転を継続する際には、セル解列後も巻数比とセル直流電圧の関係を 1:1 に維持できないセルが発生してしまうため、特定のセルで損失が著しく悪化してしまうことが懸念される。そこで、前述のようにセル直流電圧変動時における損失の悪化具合と、その要因について整理を行うことを目的とし、一例として MVDC および HVDC の変動を $\pm 5\%$ と仮定して、変換効率の試算を行い、電圧変動の影響について検討を行う。また、前提として、バランス制御が機能しており、各ユニットおよび各セルの電圧バランスは保たれている状態で効率試算を行う。なお、実際の MVDC および HVDC の変動については、適用先の条件や要求される仕様によって決定される。さらに、効率試算の際には 6.5kV/1000A 定格の Si-IGBT(CM1000HG-130XA) の適用を想定した。図 5.1 に電圧変動発生時における高圧 DC/DC 変換器の変換効率を示す。図 5.1 では、半導体損失と変圧器損失、補機や制御器等の消費電力(想定値：定格電力の 0.2%)が損失として含まれている。また、変圧器損失は、実験から算出したスタインメッツの近似式による鉄損と、電磁界解析によって導出した渦電流損失やタンク損失を含む銅損を考慮している(半導体損失の算出方法については後述)。電圧変動が発生した場合、0.1~0.8pu の領域で変換効率が悪化していることが確認でき、特に 0.1~0.5pu の軽負荷領域における変換効率の悪化が顕著となり、0.3pu の運転している場合には、1.5 ポイントの悪化が確認できる。

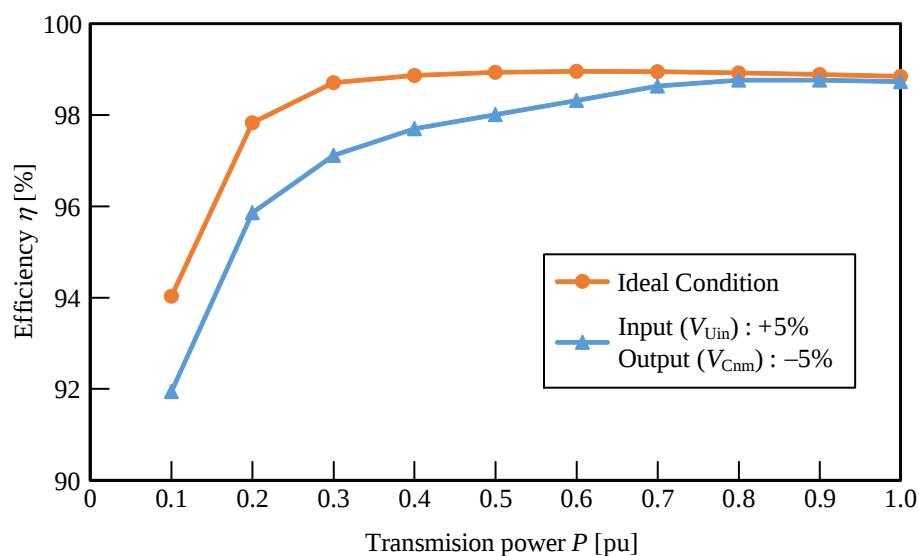


図 5.1 変換効率の試算結果

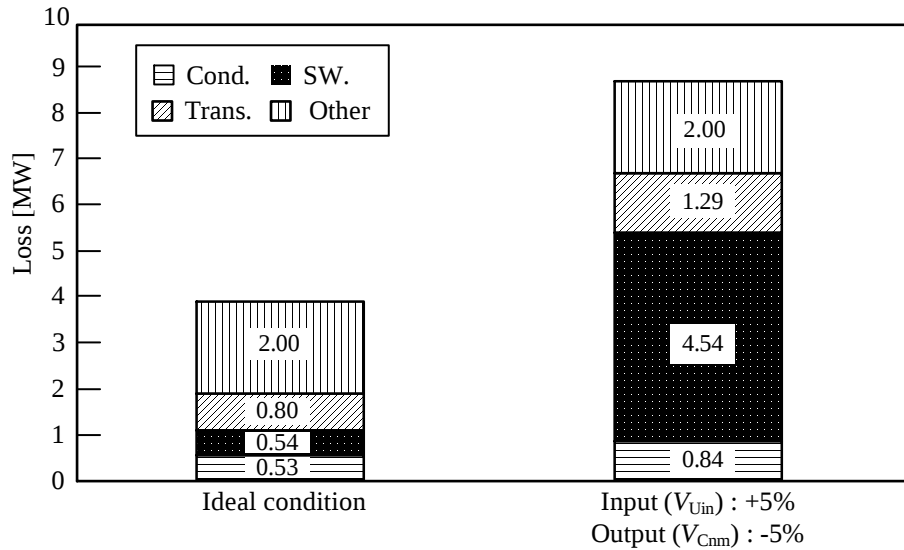


図 5.2 0.3pu 送電時における損失の内訳

図 5.2 に 0.3pu 送電時における各電圧条件下での損失内訳を示す。電圧変動前と比較してスイッチング損失が 8.4 倍に増加しており、導通損失も 1.6 倍に増加している。さらに、変圧器での損失も 1.6 倍に増加しており、全体として、電圧変動がない場合と比べて 2.2 倍に損失が増加することが確認できる。一方で、図 5.2 の結果からは、損失増加の主たる要因としては、半導体素子のスイッチング損失であることが確認できる。さらに、図 5.3 に入出力直流電圧差 $\Delta V (=|V_{Uin} - V_{Cnm}|)$ と変圧器に入力される交流電流 I_L との関係を示し、図 5.4 には、 $\Delta V = 0\%$ (直流電圧変動がない場合) と $\Delta V = 10\%$ (図 5.2 の試算条件) における 0.3pu 送電した場合の I_L の波形を示す。図 5.3 において横軸 ΔV はセルの入出力電圧を基準とした値であり、入出力電圧が均等に変動した場合を示している。また、縦軸の電流実効値およびピーク値は、変動なし ($\Delta V = 0\%$) の値を基準に pu 化している。電圧変動の発生で ΔV が増加すると I_L の実効値およびピーク値は増加しており、図 5.2 の試算条件である $\Delta V = 10\%$ (入出力で $\pm 5\%$ 変動) の時点で約 3 倍まで増加していることが確認できる。DAB コンバータでは、動作の特性上 I_L の変化点でスイッチング動作が発生し、それ故に I_L のピーク点でターンオフ動作を行うことになる。電圧変動の発生時、またはセル故障に伴いセルを解列した場合(詳細は後述)には、巻数比とセル直流電圧の関係を 1:1 に維持できないため、 I_L のピーク値は大きくなり、スイッチング損失が増加することになる。本章においては、電圧変動を $\pm 5\%$ ($\Delta V = 10\%$) と仮定して検討を行ったが、図 5.3 に示すように ΔV の増加が増加する場合、電流実効値およびピーク値が増加し結果として損失が増大することになる。設置場所にも依存するが、洋上風力発電の設備利用率は 30% 程度であり⁽³⁾、定格電力を発電している時間よりも、0.4pu 以下の出力で発電している時間の方が長くなること⁽⁴⁾を考慮すると、軽負荷領域での発電効率悪化は、売電収入が悪化することになるため、改善が必要となる。

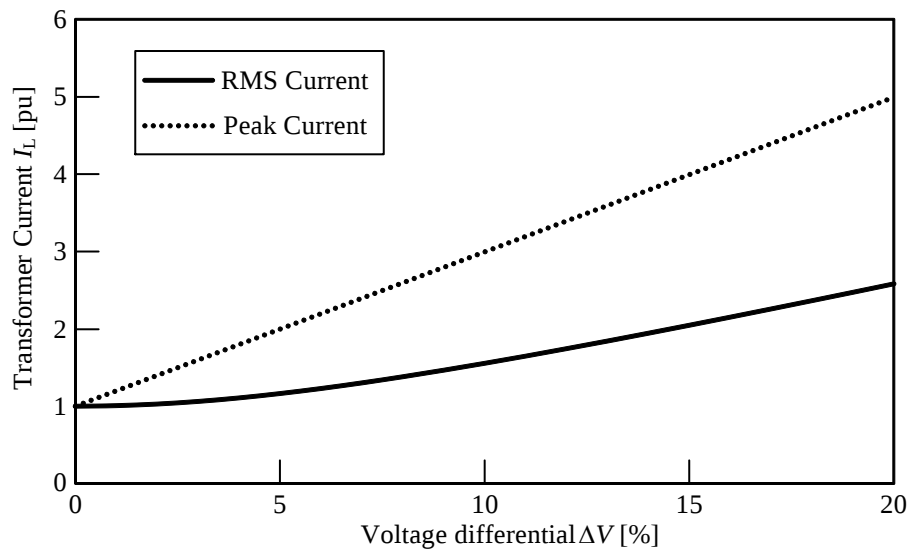


図 5.3 ΔV と変圧器に流れる電流 I_L の実効値およびピーク値の関係(0.3pu 送電時)

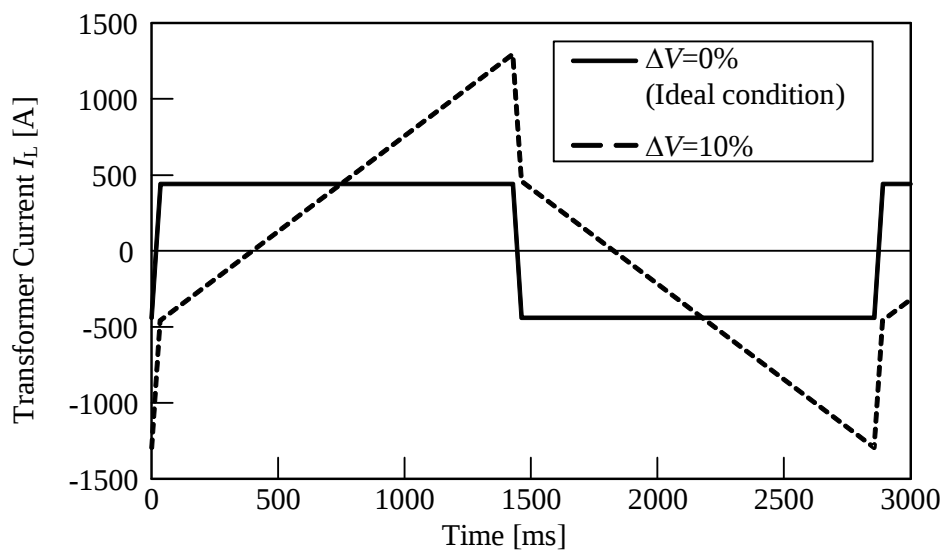


図 5.4 電圧変動の発生の有無による電流 I_L の波形比較

5.2.2. 半導体損失の算出方法

IGBT のデータシートには、電流に対する IGBT のオン電圧 $V_{ce(sat)}$ および逆並列ダイオードの順方向降下電圧 V_f の特性グラフが記載されており、 $V_{ce(sat)}$ と V_f は電流の関数として考えることができる。したがって、IGBT の導通損失 P_{con} は以下に示す式で求めることができる(6)~(8)。

$$P_{con} = \frac{1}{T_S} \int_0^{T_{Qon}} V_{ce(sat)}(i_Q(t)) i_Q(t) dt + \frac{1}{T_S} \int_0^{T_{Don}} V_f(i_D(t)) i_D(t) dt \quad (5.1)$$

ただし、(5.1)式において、 T_S はスイッチング周期であり T_{Qon} 、 T_{Don} はそれぞれ IGBT とダイオードに電流が通電している時間、 $i_Q(t)$ 、 $i_D(t)$ は IGBT とダイオードの電流の瞬時値を示す。また、スイッチング損失 P_{sw} についても同様であり、ターンオフ損失 E_{off} 、ターンオン損失 E_{on} 、リカバリ損失 E_{rr} についても各々電流の関数として考えることができる。したがって、スイッチング損失 P_{sw} は以下の式で求めることができる。

$$P_{sw} = \frac{E_{off}(I_{Qoff}) + E_{on}(I_{Qon}) + E_{rr}(I_{rr})}{T_S} \quad (5.2)$$

ただし、(5.2)式において、 I_{Qoff} 、 I_{Qon} は IGBT のターンオフ時またはターンオン時の瞬間の電流であり、 I_{rr} はダイオードのリカバリ電流を示す。また、各々の電流値の算出に関しては文献(9)に示されている。一方で、高圧 DC/DC 変換器の各半導体素子には並列にスナバキャパシタが接続されており、ZVS 動作が実現できない場合、充放電がデッドタイム期間中に完了しないため、電圧(静電エネルギー)が残った状態で、ターンオンした場合、半導体素子で短絡されるため損失となる⁽⁸⁾。したがって、本論文では、ZVS 動作が実現できない場合について、スナバキャパシタに残留する静電エネルギーを半導体素子の損失として計算を行った。

5.2.3. SiC-MOSFET の適用検討

前述の通り、電圧変動発生時における軽負荷領域での変換効率悪化の主たる要因はスイッチング損失増加である。そこで、低スイッチング損失化が期待できる SiC-MOSFET(3.3kV/1500A)^{(10),(11)} の適用を検討する。なお、SiC-MOSFET に関しては、文献(11)に記載の特性に基づき損失計算を行った。適用にあたり SiC-MOSFET についても、Si-IGBT と同様に 2S3P 接続することを想定する。ただし、SiC-MOSFET の耐圧は Si-IGBT の半分程度であるため、セルの直流電圧を半分にしなければならない。全素子を SiC-MOSFET に置き換える場合、1 セルあたりの直流電圧が半減しセル数が 2 倍に増加してしまうため、入力側のみ SiC-MOSFET を適用し、出力側は Si-IGBT の構成とて変圧器の巻き数比を 1:2 としている。図 5.5 に入力側に SiC-MOSFET を適用した場合の回路構成を示す。すべての素子は 2S3P 接続されているが、図 5.5 では、並列接続は省略している。図 5.6 に

素子損失の試算結果を示す。 $\Delta V=0\%$ で定格電力を送電している場合、SiC-MOSFET を入力側に適用することでスイッチング損失を大幅に削減できているが、その削減量を上回るほど大きく導通損失が増加しており、結果的に 18%素子損失が増加していることが確認できる。これは、定格送電時では導通損失が支配的であつ、入力電圧が半分になったため電流が増加していることに起因する。MOSFET はユニポーラ素子であり、一般的に大電流領域では IGBT に比べて損失が大きくなる傾向にあることが主たる要因である。一方で、 $\Delta V=0\%$ で 0.3pu 送電の場合は、スイッチング損失と導通損失が同等程度となる領域であり、電流値も小さいため、SiC-MOSFET による低スイッチング損失化の効果が大きく全体で 20%損失を低減できる。しかし、 $\Delta V=10\%$ では、電流実効値が増加してしまう結果、導通損失が増加することに加えて、出力側は Si-IGBT であるため、損失が減少せず、全体として 2%しか損失を低減できないことが確認できる。以上から、現状技術の範囲での SiC-MOSFET 適用は効果が薄く、電流ピーク値や実効値を抑制するような制御を検討することが必要と結論付けられる。しかし、本章では、電圧変動の影響を明らかにすることに主眼を置いており、制御法については今後の課題として別途検討することとする。

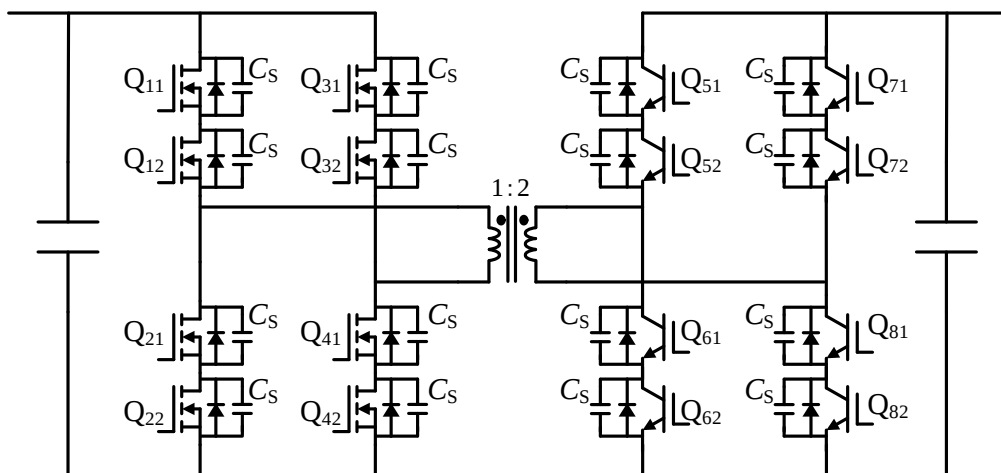


図 5.5 1 次側に 3.3kV SiC-MOSFET 適用し 2 次側に 6.5kV Si-IGBT を適用した場合のセル回路構成

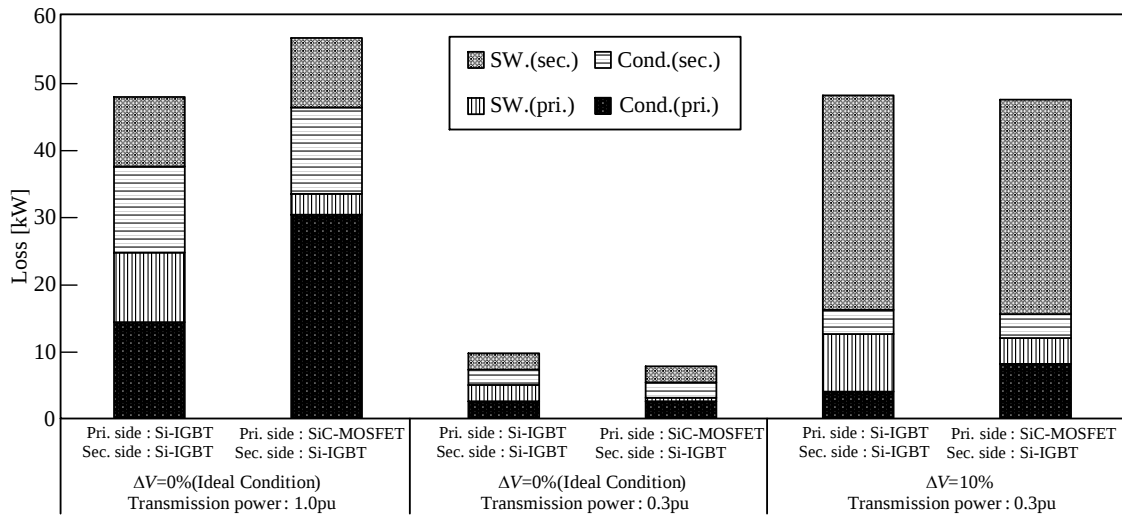


図 5.6 半導体素子の損失試算結果

5.3. セル故障発生時の運転継続

5.3.1. セル故障数の影響

前述のように高圧 DC/DC 変換器においてセルの素子短絡故障等の異常が発生した場合には、MMC 型変換器と同様に該当するセル(故障セル)の直流出力側を短絡し、入力側変換器の全素子へオフのゲート信号を与えることで解列し、残りの健全なセルにて運転を継続する⁽⁴⁾。この際には、高圧 DC/DC 変換器の入力電圧 $V_{in}=50\text{kV}$ 、出力電圧 $V_{out}=700\text{kV}$ 、送電電力 $P=1000\text{MW}$ は、故障セルの解列前と後ですべて変化しないことを前提とする。MMC 型変換器のように全てのセルが直列接続となっている場合、故障セルで負担していた電圧を健全セルで負担すればよく、例えばセルが 300 台中 1 台故障し解列した場合、健全セルの電圧は単純に 300/299 倍とするだけである。一方で、Fig. 2 に示すように高圧 DC/DC 変換器では、入力側でセルを直並列接続している関係で、MMC 型変換器のように単純に健全セルの電圧を決定すると、変圧器に入力される電流 I_L が増加してしまい、最悪過電流保護停止などが発生してしまう、または、電流 I_L の増加に伴い損失が増加することになる。各機器は増加する電流 I_L に対応する必要があるためシステムの大型化、高コスト化につながる事が懸念される。以上の理由により、MMC 型変換器と同様にできない。これについて、以下では、 n 台あるユニットの内 1 台のユニット(以下、故障セルを含むユニットを故障ユニットと称する)で x 台のセルが故障した場合を想定し説明する。

図 5.7 にセル故障が発生した場合の高圧 DC/DC 変換器の回路構成を示す。なお、図 5.7 では、一例としてユニット 1 で 1 セル故障した場合($x=1$)を示しており、補助変換器を省略している。また、故障したセルの出力端子はバイパススイッチにより短絡されている。すべてのユニットは入力側および出力側で直列接続になっているため、入出力の直流電流は故障セル解列前後で同一となる。ここで、ユニットの入力側に着目すると、ある 1 台のユ

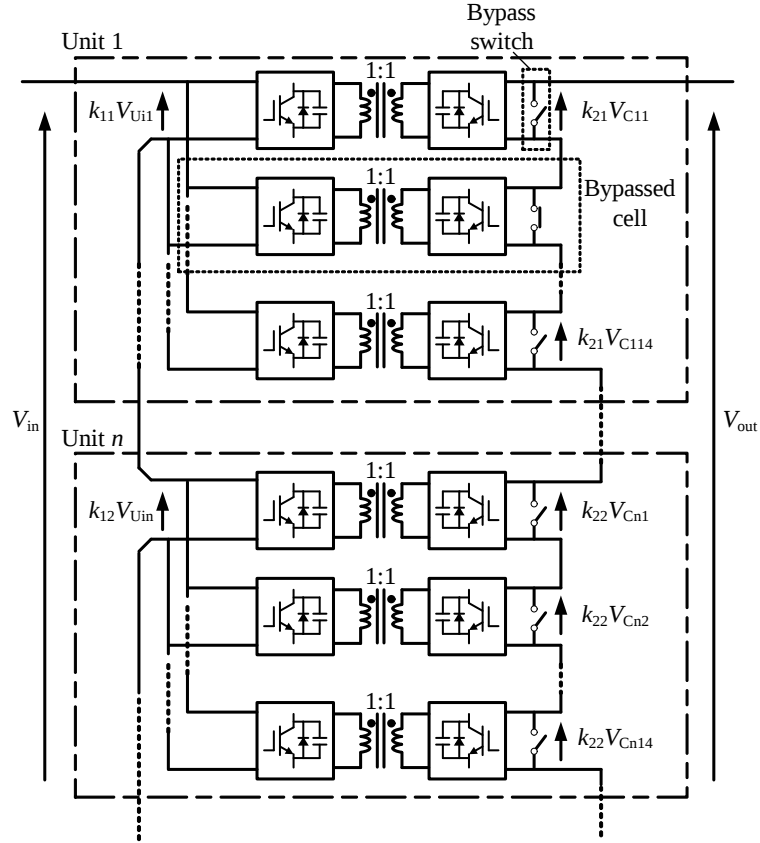


図 5.7 1セル故障した場合の高圧 DC/DC 変換器(補助変換器は省略)

ニットにおいて x 台のセルが故障し解列しているため、各健全セルの入力電流は故障セル解列前に比べて $m/(m-x)$ 倍となる。故障セル解列後に入力電圧を k_{11} 倍とした場合、各セルの入力電力は $k_{11} \times m/(m-x)$ 倍となる。一方で、ユニット出力側では、すべてのセルが直列接続になっているため電流は故障セル解列前後で変化しない。したがって、出力電圧が k_{21} 倍になったとすると、セルの出力電力は k_{21} 倍となる。また、セル入力電力とセル出力電力は一致しなければならないので、 k_{11} は以下に示す式で決定することができる。

$$k_{11} = k_{21} \times \frac{m-x}{m} \quad (5.3)$$

$k_{11} < 1$ となる場合は、故障セルが存在しないユニットで、不足分を負担しなければならないので、健全ユニットの入力側電圧を k_{12} 倍しなければならない。したがって、 k_{12} は以下の式で求めることができる。

$$k_{12} = \frac{n-k_{11}}{n-1} = \frac{n \times m - k_{21}(m-x)}{m(n-1)} \quad (5.4)$$

(5.4)式で示すように故障セル解列後の健全ユニットの入力電圧はセル出力電圧に依存する。一方で、健全ユニットにおける各セル出力電圧は k_{22} 倍となり、以下の式で決定することができる。

$$k_{22} = \frac{n \times m - k_{21}(m-x)}{m(n-1)} \quad (5.5)$$

(5.4)式および(5.4)式に示すように、健全ユニットではセルの入出力電圧は一致し、 ΔV による電流の増加は発生しない。一方で故障ユニットでは、前述のように ΔV に起因して電流が増加する。DAB コンバータにおける変圧器に入力される電流 I_L のピーク値 I_{LP} は変圧器漏れインダクタンス L_S に反比例し、1 次側および 2 次側間の電圧位相差 φ と ΔV に比例することから、以下の式で求めることができる。

$$I_{LP} = \frac{V_{Uin}}{2\omega L_S} \left[2\varphi k_{21} + \frac{x(\pi k_{21} - 2\varphi)}{m} \right] \quad (5.6)$$

同様に、 I_L の実効値 I_{Lrms} は以下の式で求めることができる。

$$I_{Lrms} = \sqrt{\frac{1}{\pi} \left[\frac{(A^2 - B^2)\varphi^3}{3} + (AI_{L0} + B^2\pi + BI_{LP})\varphi^2 + (I_{L0}^2 - B^2\pi^2 - 2BI_{LP}\pi - I_{LP}^2)\varphi + \frac{B^2\pi^3}{3} + I_{LP}^2\pi + BI_{LP}\pi^2 \right]} \quad (5.7)$$

ただし、(5.7)式において、

$$A = \frac{V_{Uin} + V_{Cnm}}{\omega L_S} = \frac{k_{21}(2m-x)V_{dc}}{m\omega L_S} \quad (5.8)$$

$$B = \frac{V_{Uin} - V_{Cnm}}{\omega L_S} = -\frac{xk_{21}V_{dc}}{m\omega L_S} \quad (5.9)$$

$$I_{L0} = -\frac{A\varphi + B(\pi - \varphi)}{2\omega L_S} \quad (5.10)$$

であり、(5.8)式および(5.9)式において $V_{dc} = V_{Uin} = V_{Cnm}$ としている。図 5.8 に I_{LP} と k_{21} の関係を示し、図 5.9 に I_{Lrms} と k_{21} の関係を示す。 I_{LP} および I_{Lrms} はセル故障数 x の増加に伴って増加しており、 k_{21} の変化に対しては最小となる点があることが確認できる。先にも述べたが、セル故障数 x に伴ってセル出力電圧を増加させる(k_{21} を増加させる)と I_{LP} および I_{Lrms} は増加し、最悪の場合には過電流保護停止する懸念があるため、MMC 型変換器のように故障セル解列後の各セル運転電圧を決定することができない。

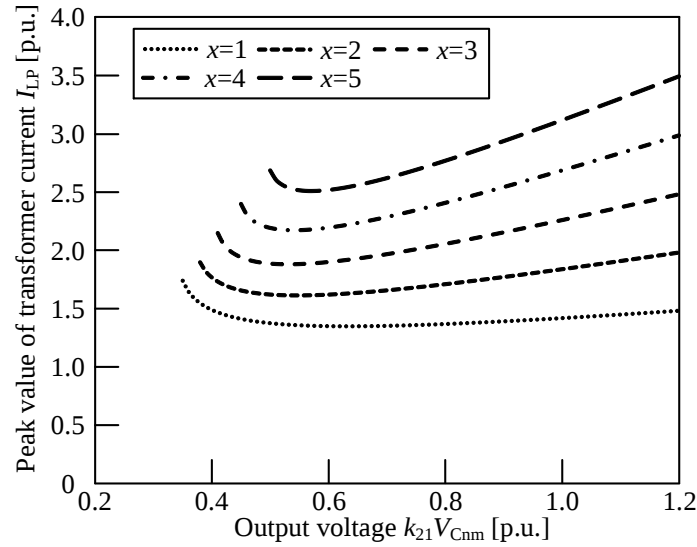


図 5.8 故障セルバイパス後におけるセル出力電圧と電流ピーク値の関係

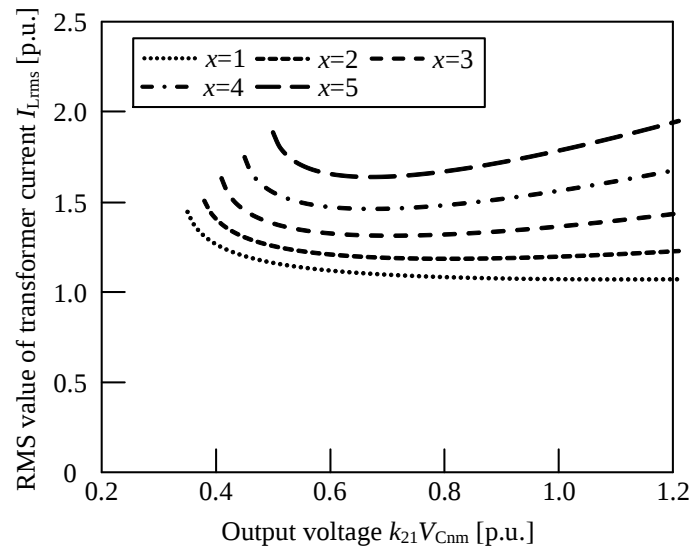
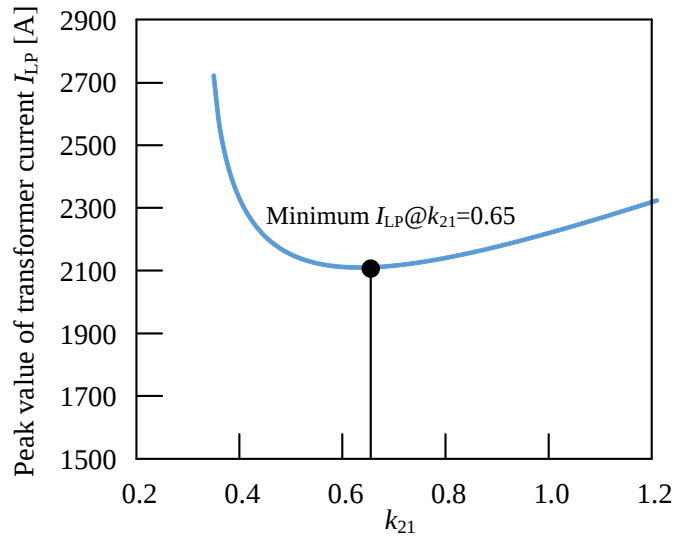


図 5.9 故障セルバイパス後におけるセル出力電圧と電流実効値の関係

5.3.2. セル出力電圧の設定方法

高圧 DC/DC 変換器では、MMC 型変換器と同様に故障セル解列後の電圧を決定できないことを示した。そこで、以下では高圧 DC/DC 変換器における故障セル解列後の電圧設定方法について検討を行う。前述のように、 k_{21} の変化に対して I_{LP} および I_{Lrms} は最小となる点が存在する。本章では、1 台のユニットで 1 セル故障した場合($x=1$)における I_{LP} が最小となる k_{21} に設定した場合について検討する。

図 5.10 に、 $x=1$, $n=8$, $m=14$ である場合に I_{LP} が最小となる k_{21} を示す。図 5.10 に示すように、1 セル故障の場合 I_{LP} は $k_{21}=0.65$ で最小となっていることから、故障ユニットにおいて


 図 5.10 セル出力電圧 k_{21} と電流ピーク最小値の関係

$k_{21}=0.65$ として、(5.3)~(5.5)式よりそれぞれ $k_{11}=0.60$, $k_{12}=k_{22}=1.06$ に設定する。さらに、 I_{LP} を最小化しない場合には、故障ユニット内で、健全セルの出力電圧を増加させ、故障セルの負担していた電圧を負担すると想定して $k_{21}=14/13=1.08$ と設定し、(5.3)~(5.5)式より $k_{11}=1.0$, $k_{12}=k_{22}=1.0$ に設定する。図 5.11 に I_{LP} を最小化した際の効果を示す。なお、図 5.11 では、0.3pu 送電時の損失試算を実施しており、半導体損失および変圧器損失は図 5.1 と同様にデータシートに記載されている半導体素子の特性と実験に基づくスタインメッツの近似式による鉄損や電磁界解析による銅損を含んでいる。セル故障発生後、故障ユニットにおいて損失が増加していることが確認できる。さらに、 I_{LP} を最小化しない場合、スイッチング損失の大幅な増加に伴い、故障ユニットの損失がセル故障前の 2.8 倍に増加していることが確認できる。図 5.12 に各条件下における I_L の電流波形を示す。 I_{LP} を最小化する場合に比べて最小化しない場合では電流最大値が 2 割程度大きくなっており、大きなスイッチング損失の発生原因となっている。各機器の設計は、想定される動作条件の中で最悪の条件で行われるため、仮に I_{LP} を最小化しない場合、各機器に過大な設計マージンを見込む必要が生じてしまいシステムの大型化、高コスト化につながる。以上より、 I_{LP} を最小化するようにセル出力電圧を決定するほうが良いと結論付けられる。ただし、この方式では、セル故障数増加に伴い、健全ユニットの電圧負担が増加するという課題があり、 I_{LP} 最小化に合わせて、別途電流ピーク値や実効値を抑制するような制御を検討することが必要となる。

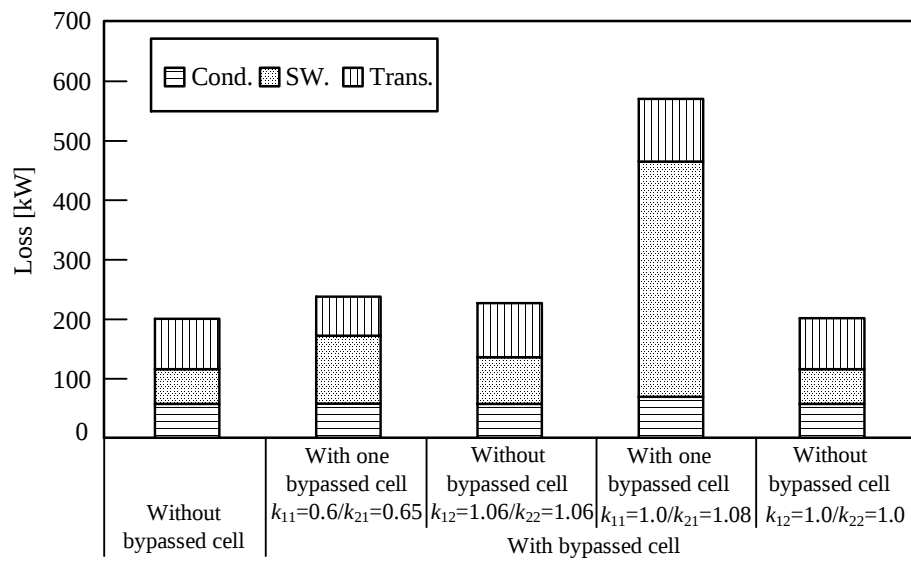


図 5.11 0.3pu 送電時における電流ピーク値最小化の効果

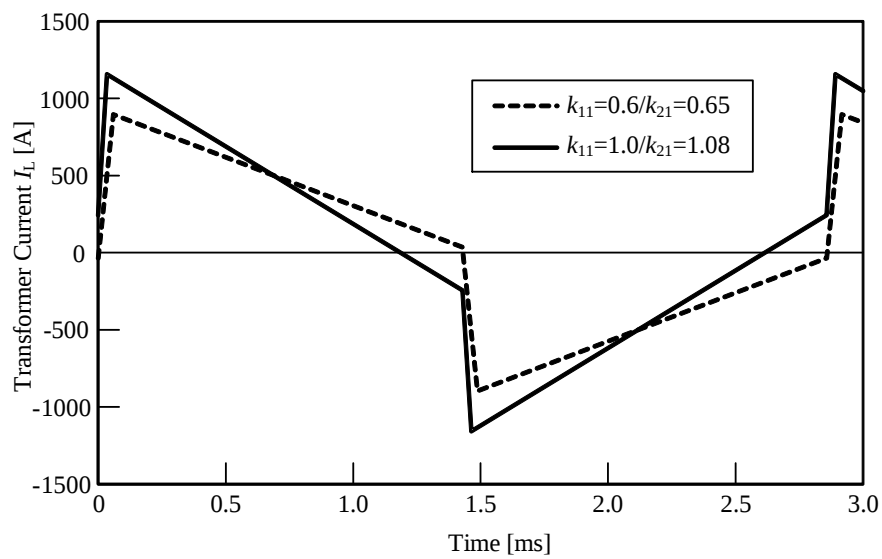


図 5.12 1セルバイパス時における電流波形比較

5.4. まとめ

本章では、高圧 DC/DC 変換器における直流電圧変動の影響について整理した。結果、発電機の実出力電力の変動やその他外乱の影響で電圧変動が発生すると、特に 0.1~0.5pu の軽負荷領域での効率悪化が顕著であり主たる要因はスイッチ損失の増加であることを明らかにした。低スイッチング損失化の方策として SiC-MOSFET 適用を検討したが、効果が小さく、別途電流ピーク値や実効値を抑制するような制御を検討することが必要となることが明らかになった。さらに、送配電用電力変換器として要求されるであろう、セル故障時の運転継続条件についても検討を行った。高圧 DC/DC 変換器では、入力側で各セルが直並列接続されている関係上、各セルの入出力電圧差が生じてしまい、電流増加と損失悪化が発生する。そこで、故障ユニットにおけるセルの出力電圧を電流ピーク値が最小化するように設定することで、損失の増加を抑制できることを確認した。ただし、この方式では、セル故障数増加に伴い、健全ユニットの電圧負担が増加するという課題があり、別途電流ピーク値や実効値を抑制するような制御を検討することが必要となる。

参考文献

- (1) R.W. De Doncker, M. Divan, and M.H. Kheraluwala: “A Three-Phase Soft-Switching High-Power-Density dc/dc Converter for High-Power Applications”, IEEE Trans. on IA, Vol.27, No.1, pp.63-73 (1991)
- (2) M. H. Kheraluwala, R. W. Gascoigne, D. M. Divan, and E. D. Baumann: “Performance Characterization of a High-Power Dual Active Bridge DC-to-DC Converter”, IEEE Trans. on IA, Vol. 28, No. 6, pp.1294-1301 (1992)
- (3) F. Krismer, and J. W. Kolar: “Closed Form Solution for Minimum Conduction Loss Modulation of DAB Converters”, IEEE Trans. on Power Electronics, Vol.27, No.1, pp.174-188 (2012)
- (4) J. Dorn, M. Pohl, D. Retzmann, and F. Schettler: “Transformation of the Energy System in Germany – Enhancement of System Stability by Integration of innovative Multilevel HVDC in the AC Grid”, Proc. of International ETG-Congress 2013, pp.1-6 (2013)
- (5) D-H.Valcan, P. C. Kjær, L. Helle, S. Sahukari, M. H-Maharsi, and S. Singh: “Cost of Energy Assessment Methodology for offshore AC and DC wind power plants”, Proc. of Optimization of Electrical and Electronic Equipment (OPTIM) 2012, pp.919-928, Brasov, Romania (2012)
- (6) A. Odaka, J. Itoh, I. Sato, and H. Ohguchi: “Analysis of Loss and Junction Temperature in Power Semiconductors of the Matrix Converter using Simple simulation Methods, “ Proc. of IEEE IAS2004, vol. 2, pp. 850-855 (2004)
- (7) Dewei Xu, Haiwei Lu, Lipei Huang, S. Azuma, M. Kimata, and R. Uchida: “Power Loss and Junction Temperature Analysis of Power Semiconductor Devices,” IEEE Trans. on Industry Applications, Vol. 38, No. 5, pp. 1426-1431 (2002)
- (8) K. Sun, and L. Huang: “A Method of Power Loss Calculation for RB-IGBT Matrix Converter,” Proc. of 2008 International Conference on Electrical Machines and Systems, pp. 1645-1648 (2008)
- (9) 井上重徳・赤木泰文:「双方向絶縁形 DC/DC コンバータの動作電圧と損失解析」, 電学論 D, Vol.127, No.2, pp.189-197 (2007)
- (10) Y. Ishi, and T. Jimichi: “Verification of SiC based Modular Multilevel Cascade Converter (MMCC) for HVDC Transmission Systems”, Proc. of 2018 International Power Electronics Conference (IPEC-Niigata 2018 -ECCE Asia), pp.1834-1839 (2018)
- (11) 濱田憲治・日野史郎・末川英介・梅寄勲:「鉄道車両用フル SiC 適用インバータを実現する 3.3kV 耐圧 SiC-MOSFET の低抵抗化技術」, 三菱電機技報, Vol.91, No.7, pp.7-10 (2017)

第6章

Dual-Phase-Shift 制御の適用検討

前章では、半導体素子の故障等の発生によりセルが出力不可能になった場合に高圧 DC/DC 変換器の運転を継続する際に、特定のセルで損失が著しく増大することを避けつつ故障発生前の定格電圧を維持するための各セル電圧の設定方法について明らかにした。しかし、巻数比と直流電圧の関係が異なる点で動作することには変わらないため、回路内の電流実効値が増加し損失が増加するという課題は残り続けていた。DAB コンバータを巻数比と直流電圧の関係が異なる点でも高効率に動作させる手法として DPS(Dual-Phase-Shift)制御が知られている。本章では、この DPS 制御の適用を行うために、さらに実現性を高め実用的な方式を検討する。

6.1. 電圧変動発生時における各半導体素子の電流波形

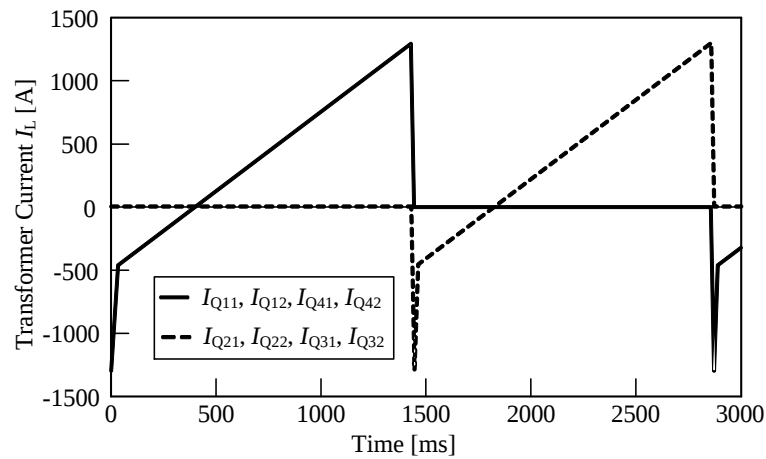
第5章でも説明したように、セル直流電圧に変動が発生し、巻数比と直流電圧の関係が異なる点で動作した場合、特に軽負荷領域で損失が増加する。主たる要因としては電流ピーク値増加に伴うスイッチング損失の増加である。図 6.1 に電圧変動がある場合の各 IGBT の電流波形を示す。図 6.1 に示すように、電圧変動が発生した場合、電流のピーク値が約 3 倍に増加していることが確認できる。さらに、電流ピーク値の増加に伴って、1 次側素子(Q₁₁～Q₄₂)ではターンオフ電流の増加しターンオフ損失が増加する。一方で、2 次側素子(Q₅₁～Q₈₂)では、電流の極性が反転する前に対向アームの素子がターンオンすることから、ダイオードがリカバリするため、リカバリ損が発生する。さらに、ZVS 動作が達成できないことで、ターンオン時には、スナバキャパシタに蓄えられたエネルギーを素子で損失することになるため(スナバ短絡)、ターンオン時にも損失が発生する。したがって、電圧変動の発生により大きなスイッチング損失が発生することになる。以上から、電圧変動発生時における高効率化には、電流実効値の抑制だけでなく、ピーク値の抑制と、2 次側での ZVS 動作達成が必要となる。

6.2. 電圧変動発生時における損失増加抑制方法

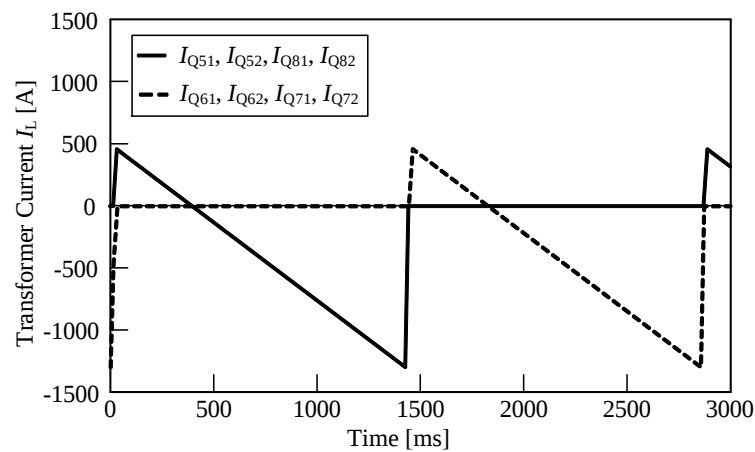
DAB コンバータにおけるセル電圧変動に伴う損失増加を抑制する方式に関する先行例として、大別すると以下ようになる。

- (1) 電圧変動時に巻き数比やインダクタンスを切り替える方式^{(1)~(3)}
- (2) 半導体素子のスイッチングパターンを制御する方式^{(4)~(7)}
- (3) 出力する交流電圧をマルチレベル化する方式^{(8)~(10)}

上記の内、(2)と(3)は交流電圧がマルチレベルになるという点で同じだが、(3)はマルチレ



(a) 1 次側 IGBT の電流波形



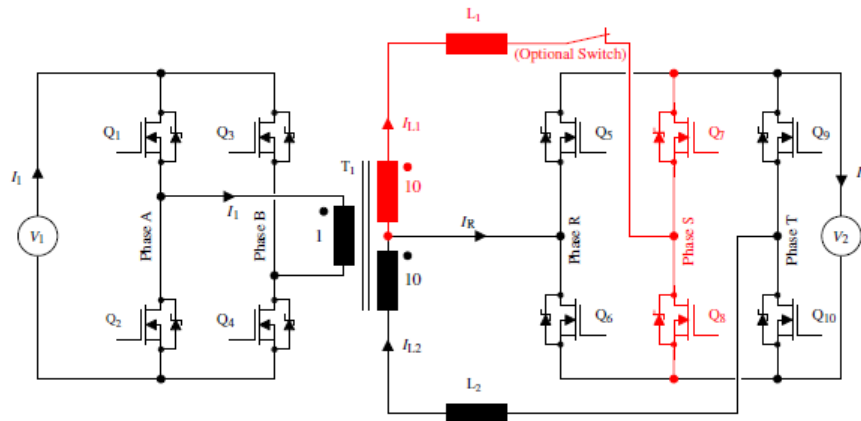
(b) 2 次側 IGBT の電流波形

図 6.1 セル電圧変動発生時の IGBT 電流波形

ベル電圧を出力可能な方式の回路を適用しているという点で異なっている。以下では、上記 3 種類の方式に対して具体例を示しながら特徴を説明する。

6.2.1. 電圧変動時に巻き数比やインダクタンスを追加する方式

図 6.2 に巻き数比やインダクタンスを追加する方式の具体例を示す⁽⁴⁾。この方式では、電圧変動が発生した場合に図中に赤線で示す部分の回路を追加するものであり、トランスのセンタータップに第 3 のレグとインダクタンスを追加するものである。レグとインダクタンスの追加はオプションスイッチをオンすることで行い、こうすることで、巻き数比が 1:1 から 1:2 になるため、1 次側電圧が上昇した場合に ZVS 動作領域を拡大することに有効である。しかし、高圧 DC/DC 変換器への適用を検討した場合、高圧 DC/DC 変換器は多数のセルで構成していることから、この方式では、大幅な部品の追加を伴うことになり、コスト面と信頼性の面から課題がある。

図 6.2 導体やインダクタンスを追加する方式の具体例⁽¹⁾

(出典： M. Wattenberg, and M. Pfof: “A Novel Dual Active Bridge Configuration for Wide Voltage Conversion Ratios”, in Proc. of 19th European Conference on Power Electronics and Applications (EPE’17 ECCE-Europe), pp. 1-10 (2017))

6.2.2. 半導体素子のスイッチングパターンを制御する方式

図 6.3 に半導体素子のスイッチングパターンを制御する方式の具体例を示す。通常 DAB コンバータでは、1 次側および 2 次側の交流電圧における位相差を制御することで送電電力を制御するが、この方式では、各レグのスイッチング位相を制御することで出力する交流電圧にゼロ電圧期間を設けるものである(一般的に、片側の交流電圧にゼロ電圧期間を設ける方式を Dual-Phase-Shift 制御、両側の交流電圧にゼロ電圧期間を設ける方式を Triple-Phase-Shift 制御と呼ぶ)。この方式では、電流の実効値またはピーク値を最小化することができ、電圧変動発生時において損失を低減することが期待できる。さらに、図 6.2 に示す方式に比べて部品を追加する必要がないため、コスト面と信頼性の面での課題はない。しかし、各レグのスイッチング位相を導出するために複雑な計算を行う必要があり、この面では実用性に欠ける方式である。

6.2.3. 出力する交流電圧をマルチレベル化する方式

図 6.4 に出力する交流電圧をマルチレベル化する方式の具体例を示す。この方式は、片側にマルチレベル変換器を適用した方式であり、電圧条件によって出力する交流電圧のレベル数を制御することで幅広い ZVS 動作領域を実現するものである。この方式では、図 6.3. に示したような交流電圧にゼロ電圧期間を設けることも可能であり、合わせて電圧のレベル数を選択できるため ZVS 動作領域は非常に幅広くなる。しかし、図 6.2 に示す方式と同様に現状のセルに対して追加の半導体素子が必要となることから、コスト面と信頼性の面で課題がある。

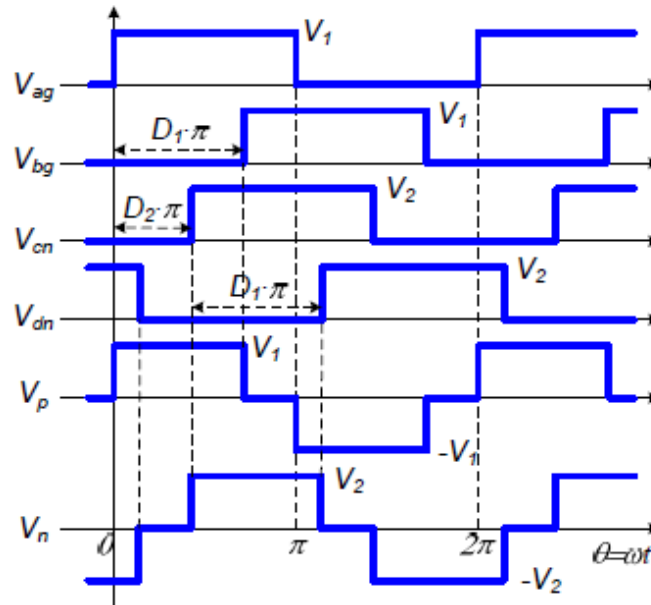


図 6.3 半導体素子のスイッチングパターンを制御する方式の具体例⁽⁴⁾

(出典：M. Kim, M. Rosekeit, S. Sul, and R.W. De Doncker: “A Dual-Phase-Shift Control Strategy for Dual-Active-Bridge DC-DC Converter in Wide Voltage Range”, in Proc. of 8th International Conference on Power Electronics-ECCE Asia, pp. 364-371 (2011))

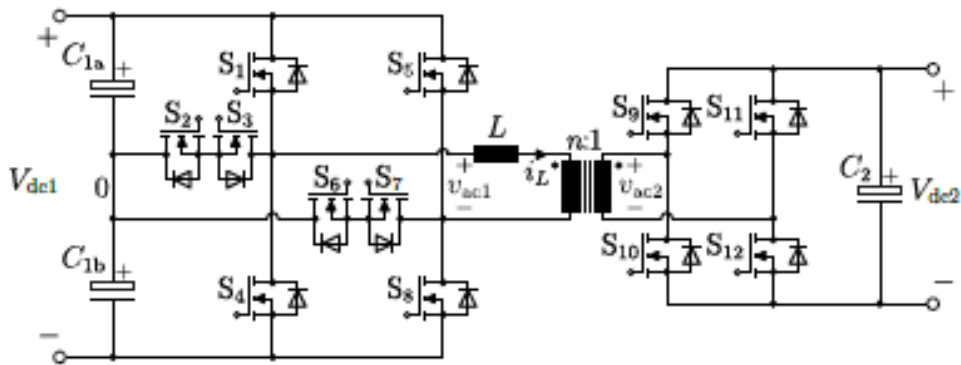


図 6.4 出力する交流電圧をマルチレベル化する方式の具体例⁽⁸⁾

(出典：P. A. M. Bezerra, F. Krismer, R. M. Burkart, and J. W. Kolar: “Bidirectional Isolated Non-Resonant DAB DC-DC Converter for Ultra-Wide Input Voltage Range Application”, in Proc. of 2014 International Power Electronics and Application Conference and Exposition, pp. 1-7 (2014))

6.2.4. 高圧 DC/DC 変換器に適用する方式

図 6.2～図 6.4 に示した 3 種類の方式にはそれぞれ課題がある。表 6.1 に上記に示した 3 種類の方式における特徴と課題を示す。前述の通り，図 6.2 と図 6.4 に示す方式では，追加の部品が必要となることから，多数のセルで構成する高圧 DC/DC 変換器に適用するにはコスト面と信頼性の面で課題がある。一方で，図 6.3 に示す方式は部品の追加を必要とせず，ほかの 2 種類の方式における課題がないため有望な方式であるが，複雑な計算が必要となる点では実用性に欠ける。したがって，本章では，図 6.3 に示す方式である DPS 制御の適用をすべくより実現性を高めた実用的な方式を検討することとする。

表 6.1 各方式における特徴と課題

方式	(1)	(2)	(3)
概要	巻き数比やインダクタンスを切り替える	スイッチングパターンを制御し，交流電圧にゼロ電圧期間を設ける	マルチレベル電圧を出力可能な変換器を適用する
部品の追加有無	有	無	有
課題	部品追加に伴うコスト上昇と信頼性低下	スイッチング位相を導出するために複雑な計算を行う必要有	半導体素子数増加に伴うコスト上昇と信頼性低下
実用性	×	○	△

6.3. Dual-Phase-Shift 制御の適用検討

6.3.1. 1 次側適用時の送電電力制御

電圧変動時における高効率化を目的に DPS 制御の適用を検討する。DPS 制御は、1 次側または 2 次側ブリッジにおける各レグのスイッチング位相に差を持たせることで、出力する交流電圧にゼロ電圧期間を設ける制御方式である⁽¹³⁾。図 6.5 に 1 次側に DPS 制御を適用した場合の各素子のゲート信号と交流電圧 v_{t1} , v_{t2} およびトランスに入力される電流 I_L の波形をそれぞれ示す。1 次側において、 Q_{41} , Q_{42} のゲート信号を Q_{11} , Q_{12} のゲート信号に対して δ だけ遅らせることで、 v_{t1} にはゼロ電圧期間が設けられる。また、図中において $I_{L10} \sim I_{L13}$ はそれぞれ、各 IGBT のターンオフ時の電流であり、 I_{L10} は初期値である。この場合の送電電力 P の理論式を導出する。 I_L は DPS 制御を適用しない場合と同様に周期関数であり、 $I_{L10} = -I_{L13}$ であるため、0 から π までの半周期のみを考えれば良い⁽¹⁰⁾。以下に各区間における I_L の式をそれぞれ示す。

(i) $0 \leq \theta < \phi$

$$I_L(\theta) = \frac{V_{Cnm}}{\omega L_S} \theta + I_{L10} \quad (6.1)$$

(ii) $\phi \leq \theta < \delta$

$$I_L(\theta) = -\frac{V_{Cnm}}{\omega L_S} (\theta - \phi) + I_{L11} \quad (6.2)$$

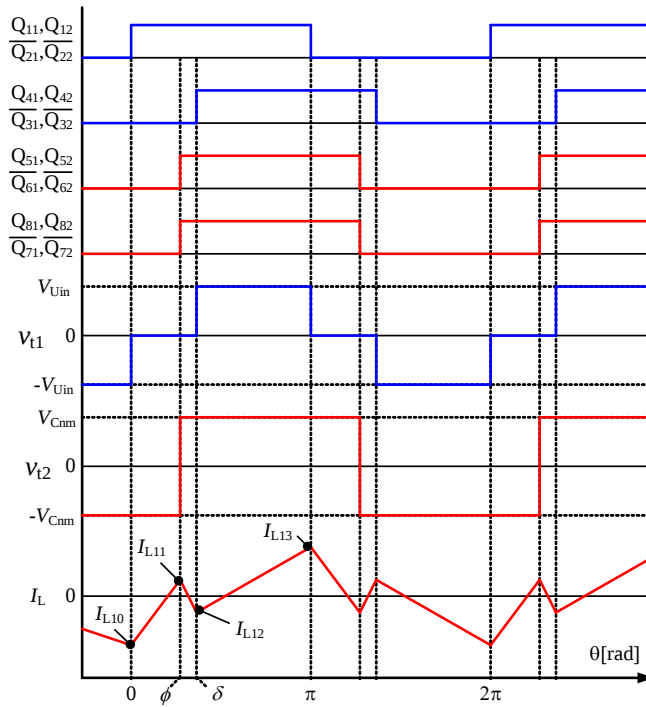


図 6.5 1 次側に DPS 制御を適用した場合の動作波形 ($V_{Uin} > V_{Cnm}$)

(iii) $\delta \leq \theta < \pi$

$$I_L(\theta) = \frac{V_{Uin} - V_{Cnm}}{\omega L_S} (\theta - \delta) + I_{L12} \quad (6.3)$$

ただし、上記式において、 $\omega = 2\pi f_{sw}$ である。(6.1)~(6.3)式および $I_{L10} = -I_{L13}$ より $I_{L10} \sim I_{L12}$ は以下の式のようにそれぞれ求めることができる。

$$I_{L10} = -\frac{(V_{Uin} - V_{Cnm})(\pi - \delta) - V_{Cnm}(\delta - \phi) + V_{Cnm}\phi}{2\omega L_S} \quad (6.4)$$

$$I_{L11} = -\frac{V_{Uin}(\pi - \delta) - V_{Cnm}\pi}{2\omega L_S} \quad (6.5)$$

$$I_{L12} = -\frac{V_{Uin}(\pi - \delta) - V_{Cnm}(\pi + 2\phi - 2\delta)}{2\omega L_S} \quad (6.6)$$

以上から、1次側に DPS 制御を適用した場合の送電電力 P は以下に示す式の通りとなる。

$$\begin{aligned} P &= \frac{1}{2\pi} \int_0^{2\pi} V_{Uin}(\theta) I_L(\theta) d\theta = \frac{1}{\pi} \int_0^{\pi} V_{Uin}(\theta) I_L(\theta) d\theta \\ &= \frac{V_{Uin} V_{Cnm}}{\omega L_S} \left(\phi - \frac{\delta}{2} \right) \left(1 - \frac{\delta}{\pi} \right) \end{aligned} \quad (6.7)$$

図 6.5 において ZVS 動作を成立させるためには、 $I_{L10} < 0$, $I_{L11} > 0$, $I_{L12} < 0$ である必要があるので、DPS 制御を 1 次側に適用するのは $V_{Uin} > V_{Cnm}$ の場合である。

6.3.2. 2 次側適用時の送電電力制御

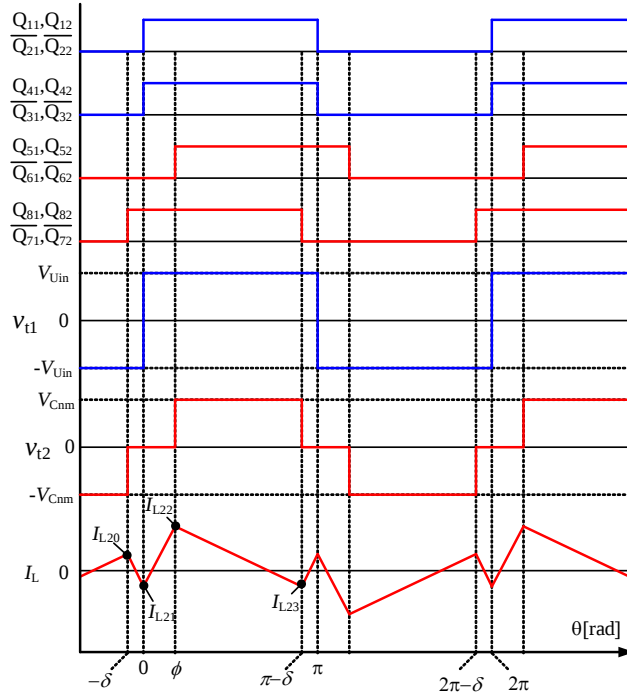
図 6.6 に 2 次側に DPS 制御を適用した場合の各素子のゲート信号と交流電圧 v_{t1} , v_{t2} およびトランスに入力される電流 I_L の波形をそれぞれ示す。2 次側において、 Q_{81} , Q_{82} のゲート信号を Q_{51} , Q_{52} のゲート信号に対して δ だけ進めることで、 v_{t2} にはゼロ電圧期間が設けられる。また、図中において $I_{L20} \sim I_{L23}$ はそれぞれ、各 IGBT のターンオフ時の電流であり、 I_{L20} は初期値である。この場合の送電電力 P の理論式を 1 次側に DPS 制御を適用した場合と同様に導出する。 I_L は DPS 制御を適用しない場合と同様に周期関数であり、 $I_{L20} = -I_{L23}$ であるため、 $-\delta$ から $\pi - \delta$ までの半周期のみを考えれば良い(10)。以下に各区間における I_L の式をそれぞれ示す。

(i) $-\delta \leq \theta < 0$

$$I_L(\theta) = -\frac{V_{Uin}}{\omega L_S} (\theta + \delta) + I_{L20} \quad (6.8)$$

(ii) $0 \leq \theta < \phi$

$$I_L(\theta) = \frac{V_{Uin}}{\omega L_S} \theta + I_{L21} \quad (6.9)$$


 図 6.6 2 次側に DPS 制御を適用した場合の動作波形($V_{Uin} < V_{Cnm}$)

(iii) $\phi \leq \theta < \pi - \delta$

$$I_L(\theta) = \frac{V_{Uin} - V_{Cnm}}{\omega L_S} (\theta - \phi) + I_{L22} \quad (6.10)$$

(6.8)~(6.10)式および $I_{L20} = -I_{L23}$ より, $I_{L20} \sim I_{L22}$ は以下の式のようにそれぞれ求めることができる。

$$I_{L20} = -\frac{V_{Uin}(\phi - \delta) + (V_{Uin} - V_{Cnm})(\pi - \delta - \phi)}{2\omega L_S} \quad (6.11)$$

$$I_{L21} = \frac{-V_{Uin}\pi + V_{Cnm}(\pi - \delta - \phi)}{2\omega L_S} \quad (6.12)$$

$$I_{L22} = \frac{-V_{Uin}(\pi - 2\phi) + V_{Cnm}(\pi - \delta - \phi)}{2\omega L_S} \quad (6.13)$$

以上から, 2 次側に DPS 制御を適用した場合の送電電力 P は以下に示す式の通りとなる。

$$\begin{aligned} P &= \frac{1}{2\pi} \int_{-\delta}^{2\pi-\delta} V_{Cnm}(\theta) I_L(\theta) d\theta = \frac{1}{\pi} \int_{-\delta}^{\pi-\delta} V_{Cnm}(\theta) I_L(\theta) d\theta \\ &= \frac{V_{Uin} V_{Cnm}}{2\omega L_S} \left(1 - \frac{\phi + \delta}{\pi}\right) (\phi - \delta) \end{aligned} \quad (6.14)$$

図 6.6 において ZVS 動作を成立させるためには, $I_{L20} > 0$, $I_{L21} < 0$, $I_{L22} > 0$ である必要がある。DPS 制御を 2 次側に適用するのは $V_{Uin} < V_{Cnm}$ の場合である。

6.3.3. 各位相差の設定方法

DPS 制御を適用しない場合、良く知られているように送電電力 P は v_{t1} , v_{t2} の間の位相差の 1 変数のみで制御することができるが、1 次側または 2 次側に DPS 制御を適用した場合、前述の通り送電電力 P は δ と ϕ の 2 変数関数となってしまう、電力制御が複雑化するという課題がある。そこで、スナバキャパシタの充放電動作に着目して δ と ϕ の設定を行う。1 次側 DPS 制御を適用した場合、 I_{L11} は 2 次側 IGBT のターンオフ電流であり、2 次側におけるスナバキャパシタの充放電電流となるため、ZVS 動作達成のためには、 I_{L11} をデッドタイム中にスナバキャパシタの充放電を完了させる値にする必要がある。 I_{L11} を ZVS 動作が達成するために必要な電流 I_{ZVS} になるようにするには(6.5)式から、 δ を以下の式通りに設定する必要がある。

$$\delta = \pi + \frac{2\omega L_S}{V_{Uin}} \left(I_{ZVS} - \frac{V_{Cnm}}{2\omega L_S} \pi \right) \quad (6.15)$$

一方で、この時送電電力 P を制御するために ϕ を以下に示す式の通りに設定する必要がある。

$$\phi = \frac{\omega L_S P}{V_{Uin} V_{Cnm}} \left(1 - \frac{\delta}{\pi} \right)^{-1} + \frac{\delta}{2} \quad (6.16)$$

1 次側に DPS 制御を適用する場合には、(6.15)式により、ZVS 動作達成に必要な電流 I_{ZVS} を得るための δ を算出し、 δ と送電電力 P を(6.16)式に代入することで ϕ が得られるため ZVS 動作を達成しつつ送電電力 P を簡単に制御することが可能となる。

一方で、2 次側に DPS 制御を適用した場合についても同様に 1 次側の ZVS 動作達成に着目して δ と ϕ を決定することが可能である。1 次側の ZVS 動作に着目して、(6.12)式から以下に示す式が導出できる。

$$\delta = \pi - \frac{2\omega L_S}{V_{Cnm}} \left(I_{ZVS} + \frac{V_{Uin}}{2\omega L_S} \pi \right) - \phi \quad (6.17)$$

次に、(6.14)式を変形することで以下の式を導出することができる。

$$[\pi - (\phi + \delta)](\phi - \delta) = \frac{2\pi\omega L_S P}{V_{Uin} V_{Cnm}} \quad (6.18)$$

(6.18)式に(6.17)式を代入することで、 ϕ を以下の式に示すとおりに求めることができる。

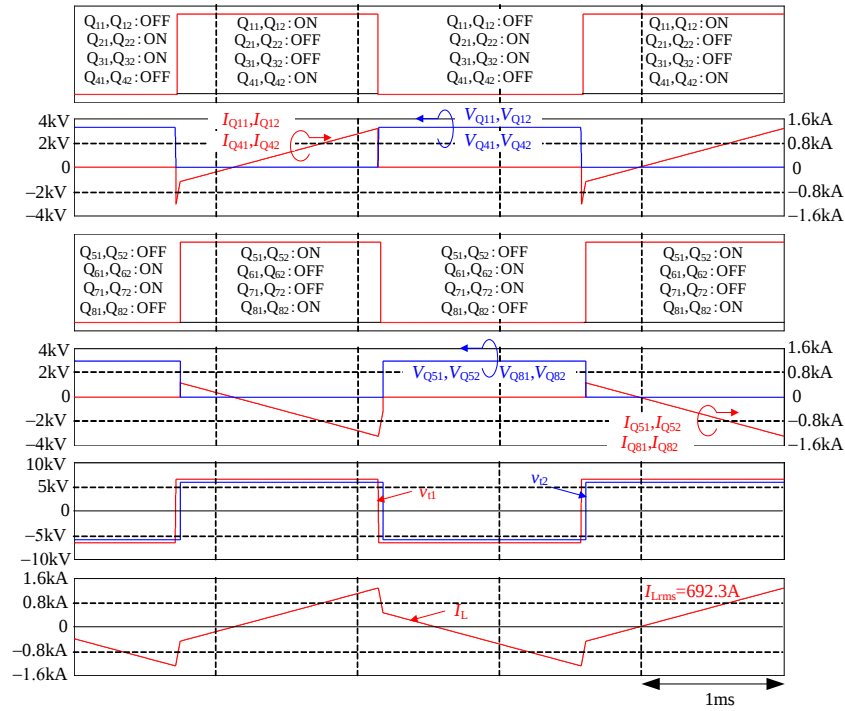
$$\phi = \frac{1}{2} \left[\frac{P}{V_{Uin}} \pi \left(I_{ZVS} + \frac{V_{Uin}}{2\omega L_S} \pi \right)^{-1} + \pi - \frac{2\omega L_S}{V_{Cnm}} \left(I_{ZVS} + \frac{V_{Uin}}{2\omega L_S} \pi \right) \right] \quad (6.19)$$

2 次側に DPS 制御を適用する場合、送電電力 P と 1 次側の ZVS に必要な電流 I_{ZVS} を(6.19)式に代入し ϕ を算出することで δ が得られるため、ZVS 動作を達成しつつ送電電力 P を簡単に制御することが可能となる。以上から、本稿で述べるようにスナバキャパシタの充放電動作に着目し DPS 制御に必要な δ と ϕ を決定することで、送電電力 P の制御を簡単にを行うことが可能となる。

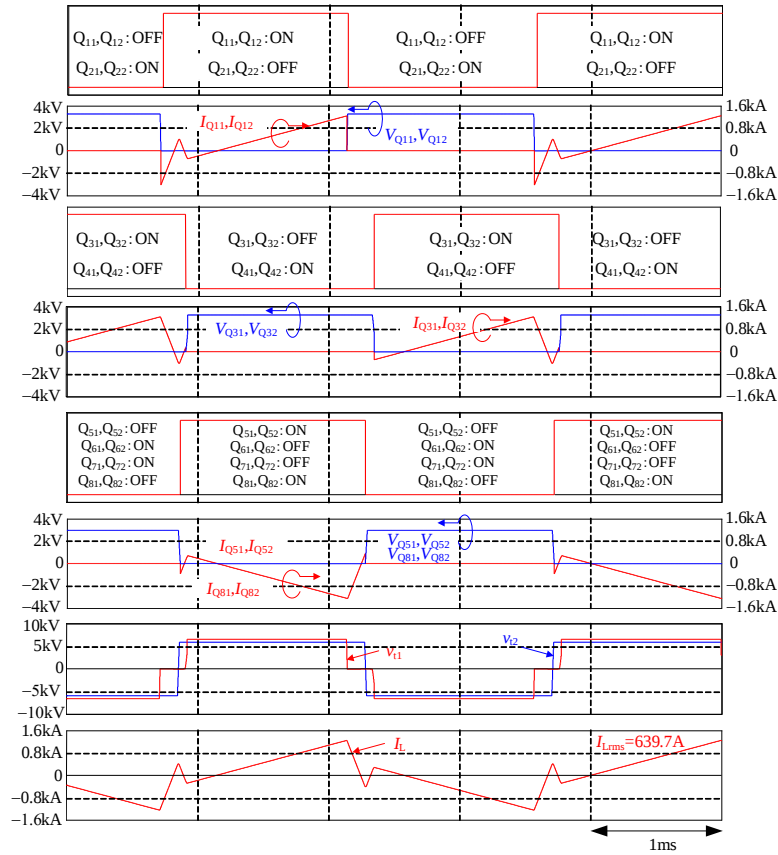
6.4. 適用効果の検証

6.4.1. シミュレーション結果

図 6.7 および図 6.8 に本稿で検討している DPS 制御を適用した場合と適用していない場合のシミュレーション結果を示す。なお、シミュレーションは送電電力 0.3pu で実施しており、(6.15)~(6.19)式より図 6.7 では $\delta=0.431\text{rad}$, $\phi=0.303\text{rad}$ に設定し、図 6.8 では、 $\delta=0.128\text{rad}$, $\phi=0.303\text{rad}$ に設定している。シミュレーション結果より、 $V_{\text{Uin}}>V_{\text{Cnm}}$ の時には、DPS 制御を適用しない場合、2 次側でダイオードのリカバリが発生し、スナバキャパシタのエネルギーはすべて、IGBT で損失されているのに対して、(6.15)式および(6.16)式により導出した δ , ϕ を用いて 1 次側に DPS 制御を適用した場合には、2 次側ではスナバキャパシタ充放電がデッドタイム中に完了し、ZVS 動作を達成していることが確認できる。一方で、 $V_{\text{Uin}}<V_{\text{Cnm}}$ の時には、DPS 制御の適用がなければ 1 次側でダイオードのリカバリが発生し、スナバキャパシタのエネルギーはすべて、IGBT で損失されているが、(6.17)式および(6.19)式により導出した δ , ϕ を用いて 2 次側に DPS 制御を適用した場合には、1 次側ではスナバキャパシタの充放電がデッドタイム中に完了し、ZVS 動作を達成していることが確認できる。さらに、図 6.7 および図 6.8 に示す通り、 I_{Lrms} についても減少しており、変圧器銅損の低減が期待できる。

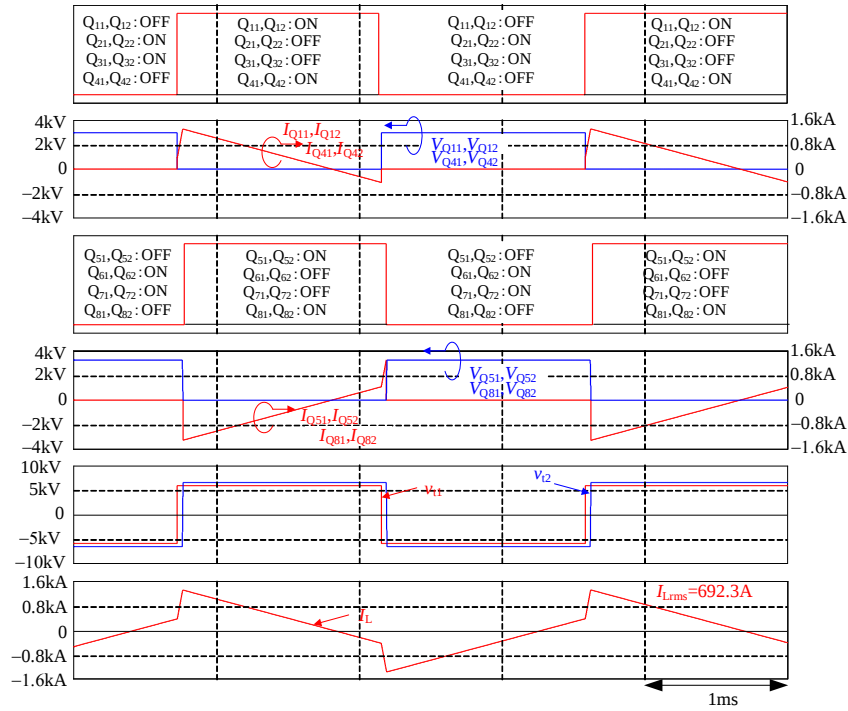


(a) DPS 制御を適用しない場合

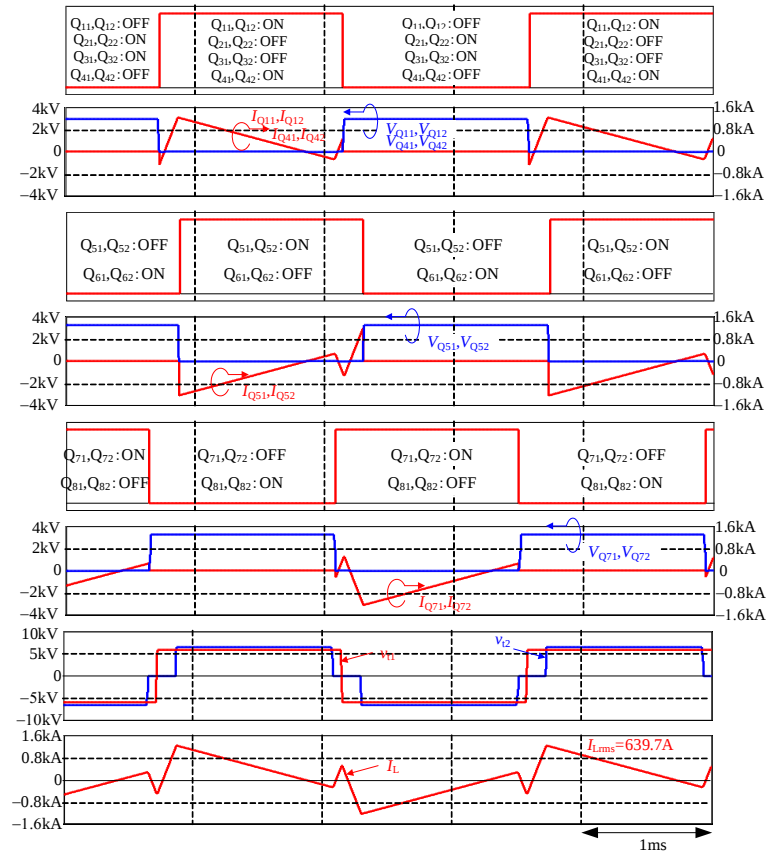


(b) DPS 制御を適用した場合

 図 6.7 0.3pu 動作時のシミュレーション結果($V_{Uin} \times 0.90 = V_{Cnm}$)



(a) DPS 制御を適用しない場合



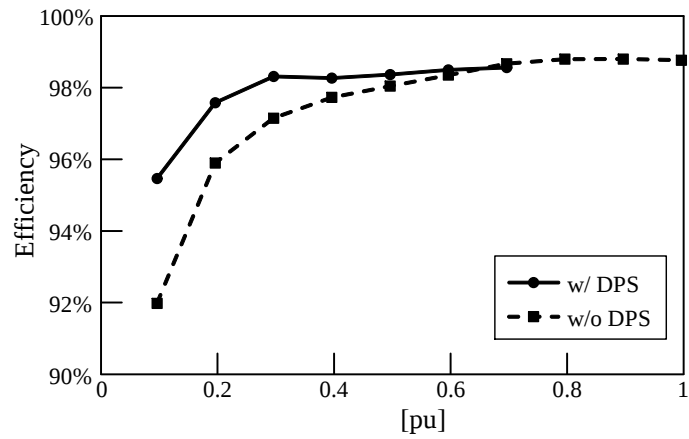
(b) DPS 制御を適用した場合

図 6.8 0.3pu 動作時のシミュレーション結果($V_{Uin} \times 1.1 = V_{Cnm}$)

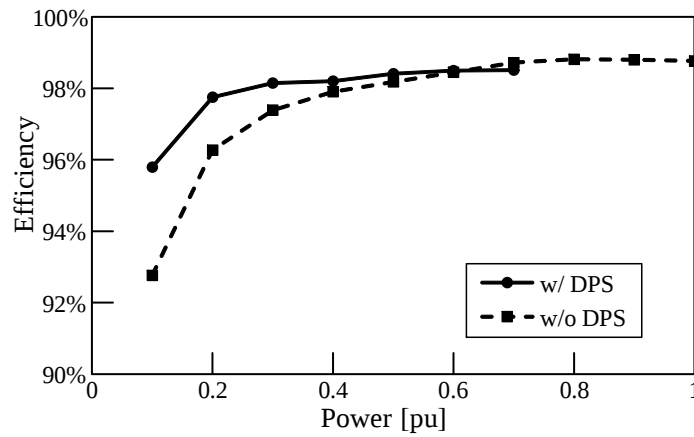
6.4.2. 変換効率の試算結果

図 6.9 に DPS 制御適用時の効率試算結果を示す。 V_{Uin} および V_{Cnm} の大小関係にかかわらず、送電電力 0.6pu までの運転領域で変換効率が改善していることが確認できる。これは、DPS 制御適用により ZVS 動作を達成したことで、スナバ短絡が抑制されたこととスイッチング損失を低減できたことが寄与している。また、前述の通り、 I_{Lrms} の低減による変圧器損失が減少している点も含まれる。一方で 0.7pu 以降の領域では、ZVS 動作は達成できるが、DPS 制御を適用したために無効電流が増加してしまい導通損失やターンオフ損失が増加したことが原因である。以上より、本稿で検討している DPS 制御は軽負荷領域で効果があり、実施の際にも 0.6pu 以下の動作領域でのみ適用することが望ましいという結論が得られる。洋上風力発電の設備利用率が 30%程度で、0.4pu 以下の出力で発電している時間の方が長くなること(2),(5)を考慮すると、DPS 制御による軽負荷領域の効率改善は洋上風力発電の売電収入改善に対して有効であると期待できる。一方で、0.7pu 以上の領域で DPS 制御適用時の変換効率が DPS 制御を適用しない場合の変換効率を下回った原因について検討する。図 6.10 に 0.3pu 動作における DPS 制御を適用した場合と適用しない場合の損失内訳の比較を示す。また、同様に図 6.11 には 0.7pu 動作時における DPS 制御を適用した場合と適用しない場合の損失内訳の比較を示す。なお、図 6.10 および図 6.11 は $V_{Uin} > V_{Cnm}$ の場合(1 次側に DPS 制御を適用した場合)における比較結果を示している。

前述のとおり、図 6.10 および図 6.11 は $V_{Uin} > V_{Cnm}$ の場合であり DPS 制御は 1 次側に適用されている状態であるため、2 次側のスナバキャパシタはデッドタイム期間中に充放電が完了する。したがって、2 次側におけるスナバ短絡に伴う損失は発生しないため、DPS 制御の適用により損失が低減可能となり、図 6.10 に示すような結果が得られたと考えられる。一方で、DPS 制御では、出力する交流電圧にゼロ電圧期間を設けるものであり、その期間中は電力が送電されない状態となる。しかし、この送電に寄与しない期間中も 2 次側電圧の影響で電流は増加し続けるため、1 次側の半導体素子のターンオフ電流が増加することになり、結果として 1 次側半導体素子のターンオフ損失が増加する。このような理由により送電電力の増加により 1 次側半導体素子のターンオフ電流が増加し、本学位論文で提案している高圧 DC/DC 変換器の場合 0.7pu 送電の動作点で図 6.11 に示すような損失の逆転が発生したと考えられる。本章では、1 次側に DPS 制御を適用した場合について説明したが、2 次側に適用した場合についても同様に考えることが可能であり、同じ理由により 0.7pu 動作の点で変換効率の逆転が発生したものと考えられる。



(a) $V_{Uin} \times 0.90 = V_{Cnm}$ の場合



(b) $V_{Uin} \times 1.1 = V_{Cnm}$ の場合

図 6.9 変換効率の試算結果

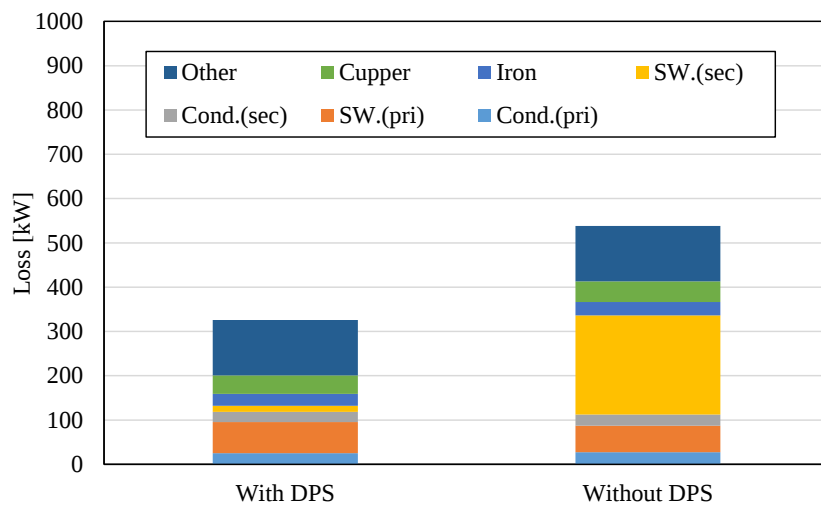


図 6.10 0.3pu 動作における DPS 制御を適用した場合と適用しない場合の損失内訳の比較

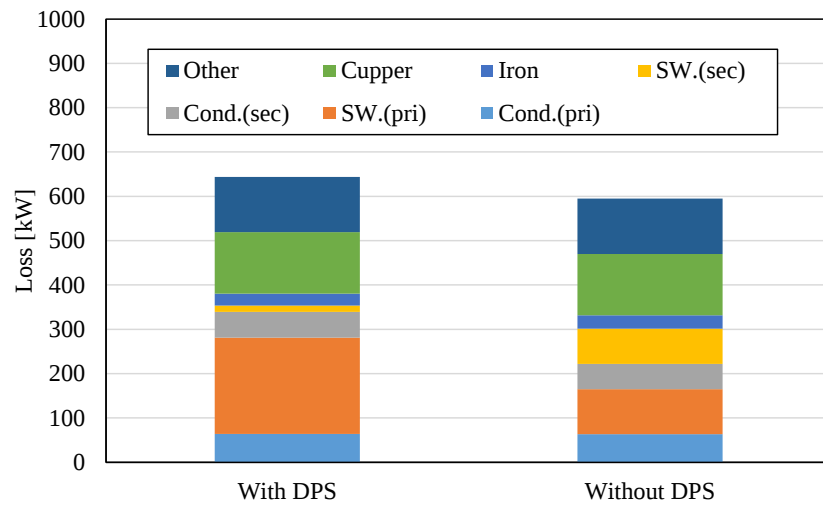
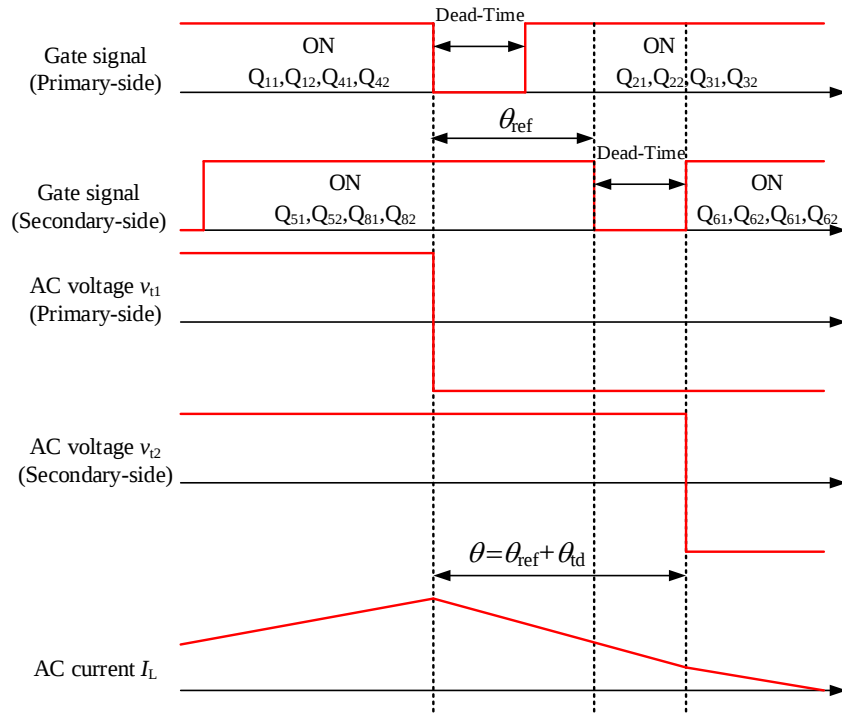


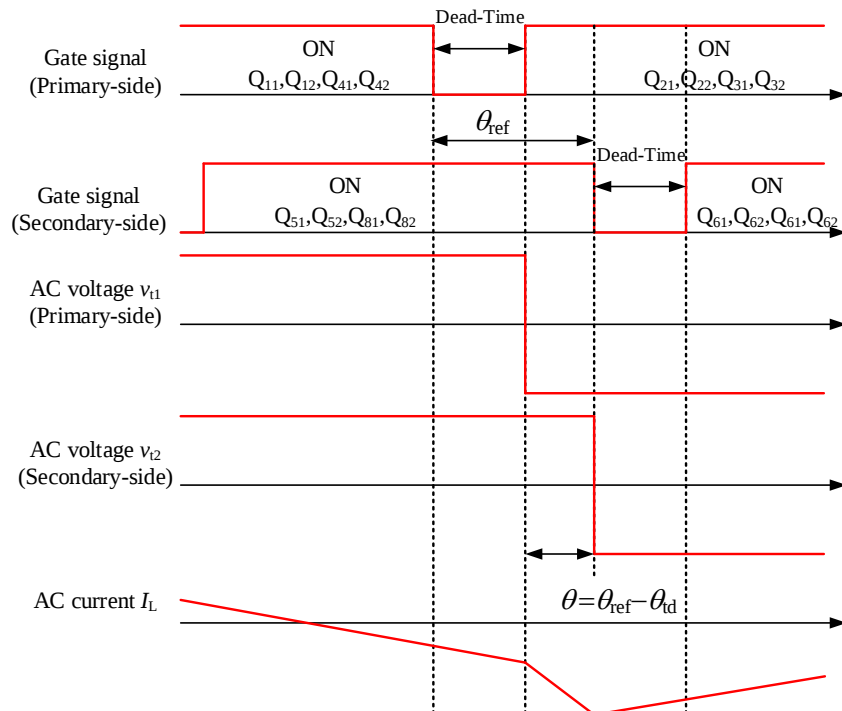
図 6.11 0.7pu 動作における DPS 制御を適用した場合と適用しない場合の損失内訳の比較

6.4.3. デッドタイムによる送電電力誤差

電力変換器では、半導体素子の特性のばらつきによるターンオンおよびターンオフ動作の遅延に伴う短絡を防止する目的で、すべての半導体素子がオフ状態となるデッドタイムを設けるが、DAB コンバータでは、このデッドタイムにより送電電力に誤差が発生することが知られている⁽¹¹⁾。これは、図 6.12 に示すように送電電力を制御している 1 次-2 次交流電圧間における位相差 θ が指令値 θ_{ref} に比べてデッドタイム分 θ_d だけ大きくなる、または小さくなることで発生する。しかし、この現象は、半導体素子がターンオフする前に電流の極性が切り替わることで発生する。言い換えると、ZVS 動作が達成できている状態では、デッドタイムの影響は発生しないことになる。本章で検討している DPS 制御を適用することで、1 次側あるいは 2 次側のスナバキャパシタが、デッドタイム期間中に充放電動作が完了し ZVS 動作が達成できることから、効率の改善だけでなく、デッドタイムによる送電電力の誤差抑制も期待できる。



(a) デッドタイム分だけ位相差が大きくなる場合



(b) デッドタイム分だけ位相差が小さくなる場合

図 6.12 デッドタイムによる影響

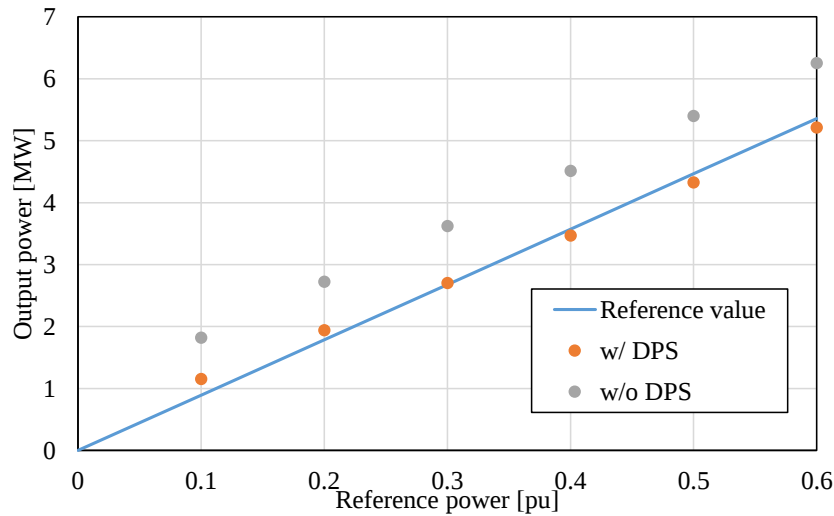


図 6.12 DPS 制御を適用した場合と適用しない場合の送電電力

図 6.13 に DPS 制御を適用した場合と適用しない場合の送電電力を示す。なお、前述の通り、DPS 制御の適用は 0.6pu 以下の領域となることが想定されるため、図 6.12 においても 0.6pu 以下の動作領域での比較を行っている。DPS 制御を適用した場合にでは、ZVS 動作が達成されるため、デッドタイムによる送電電力の誤差が小さくなっていることが確認できる。

6.5. まとめ

本稿では、高圧 DC/DC 変換器の課題である電圧変動時における効率低下について、DAB コンバータの高効率化の手法として知られている DPS 制御の適用による高効率化を検討した。DPS 制御では、2つの位相差を制御することで高効率化するが、一方で送電電力が 2 変数関数になってしまうという課題がある。そこで、本稿では、スナバキャパシタの充放電動作に着目し、位相差を決定することを検討した。結果、スナバキャパシタの充放電動作がデッドタイム中に完了することをシミュレーションにより確認した。さらに、DPS 制御を適用した場合について効率試算を行い、 0.6pu 以下の動作領域では、効率改善の効果があることを明らかにした。洋上風力発電の設備利用率が 30%程度であり、 0.4pu 以下の出力で発電している時間の方が長くなることを考慮すると、本稿で検討した DPS 制御による軽負荷領域の効率改善は洋上風力発電の売電収入改善に対して有効であると期待できる。

さらに、デッドタイムにより発生する送電電力の誤差についても DPS 制御により抑制可能であることを明らかにした。

参考文献

- (1) M. Wattenberg, and M. Pfof: “A Novel Dual Active Bridge Configuration for Wide Voltage Conversion Ratios”, in Proc. of 19th European Conference on Power Electronics and Applications (EPE’17 ECCE-Europe), pp. 1-10 (2017)
- (2) 比嘉隼・伊東淳一:「等価励磁インダクタンス切り替え方式を用いたデュアルアクティブブリッジコンバータの実機検証」, 電学論 D, Vol. 139, No. 1, pp.40-50 (2019)
- (3) Y. Shen, X. Sun, W. Li, X. Wu, and B. Wang: “A Modified Dual Active Bridge Converter With Hybrid Phase-Shift Control for Wide Input Voltage Range”, *IEEE Trans. on Power Electronics*, Vol. 31, No. 10, pp.6884-6900 (2016)
- (4) M. Kim, M. Rosekei, S. Sul, and R.W. De Doncker: “A Dual-Phase-Shift Control Strategy for Dual-Active-Bridge DC-DC Converter in Wide Voltage Range”, Proc. of 8th International Conference on Power Electronics-ECCE Asia, pp. 364-371 (2011)
- (5) F. Krismer, J. Biela, and J. Kolar: “A Comparative Evaluation of Isolated Bi-directional DC/DC Converters with Wide Input and Output Voltage Range”, in Proc. of Fourtieth IAS Annual Meeting, pp. 1-8 (2005)
- (6) M. H. A. Malek, H. Kakigano, and K. Takabe: “Dual Active Bridge DC-DC Converter with Tunable Dual Pulse-Width Modulation for Complete Zero Voltage Switching Operation”, *IEEE Trans. on Industry Applications*, Vol. 8, No. 1, pp. 98-107 (2019)
- (7) 松田朋浩・G. Guidi, 河村篤男・今久保知史・佐々木裕司・軸丸武弘:「交流端電圧の PWM 制御を用いたデュアルアクティブブリッジ DC/DC コンバータの高効率化に関する研究」, 平成 23 年電気学会産業応用部門大会, pp.307-312 (2011)
- (8) P. A. M. Bezerra, F. Krismer, R. M. Burkart, and J. W. Kolar: “Bidirectional Isolated Non-Resonant DAB DC-DC Converter for Ultra-Wide Input Voltage Range Application”, in Proc. of 2014 International Power Electronics and Application Conference and Exposition, pp. 1-7 (2014)
- (9) 比嘉隼・宅間春介・日下圭祐・伊東淳一:「広い電圧駆動範囲に対して動作モード力替え法を適用した T-type Dual Active Bridge DC-DC コンバータの開発」, 電学論 D, Vol. 139, No. 4, pp. 388-400 (2019)
- (10) G. Xu, D. Sha, Y. Xu, and X. Liao: “Hybrid-Bridge-Based DAB Converter With Voltage Match Control for Wide Voltage Conversion Gain Application”, Vol. 33, No. 2, pp. 1378-1388 (2018)
- (11) K. Takagi, H. Fujita “Dynamic Control and Dead-Time Compensation Method of an isolated Dual-Active-Bridge DC-DC Converter” , Proc. of 17th European Conference on Power Electronics and Applications (EPE’15 ECCE-Europe), pp. 1-10.

第7章

結論

本研究では、高圧 DC/DC 変換器の実現に向けて必要不可欠な基礎的事項を明らかにし、提案した手法や制御方式に関してシミュレーション解析、および実験によりその有効性、妥当性を実証した。本章では、研究の成果をまとめ、今後の課題について整理して述べる。

7.1. 本研究の成果

本研究で得られた成果として、以下の5つの項目が挙げられる。

(1) 高圧 DC/DC 変換器の回路方式の提案

高圧 DC/DC 変換器の電氣的仕様を満足する回路方式として DAB コンバータを多数直並列に接続した回路方式を提案した。もう1つの有効な方式である FTF 方式と半導体素子数、定格運転時の変換効率、変圧器の重量の観点から定量的な比較を実施し、提案した回路方式が半導体素子数、変換効率の面から優れていることを明らかにした。

(2) 高圧 DC/DC 変換器における電圧バランス制御方式を確立

多数の DAB コンバータから構成される高圧 DC/DC 変換器では、各々のセルを構成する部品のバラつきなどに伴い発生する電圧のアンバランスが発生するため、電圧バランス制御が必要となり、高圧 DC/DC 変換器の実現には不可欠な制御である。しかし、回路の構成上、セルの入力が直並列接続、出力が全て並列接続されており電圧制御の自由度が不足している。そこで、電圧制御用の補助変換器を追加することで、制御自由度の不足を補った。補助変換器は、HVDC 側と MVDC 側のいずれに接続したとしても電圧制御が実現可能であるが、より実現性を高めるという観点から、対地電圧が低い MVDC 側に接続する構成とした。また、各セルの電圧バランスについては、各セルの送電する電力を制御することで実現している。

(3) 2 直列 3 並列接続半導体素子の適用法の確立

2 直列接続した半導体素子の適用は、高圧 DC/DC 変換器の高効率化に不可欠である。部品の追加が必要となる従来手法では、コスト面と信頼性の観点から実現性がないため、適用が困難であったため、スナバキャパシタを利用して直列素子間の電圧アンバランスを抑制する手法を提案した。この手法においてでは、不可欠となる DAB コンバータの ZVS 動作と電圧アンバランス抑制の両立を実現するスナバキャパシタ容量の設計指針を示した。

シミュレーション検証および実験検証により、提案手法の有効性を明らかにした。

(4) セル故障時における継続運転を実現するための電圧設定方法

電力系統の連系する電力変換器として、故障発生時においても継続運転が可能であることが必要不可欠であると考えられる。例えば故障により出力不可能なセルがあり、残りの健全なセルで運転を継続した場合、直流電圧と変圧器の巻き数比の関係が崩れてしまい電流ピーク値と実効値が増加してしまうため、損失が増大する懸念がある。したがって、継続運転を実現させるため増大する損失に対応可能なように冷却装置など周辺機器が設計されることを考えると過大な設計マージンを必要とし、結果としてシステムの大型化高コスト化の要因となる。

そこで、各セルの電圧分担を電流ピーク値が最小となるように設定することで、特定のセルに損失が集中することを回避し、上記課題を克服することを提案した。損失試算を行うことで、本論文で提案する電圧設定方法が有効であることを明らかにした。

(5) 実用性を高めた Dual-Phase-Shift 制御の適用と効果検証

DAB コンバータの電圧変動時における効率改善手法として、種々の方式における特徴と課題を整理した後に、より実用性を高めた DPS (Dual-Phase-Shift) 制御の適用を検討した。電圧変動が発生した場合に特に軽負荷領域で効率の低下が堅調であった。一方で、洋上風力発電に高圧 DC/DC 変換器を適用した場合を想定すると、洋上風力発電は設備利用率が 30% 以下であり 0.4pu 以下で発電している時間が長くなることから、売電収入の改善と、再生可能エネルギーの有効活用の観点からは、効率改善は必要である。

一般的に DPS 制御は、1 次および 2 次間の交流電圧における位相差のほかに、各レグのスイッチング位相を制御することで実現するため、電力は 2 つの位相差の変数となることから制御が複雑化してしまい実用的でなくなる。そこで、ZVS 動作に着目して、デッドタイム期間中にスナバキャパシタの充放電動作が完了するように位相差を決定することで、電力を制御する 2 つの位相差を簡単に算出することを提案した。提案した手法を適用することで、軽負荷領域での効率改善の効果があることを明らかにした。

さらに、DAB コンバータにおけるデッドタイムの影響に関して整理し、ZVS 動作の未達成が原因であることを明らかにした。しかし、DPS 制御を適用することで ZVS 動作が達成できるようになるため、デッドタイムの影響による送電電力の誤差についても改善できることを明らかにした。

7.2. 今後の課題と展望

7.2.1. 今後の課題

本論文では、高圧 DC/DC 変換器の実現について上述の通りの成果を得た。今後は、直流化された電力系統の実現に備えるとともに、さらなる高効率化と小型化を実現化することが必要である。このような方向を目指すための課題および本研究で扱いきれなかった内容について、以下の通りに整理する。

(1) 変圧器の偏磁抑制制御の実現

変圧器には理想的には一周期の平均値がゼロとなる電圧を入力している。しかし、実際には半導体素子の個体差などの影響で、電圧の 1 周期の平均値がゼロにならず直流成分が発生(偏磁)し、この直流成分が大きくなると変圧器の鉄心が飽和してしまう。変圧器の鉄心は磁束密度に依存して鉄損が発生するが、この直流成分が加わることで、鉄心内の磁束密度が増加し、損失が増加する。また、鉄心が飽和すると励磁インダクタンスが低下するため電力変換器が供給する励磁電流が急激に増加し、最悪の場合過電流保護停止や半導体素子の破壊を引き起こす可能性がある⁽¹⁾。

本論文では、変圧器の偏磁抑制について、検討できなかった。今後より実用性を高めるうえでこれらの影響を抑制できる制御法の検討が必要になると思われる。

(2) 補助変換器の最適設計

補助変換器は、セルと同じく DAB コンバータを適用することとした。しかし、変換器の必要な容量は非常に小さくなるため、本来であれば、別途最適な設計がなされるべきである。扱う電圧はセルと同じであるため、半導体素子の 2 直列接続が必要となると想定されるが、本論文で示した方式以外の検討も行い、実用化に向けて最適な設計を行う必要がある。

(3) 制御電源やゲート駆動電源の確保

高圧 DC/DC 変換器を実現するうえで必要不可欠なものが、ゲート駆動用電源と制御用の電源確保である。しかし、本論文では、回路方式や電圧制御方式の提案、小型高効率化の手法など基本的な技術の構築に注力したため、これらのことについて検討を行えなかった。各セルの電位は異なっているため半導体素子を駆動するための電源とゲート駆動回路は互いに絶縁されている必要がある。しかし、多数のセルを備える回路構成上高電圧の絶縁が多数必要になり、システムの大型化が懸念される。そこで、ゲート電力を主回路側から給電する方式が提案されている⁽²⁾。特に高効率な方式として、直流リンクコンデンサから絶縁型の電力変換器を介して必要な電力を給電する方式がいくつか検討されている^{(3),(4)}。高効率な電力変換を実現する必要がある高圧 DC/DC 変換器にもこのようなより効率の良い方式が適用されるものと想定される。

(4) 連続的な制御切り替えの実現

高効率化のために DPS 制御適用を検討したが、連続的に動作している高圧 DC/DC 変換器にこの制御を適用する場合は、出力する交流電圧波形が変わることになるため、電圧の 1 周期平均値がゼロにならず直流成分が発生することになる。また、本論文で示したように DPS 制御は軽負荷領域でのみ効果がある方式で、送電電力が大きい場合は変換効率を悪化させてしまう。また、どの動作点まで効果があるかは電圧変動幅に大きく依存することになる。したがって、より実用的に DPS 制御を適用するためには効果の有無を運転状態から判断してから適用する必要がある。

(5) 変換器起動方式の確立

高圧 DC/DC 変換器を実際の電力系統に導入した際には、定期的なメンテナンス等により動作を一時停止し、その後、再度電力系統に連系することが想定される。その際には、変換器内部の各電圧を動作電圧まで電力系統の電力を使って充電しなければならない。また、洋上風力発電システムに適用した場合には、変換器内部の各電圧を充電する動作だけでなく、充電系統の電圧を確立する制御も高圧 DC/DC 変換器にて実施する必要がある。

(6) 実際の要求仕様合わせたに制御パラメータの設計

高圧 DC/DC 変換器を実際の電力系統に適用する場合には、連系先となる電力系統から決定する FRT (Fault Ride Through)や電圧制御精度等の要求仕様を満足させる必要がある。今後より直流送配電の導入が進み、高圧 DC/DC 変換器が必要になった際には達成しなければならない課題である。一方で、要求仕様は、連系先となる電力系統に状況に大きく依存するため、実際に導入する際に、要求仕様を整理し、満足させるように各種制御パラメータを設計する必要がある。

7.2.2. 今後の展望

将来的にすべての電力が直流で送配電される電力系統が形成された場合、高圧 DC/DC 変換器はなくてはならない電力変換器である。近年では、より高耐圧な SiC デバイス^{(5)~(7)}の研究が進められていることから、将来的に高圧 DC/DC 変換器へ適用され、より高効率化が図られるものと期待される。また、本研究で得られた多くの知見は、高圧 DC/DC 変換器のみに限定されるものではなく、例えば MVDC(中圧直流)と LVDC(低圧直流)の間で電力変換を行う電力変換器にも展開可能である。

参考文献

- (1) 稲荷田聡・金子貴志・長洲正浩：「電力変換器に接続される変圧器の直流磁気飽和の検出および抑制方法の検討」，電学論 D，Vol. 125，No. 8，pp. 821-827 (2005)
- (2) 岡山秀夫・土谷多一郎：「高電圧 GTO バルブに適用可能なゲート電力供給回路方式」，電学論 D，Vol. 118，No. 11，pp. 1246-1252 (1998)
- (3) 田代匠太・中沢洋介・長谷川隆太・鈴木大地：「多直列入力型平位バックコンバータを適用した主回路給電回路の開発」，平成 28 年電気学会産業応用部門大会，pp. 147-150 (2016)
- (4) J. Gottschlich, M. Schafer, M. Neubert, and R. W. De Doncker: “A Galvanically Isolated Gate Driver with Low Coupling Capacitance for Medium Voltage SiC MOSFETs”, in Proc. of 2016 18th European Conference on Power Electronics and Applications (EPE’16 ECCE Europe), pp. 1-8 (2016)
- (5) A. Q. Huang, Q. Zhu, L. Wang and L. Zhang: “15 kV SiC MOSFET: An Enabling Technology for Medium Voltage Solid State Transformers”, *CPSS Trans. on Power Electronics and Applications*, Vol. 2, No. 2 pp. 118-130 (2017)
- (6) K. Vechalapu, S. Bhattacharya, E. V. Brunt, S-H. Ryu, D. Grider and J. W. Palmour, “Comparative Evaluation of 15-kV SiC MOSFET and 15-kV SiC IGBT for Medium-Voltage Converter Under the Same dv/dt Conditions”, *IEEE Journal on Emerging and Selected Topics on Power Electronics*, Vol. 5, No. 1, pp. 469-489 (2017)
- (7) D. Kranzer, J. Thoma, B. Volzer, D. Derix and A. Hensel, “Development of a 10 kV Three-Phase Transformerless Inverter with 15 kV Silicon Carbide MOSFETs for Grid Stabilization and Active Filtering Harmonics”, in Proc. of 2017 19th European Conference on Power Electronics and Applications (EPE’17 ECCE Europe), pp. 1-8 (2017)

発表論文等

1. 論文

- (1) 石橋卓治・地道拓志・森修：「大規模洋上風力発電の直流送配電システム向け高圧大容量 DC/DC 変換器の回路方式と制御法」，電学論 D, Vol.138, No.1, pp.58-66 (2018)
- (2) 石橋卓治・地道拓志・岩田明彦・佐藤之彦：「高圧 IGBT を 2 直列 3 並列接続した高圧大容量 DC/DC 変換器」，電学論 D, Vol.139, No.6, pp.597-605 (2019)
- (3) 石橋卓治・地道拓志・佐藤之彦：「Dual-Active Bridge コンバータを多数直並列接続した 1000MW 級高圧大容量 DC/DC 変換器におけるセル故障時の電圧設定方法」，電学論 D, Vol.139, No.11, pp.957-965 (2019)

2. 国際会議での発表

- (1) T. Ishibashi, T. Jimichi, and Y. Sato: "Novel High-Voltage High-Power DC-DC Converter for offshore Wind Farms", *Proc. of 2018 20th European Conference on Power Electronics and Applications (EPE'18 ECCE Europe)*, pp.1-8 (2018)

3. 国内大会での発表

- (1) 石橋卓治・地道拓志・森修・永井孝佳：「洋上風力向け高圧 DC/DC 変換器の主回路方式と制御法」，平成 27 年電気学会研資，EDD-16-51/SPC-16-138, pp.33-38 (2016)
- (2) 石橋卓治・地道拓志・小柳公之：「高圧 IGBT を 2 直列 3 並列接続した高圧大容量 DC/DC 変換器」，平成 29 年電気学会研資，SPC-17-146/MD-17-97, pp.87-92 (2017)
- (3) 石橋卓治・地道拓志・佐藤之彦：「Dual-Active Bridge コンバータを多数直並列接続した 1000MW 級高圧大容量 DC/DC 変換器における電圧変動の影響」，平成 30 年電気学会研資，PE-19-038/PSE-19-049/SPC-19-098, pp.121-126 (2019)
- (4) 石橋卓治・地道拓志・佐藤之彦：「高圧 DC/DC 変換器への Dual-Phase-Shift 制御適用の効果」，2019 年電気学会産業応用部門大会，Vol. 1, pp.209-214, 2019.8.6