

UAV 搭載 CP-SAR 画像処理における HLS と IP コアの比較



田中 雄大, 青山 拓未, 難波 一輝
Josaphat Tetuko Sri Sumantyo

難波研究室
千葉大学 工学部

背景

- ・円偏波合成開口レーダ(CP-SAR)によって、画像データを得たい。
- ・無人航空機(UAV)に搭載したい。
- ・画像データはサイズが大きく、リアルタイムでの処理が必要になる。



- ・軽量でかつ高速演算が可能な FPGA を使う。

比較対象

- ・FFT を行う計算速度を比べるために、Xilinx 社から提供されている Vivado と Vitis HLS を用いて IP core の FFT と HLS の FFT どちらのほうが優れているかを検証した。

IP core

Vivado にもともと保存されているライブラリ

HLS (high Level Synthesis)

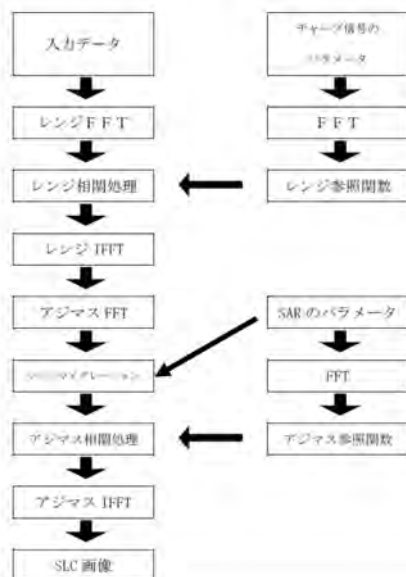
近年注目されているもので、高級言語(C++や java)を記述することで、簡単に設計が行える。クロックなどのタイミングを考慮せずに作れることから、より抽象的に効率よく開発ができる。

| | IP core | HLS | 差 |
|--------------|---------|---------|---------|
| Latency (ns) | 4,490 | 280,000 | 275,100 |
| 1/IP core | 1 | 62.4 | |

結果は IP core のほうが 62.4 倍速く計算できた。

必要な計算

- ・画像処理において、高速フーリエ変換を行いたい。画像のノイズを除去するためにアジマス方向とレンジ方向において高速フーリエ変換(FFT)をするレンジドブローアルゴリズムを用いる。



今後の予定

- ・HLS のほうが遅延時間は長かったものの、開発における自由度も高く、できることが多いため今後も開発時に使用していきたい。
- ・IP core のように高速な HLS を開発したい。